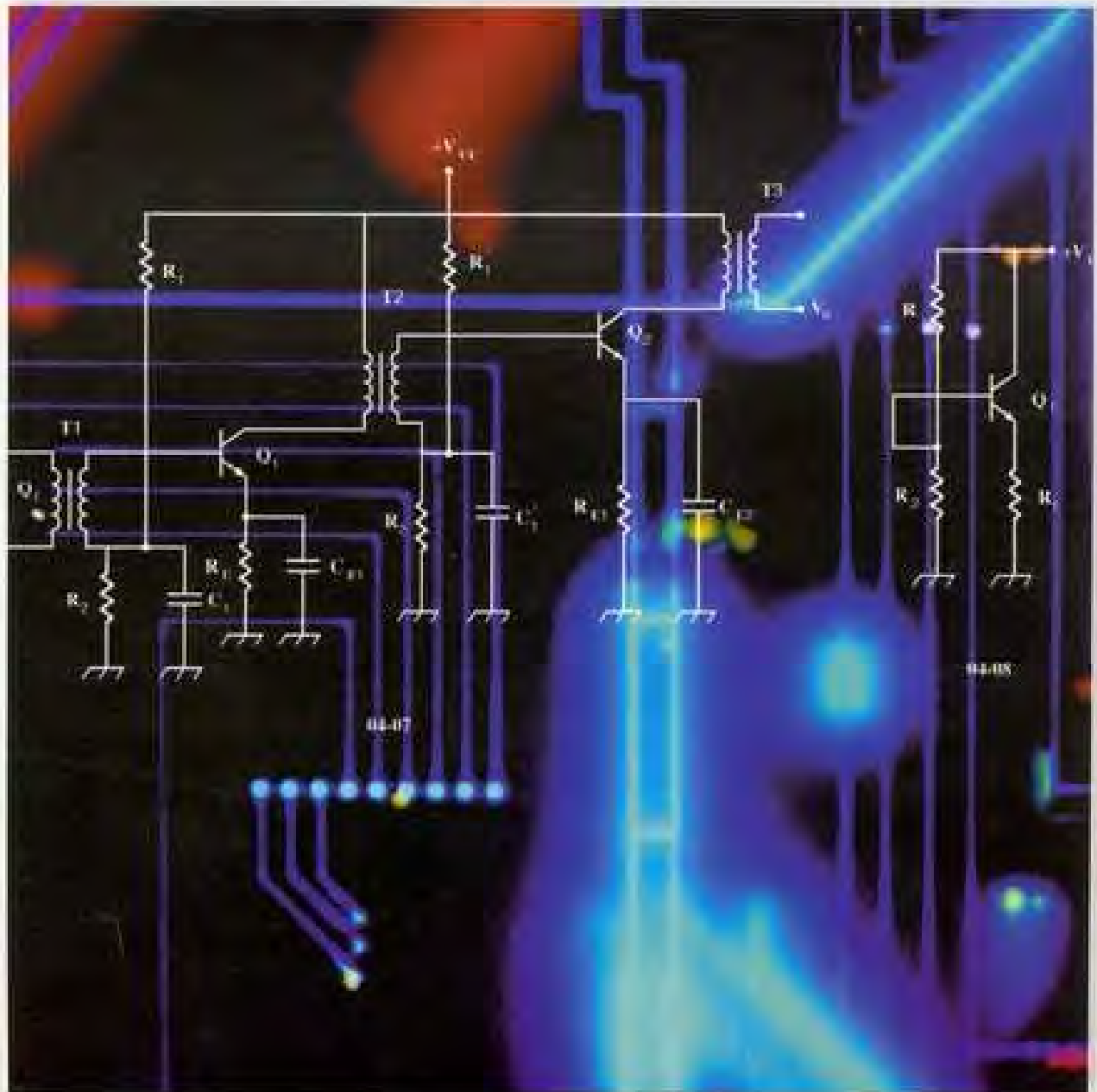




جمهوری اسلامی ایران
وزارت آموزش عالی
جمهوری اسلامی ایران

کارگاه الکترونیک عمومی

فنی و حرفه‌ای (رشته الکترونیک)



بِسْمِ اللَّهِ الرَّحْمَنِ الرَّحِيمِ

کارگاه الکترونیک عمومی

رشته‌ی الکترونیک

زمینه‌ی صنعت

ساخته‌ی آموزش فنی و حرفه‌ای

شماره‌ی درس ۲۰۹۶

رضازاده، بدالله	۶۲۱
کارگاه الکترونیک عمومی / مؤلفان: بدالله رضازاده، غلامحسین نصیری. - تهران :	۳۸۱
شرکت چاپ و نشر کتاب‌های درسی ایران، ۱۳۸۳.	۲۸-
۱۳۸ ص. - تصویر. - آموزش فنی و حرفه‌ای / شماره‌ی درس ۲۰۹۶	ک ۵۶۳ ر
متون درسی رشته‌ی الکترونیک، زمینه‌ی صنعت.	۱۳۸۳
برنامه‌ریزی و نظارت، بررسی و تصویب محتوا: کمیسیون برنامه‌ریزی و تألیف کتاب‌های	
درسی رشته‌ی الکترونیک دفتر برنامه‌ریزی و تألیف آموزش‌های فنی و حرفه‌ای و کارخانه	
وزارت آموزش و پرورش	
۱. الکترونیک - کارگاه‌ها، الف. نصیری، غلامحسین، ب. ایران، وزارت آموزش و	
پرورش. کمیسیون برنامه‌ریزی و تألیف کتاب‌های درسی رشته‌ی الکترونیک. - ج. عنوان،	
د. فروست.	

همکاران محترم و دانش آموزان عزیز:
پیشنهادات و نظرات خود را در پत्रه‌ی محتوای این کتاب به نشانی
تهران - صندوق پستی شماره ۴۸۷۴۱۵ دفتر برنامه‌ریزی و تألیف آموزش های
فنی و حرفه‌ای و کار دانش ارسال فرمایند.

این کتاب بر اساس جداول هدف - محتوا و روش اجرای برنامه‌ی سالی - واحدی تهیه شده
و به تأیید کمیسیون تخصصی رشته‌ی الکترونیک دفتر برنامه‌ریزی و تألیف آموزش های فنی و حرفه‌ای
و کار دانش سازمان پژوهش و برنامه‌ریزی وزارت آموزش و پرورش رسیده است.

وزارت آموزش و پرورش سازمان پژوهش و برنامه‌ریزی آموزشی

رئیس‌دپارتمان محترم - نظارت بر تألیف - دفتر برنامه‌ریزی و تألیف آموزش های فنی و حرفه‌ای و کار دانش

نام کتاب: کارگاه الکترونیک عمومی - ۲۸۸۷۶

مؤلفان: مهندس چادکه رضایزاد، مهندس غلامحسین نصیری

اعضای کمیسیون تخصصی: مهندس سیدعسکندر حسینی، مهندس فتح‌الله نظریان، مهندس طهرضا قاسمی

مهندس ناصر ساداتی، مهندس شهرام نصیری، مهندس جمشید بی‌گار

آزمایشگری و نظارت بر چاپ: اداره‌ی کل چاپ و توزیع کتاب‌های درسی

رئیس سرویس فوآرپاستین

سلطان‌آرا خدیجه حسینی

طراح جلد: طهرضا رضایزاد

ناشر: شرکت چاپ و نشر کتاب‌های درسی ایران: تهران - کابل پتر ۱۲ جاده‌ی مخصوص طرح - خیابان ۶۱ (دوربینی)

تلفن: ۰۲۶۲۲۶۰، فکس: ۰۲۶۲۲۰۳، شناسه‌ی پستی: ۱۳۲۲۵۶۸۲

چاپخانه: شرکت الفست‌اسلامی عامه

سال انتشار و ثبت چاپ: چاپ چهارم ۱۳۸۳

حق چاپ محفوظ است.

شابک ۹-۹۶۴-۰۵-۰۹۰۱-۰ ۱۶۴-۰۵-۰۹۰۱-۰
ISBN 964-05-0901-0



شما عزیزان کوشش کنید که از این وابستگی بیرون آید و احتیاجات
کشور خودتان را برآورده سازید، از نیروی انسانی ایمانی خودتان غافل
نباشید و از اتکالی به اجانب پرهیزید.

امام خمینی «قدس سره الشریف»

فهرست مطالب

	۱		
آزمایش شماره ۱-۲- منبع تغذیه‌ی متقارن (سه‌سر) و مدارات دو برابرکننده‌ی ولتاژ	۲۳	سخنی با همکاران محترم	
۱-۲-۱- اطلاعات اولیه	۲۳	آزمایش شماره ۱-۱- بررسی مشخصه‌ی ولت‌آمپر دیود نیمه هادی	
۲-۲- قطعات و تجهیزات مورد نیاز	۲۴	۱-۱-۱- اطلاعات اولیه	۴
۳-۲- مراحل آزمایش	۲۴	۱-۲- قطعات و تجهیزات مورد نیاز	۷
۴-۲- برش‌های آزمایش	۲۷	۱-۳- مراحل آزمایش	۷
آزمایش شماره ۱-۵- مدارات برش دهنده و جهش دهنده	۲۸	۱-۴- برش‌های آزمایش	۱۰
۵-۱- اطلاعات اولیه	۲۸	آزمایش شماره ۲-۲- بررسی مشخصه‌ی ولت‌آمپر دیود زنر	
۵-۲- قطعات و تجهیزات مورد نیاز	۳۰	۲-۱- اطلاعات اولیه	۱۱
۵-۳- مراحل آزمایش	۳۰	۲-۲- قطعات و تجهیزات مورد نیاز	۱۲
۵-۴- برش‌های آزمایش	۳۲	۲-۳- مراحل آزمایش	۱۲
آزمایش شماره ۱-۶- ترازبستور BJT	۳۳	۲-۴- برش‌های آزمایش	۱۵
۶-۱- اطلاعات اولیه	۳۳	آزمایش شماره ۳-۱- یک سوسازهای نیم موج، تمام موج و صاف‌ها	
۶-۲- قطعات و تجهیزات مورد نیاز	۳۵	۳-۱- اطلاعات اولیه	۱۶
۶-۳- مراحل آزمایش	۳۵	۳-۲- قطعات و تجهیزات مورد نیاز	۱۹
۶-۴- برش‌های آزمایش	۳۵	۳-۳- مراحل آزمایش	۲۰
۶-۵- اطلاعات اولیه مربوط به منحنی‌های مشخصه‌ی ترازبستور	۳۶	۳-۴- برش‌های آزمایش	۲۲
۶-۶- مراحل آزمایش	۳۷		

۶۱	آزمایش شماره ۹ - تقویت کننده های قدرت	۳۸	۶-۷ - برش های آزمایش
۶۱	۹-۱ - اطلاعات اولیه		۶-۸ - رسم مشخصه ی ترانزیستور به وسیله ی
۶۲	۹-۲ - قطعات و تجهیزات مورد نیاز	۳۹	اسیلوسکوپ
۶۲	۹-۳ - مراحل آزمایش	۳۹	۶-۹ - مراحل آزمایش
۶۳	۹-۴ - برش های آزمایش	۳۹	۶-۱۰ - آزمایش هدایت ترانزیستور
۶۳	۹-۵ - تقویت کننده با ترانزیستورهای مکمل	۳۹	۶-۱۱ - مراحل آزمایش
۶۴	۹-۶ - مراحل آزمایش	۴۰	۶-۱۲ - برش های آزمایش
۶۶	۹-۷ - برش های آزمایش	۴۰	۶-۱۳ - تقویت کننده ی امپد مشترک
		۴۰	۶-۱۴ - مراحل آزمایش
۶۷	آزمایش شماره ۱۰ - تقویت کننده ی عملیاتی	۴۱	۶-۱۵ - تقویت کننده ی بیس مشترک
	۱۰-۱ - اطلاعات اولیه در مورد تقویت کننده ی	۴۲	۶-۱۶ - مراحل آزمایش
۶۷	تفاضلی	۴۳	۶-۱۷ - تقویت کننده ی کلکتور مشترک
۶۸	۱۰-۲ - قطعات و تجهیزات مورد نیاز	۴۴	۶-۱۸ - مراحل آزمایش
۶۸	۱۰-۳ - مراحل آزمایش	۴۵	۶-۱۹ - برش های آزمایش
۷۱	۱۰-۴ - برش های آزمایش		
	۱۰-۵ - اطلاعات اولیه درباره ی تقویت کننده ی		آزمایش شماره ۷ - آزمایش ترانزیستور اثر
۷۲	عملیاتی	۴۶	میدان اتصال (JFET)
۷۳	۱۰-۶ - قطعات و تجهیزات مورد نیاز	۴۶	۷-۱ - اطلاعات اولیه
۷۳	۱۰-۷ - مراحل آزمایش	۴۹	۷-۲ - قطعات و تجهیزات مورد نیاز
۷۵	۱۰-۸ - برش های آزمایش	۵۰	۷-۳ - مراحل آزمایش
	۱۰-۹ - مدارهای جمع کننده و مقایسه کننده با	۵۳	۷-۴ - برش های آزمایش
۷۶	Op- Amp		
۷۷	۱۰-۱۰ - مراحل آزمایش		آزمایش شماره ۸ - آزمایش تقویت کننده های
۷۸	۱۰-۱۱ - برش های آزمایش	۵۵	چند طبقه
۷۸	۱۰-۱۲ - اطلاعات اولیه	۵۵	۸-۱ - اطلاعات اولیه
۷۹	۱۰-۱۳ - آزمایش مدار مشتق گیر	۵۶	۸-۲ - قطعات و تجهیزات مورد نیاز
۸۰	۱۰-۱۴ - آزمایش مدار انتگرال گیر	۵۶	۸-۳ - مراحل آزمایش
۸۱	۱۰-۱۵ - برش های آزمایش	۵۷	۸-۴ - برش های آزمایش
		۵۸	۸-۵ - آزمایش تقویت کننده ی کاسکود (آبشاری)
	آزمایش شماره ۱۱ - تنظیم کننده های ولتاژ	۵۸	۸-۶ - قطعات و تجهیزات مورد نیاز
۸۲	مجموع سه سر	۵۸	۸-۷ - مراحل آزمایش
۸۲	۱۱-۱ - اطلاعات اولیه	۶۰	۸-۸ - برش های آزمایش

۱۱۱	۱۴-۲- قطعات و تجهیزات مورد نیاز	۸۳	۱۱-۲- قطعات و تجهیزات مورد نیاز
۱۱۱	۱۴-۳- مراحل آزمایش	۸۳	۱۱-۳- مراحل آزمایش
۱۱۵	۱۴-۴- برش های آزمایش	۸۴	۱۱-۴- برش های آزمایش
۱۱۶	آزمایش شماره ۱۵- آشنایی با فلیپ فلاپ ها	۸۷	آزمایش شماره ۱۲- الکترونیک صنعتی
۱۱۶	۱۵-۱- اطلاعات اولیه	۸۷	۱۲-۱- اطلاعات اولیه
۱۱۶	۱۵-۲- قطعات و تجهیزات مورد نیاز	۸۹	۱۲-۲- قطعات و تجهیزات مورد نیاز
۱۱۶	۱۵-۳- مراحل آزمایش	۸۹	۱۲-۳- مراحل آزمایش
۱۲۳	۱۵-۴- برش های آزمایش	۹۰	۱۲-۴- برش های آزمایش
۱۲۴	آزمایش شماره ۱۶- شبیهت رجیسترها و شمارنده ها	۹۱	۱۲-۵- اطلاعات اولیه در مورد تریاک و تریاک
۱۲۴	۱۶-۱- اطلاعات اولیه	۹۲	۱۲-۶- مراحل آزمایش
۱۲۵	۱۶-۲- قطعات و تجهیزات مورد نیاز	۹۳	۱۲-۷- برش های آزمایش
۱۲۵	۱۶-۳- مراحل آزمایش	۹۴	۱۲-۸- اطلاعات اولیه درباره ی LUT
۱۳۳	۱۶-۴- برش های آزمایش	۹۵	۱۲-۹- مراحل آزمایش
		۹۷	۱۲-۱۰- برش های آزمایش
	آزمایش شماره ۱۷- مدارهای متمرکز کننده		آزمایش شماره ۱۳- آشنایی با دروازه های
۱۳۴	(Multiplexer) و بخش کننده (Demultiplexer)	۹۸	منطقی
۱۳۴	۱۷-۱- اطلاعات اولیه	۹۸	۱۳-۱- اطلاعات اولیه
۱۳۴	۱۷-۲- قطعات و تجهیزات مورد نیاز	۱۰۰	۱۳-۲- قطعات و تجهیزات مورد نیاز
۱۳۵	۱۷-۳- مراحل آزمایش	۱۰۱	۱۳-۳- مراحل آزمایش
۱۳۷	۱۷-۴- برش های آزمایش	۱۰۹	۱۳-۴- برش های آزمایش
۱۳۸	مراجع	۱۱۰	آزمایش شماره ۱۴- مدارهای جمعگر و تفریقگر
		۱۱۰	۱۴-۱- اطلاعات اولیه

سخنی با همکاران محترم

تحولات شگرف در رشته‌ی الکترونیک و نیاز کشور به نیروی انسانی متخصص ضرورت بازنگری مستمر در محتوای برنامه‌های درسی را ایجاد می‌کند. این کتاب با هدف اعمال اصلاحات به‌وجود آمده روش اجرایی سالی - واحدی - یا نوجه به حاصل تجارب به‌دست آمده از اجرای برنامه‌های درسی و جمع‌بندی پیشنهادهای رسیده از همکاران هنرآموز - نمایین گردیده است.

به‌منظور ارتقای کیفی توانمندی‌های فارغ‌التحصیلان کمسیون تخصصی برنامه‌ریزی و تألیف کتاب‌های درسی با افزایش ساعت‌های کارگاهی نیز موافقت نموده است.

مختوای پیشنهادی درسی پس از بررسی در همایش هنرآموزان منتخب رشته‌های الکترونیک و الکتروتکنیک که در تابستان سال ۱۳۷۹ در تهران برگزار شد، بازنگری و اصلاح شده است. سرانجام متن کتاب براساس جدول هدف - محتوا این نصوصاً تألیف و تدوین شده است. برای تدوین مطلوب محتوای کتاب و ایجاد علاقه‌مندی در هنرجویان و کسب مهارت نسبی در حیطه‌ی اجرای مستقل، در هر آزمایش مراحل زیر پیش‌بینی شده است:

- ۱- هدف کلی،
 - ۲- اهداف رفتاری،
 - ۳- تجهیزات و قطعات موردنیاز،
 - ۴- مراحل آزمایش،
 - ۵- پرسش‌های مربوط به هر آزمایش.
- پادآوری می‌شود، انجام دادن آزمایش‌های کتاب و پاسخ هنرجویان به پرسش‌ها برای درک مطالب ضروری است. در تدوین کتاب سعی شده است مطالب جنبه‌ی عملی و کاربردی داشته باشد و دانش و مهارت هنرجو را افزایش دهد. جدول زمان‌بندی در کتاب نیز به‌منظور هماهنگی بین زمان و محتوا تنظیم شده است که رعایت زمان مورد نظر، یا توجه به اهداف رفتاری هر فصل، به بهبود قرآینه آموزش و یادگیری ملحق خواهد شد.
- در پایان از همکاران محترم هنرآموز درخواست می‌شود نظرات و پیشنهادات اصلاحی خود را به دفتر برنامه‌ریزی و تألیف آموزش‌های فنی و حرفه‌ای و کار دانش ارسال فرمایند تا در بازنگری‌های بعدی کتاب ملحوظ شود.

جدول زمان بندی کارگاه الکترونیک عمومی

تعداد آزمایش	عنوان آزمایش		زمان انجام آزمایش (ساعت)
	نظری	عملی	
۱	۱	بررسی مشخصه ی ولت - آمپر دیود نیمه هادی	۷
۲	۱	بررسی مشخصه ی ولت - آمپر دیود زینر	۷
۳	۱	پیکسولازی و ساختن ها	۷
۴	۱	مشع تغذیه متطابق و مدارات دوبرابر کننده ی ولتاژ	۷
۵	۱	مدارات برش دهنده و جهش دهنده	۷
۶	۵	ترانزیستور BJT	۳۵
۷	۱	ترانزیستور اثر میدانی پهنای IFET	۷
۸	۲	تقویت کننده های چند طبقه	۱۲
۹	۲	تقویت کننده های قدرت	۱۲
۱۰	۳	تقویت کننده ی تفاضلی و عملیاتی	۲۱
۱۱	۲	رگولاتورهای ولتاژ	۱۲
۱۲	۲	الکترونیک قدرت	۱۲
۱۳	۲	آنتنهای با دروازه های منطقی	۱۲
۱۴	-	مدارهای جمعگر / تفریقگر	-
۱۵	۲	آنتنهای با فلپ فلایبها	۱۲
۱۶	۲	نسبت رجیسترها و شمارنده ها	۱۲
۱۷	۱	مدارهای متمرکز کننده و بخش کننده	۷
A		امتحان پایان دوره	A

هدف کلی

آموزش مفاهیم عملی و مدارهای کاربردی در رشته‌ی الکترونیک

قابل توجه هنرآموزان و هنرجویان عزیز

آزمایش‌های مربوط به دیجیتال را با توجه به پیشرفت درس دیجیتال در بین سایر آزمایش‌ها انجام دهید تا هماهنگی بین درس دیجیتال و الکترونیک عمومی ۲ و آزمایشگاه صورت پذیرد.

بررسی مشخصه‌ی ولت امپر دیود نیمه‌هادی

هدف کلی آزمایش

هدف از این آزمایش عبارت است از: آشنایی با دیودهای نیمه‌هادی، شناخت علائم ظاهری، تشخیص پایه‌های آن‌د و کاتد دیود، تشخیص جنس دیود، تشخیص سالم یا سوخته بودن دیود و به دست آوردن منحنی مشخصه‌ی دیود به روش‌های نقطه‌یابی، و استفاده از اسیلوسکوپ.

هدف‌های رفتاری: در پایان این آزمایش از فراگیر انتظار می‌رود:

- ۱- به وسیله‌ی مولتی‌متر پایه‌های آن‌د و کاتد دیود را تعیین کند.
- ۲- به وسیله‌ی مولتی‌متر سالم یا سوخته بودن دیود را تشخیص دهد.
- ۳- به وسیله‌ی مولتی‌متر جنس دیود را تعیین کند.
- ۴- به روش نقطه‌یابی، منحنی مشخصه‌ی دیود را در بایاس موافق و مخالف رسم کند.
- ۵- با استفاده از مشخصه‌ی دیود مقاومت استاتیک دیود را محاسبه کند.
- ۶- با استفاده از منحنی مشخصه‌ی دیود ولتاژ زانو را برای دیودهای ژرمانیوم و سیلیکون اندازه بگیرد.
- ۷- به وسیله‌ی اسیلوسکوپ منحنی مشخصه‌ی دیود را در بایاس موافق و مخالف رسم کند.
- ۸- به بررسی‌های مربوط به آزمایش پاسخ دهد.



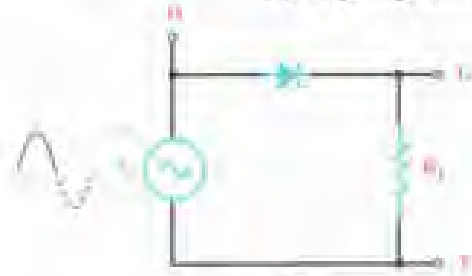
شکل ۱-۱-۱- ساختار دیود نیمه‌هادی و شمای فنی آن

این دیودها در اشکال و ابعاد مختلف ساخته می‌شوند و معمولاً سازندگان دیود از علائمی برای مشخص کردن پایه‌های دیود استفاده می‌کنند؛ برای مثال شکل دیود را روی بدنه‌ی آن می‌کشند یا اگر دیود به صورت استوانه‌ای باشد در یک طرف آن یک پا چند رنگی قرار می‌دهند که نشان‌دهنده‌ی کاتد آن است. در شکل ۱-۱-۲ چند نمونه از دیود را مشاهده می‌کنید.

۱-۱-۱- اطلاعات اولیه

از اتصال دو قطعه نیمه‌هادی نوع P و N یک پیوند PN تشکیل می‌شود: نیمه‌هادی نوع P «قطب مثبت» یا «آن‌د» و نیمه‌هادی نوع N «قطب منفی» یا «کاتد» نامیده می‌شود. پس از اتصال دو نیمه‌هادی به یکدیگر در محل اتصال سد پتانسیل به وجود می‌آید، اندازه‌ی ولتاژ سد پتانسیل برای دیودهای ژرمانیومی برابر 0.2 تا 0.3 ولت و برای دیودهای سیلیکونی برابر 0.6 تا 0.7 ولت است. در شکل ۱-۱-۱ ساختار دیود نیمه‌هادی و شمای فنی آن نشان داده شده است.

در شکل ۱-۲ یک سیگنال سینوسی است. وقتی که سیگنال ورودی نیم‌سیکل مثبت را طی می‌کند H نسبت به G مثبت و دیود در گرایش مستقیم قرار می‌گیرد. هنگامی که سیگنال ورودی، نیم‌سیکل منفی را طی می‌کند H نسبت به G منفی بوده، دیود در گرایش معکوس قرار می‌گیرد. در شکل ۱-۸ الف-الف دیود در گرایش مستقیم و در شکل ۱-۸ ب-ب دیود در گرایش معکوس قرار دارد.



الف



ب

شکل ۸-۱-۸ دیود در گرایش مستقیم و معکوس

۱-۲ قطعات و تجهیزات مورد نیاز

- ۱ دستگاه - اسیلوسکوپ دو کاناله
- ۱ دستگاه - مولتی متر
- ۱ دستگاه - منبع تغذیه DC
- ۱ عدد - برد
- ۱ عدد - دیود ژرمانیوم
- ۱ عدد - دیود سیلیکونی
- ۱ عدد - مقاومت 220Ω و $\frac{1}{4}W$
- ۱ عدد - مقاومت $1K\Omega$ و $\frac{1}{4}W$
- ۱ عدد - مقاومت $100K\Omega$ و $\frac{1}{4}W$

۱-۳ مراحل آزمایش

۱-۳-۱ دو دیود ژرمانیوم و سیلیکون موجود در آزمایشگاه را به وسیله‌ی اهم‌تر امتحان کنید. شکل ظاهری دیودها را رسم کرده پابندهای آن‌د و کاتد را روی شکل بنویسید. مقاومت هر دیود را در بایاس موافق و مخالف اندازه‌گیری و در جدول ۱-۱ یادداشت نمایید.

جدول ۱-۱-۱ آزمایش دیود

مشخصات / نوع دیود	شکل ظاهری	مقاومت بایاس موافق	مقاومت بایاس مخالف
دیود ژرمانیوم			
دیود سیلیکون			

آورید، مقادیر I_D و R_D را در جدول ۱-۲ درج کنید. با انتخاب $R_L = 1K$ و $R_D = 220\Omega$ جدول را کامل کنید.



شکل ۱-۹

۱-۳-۲ مدار شکل ۱-۹ را روی برد برد بزنید (دیود را ۱N4001 انتخاب کنید) ولتاژ منبع تغذیه V_D را آن قدر تغییر دهید که V_L برابر با $10V$ شود. حال ولتاژ دیود (V_D) را اندازه‌گیری و مقدار آن را در جدول ۱-۲ درج کنید. در این حالت جریانی را که از دیود عبور می‌کند از رابطه‌ی $I_D = \frac{V_L}{R_L}$ و مقاومت استاتیکی دیود را از رابطه‌ی $R_D = \frac{V_D}{I_D}$ بدست

جدول ۱-۲

R_D	I_D	V_D	V_L	R_L
			۱۰V	۱۰۰K
			۱۰V	۱K
			۱۰V	۲۲۰Ω

جدول ۱-۳

R_D	I_D	V_D	V_L [V]
			۰
			۰/۵
			۱
			۲
			۳
			۴
			۵
			۶
			۷
			۱۰



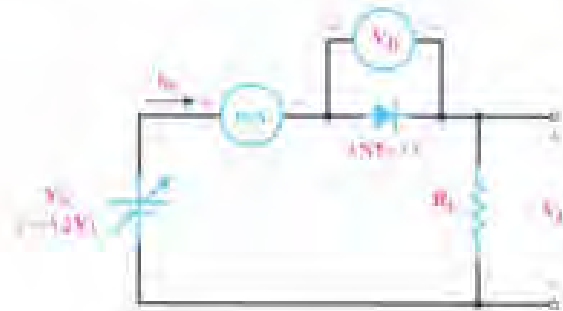
شکل ۱-۱۱

۳-۵-۱-۳ در شکل ۱-۱۱ جهت دیود را معکوس کنید تا شکل ۱-۱۲ حاصل شود؛ سپس ولتاژ V_D را تغییر دهید تا ولتاژ دوسر دیود طبق جدول ۳-۵ تغییر کند، در هر حالت با اندازه‌گیری ولتاژ V_L جریان عبوری از دیود را محاسبه کنید و جدول ۳-۵ را کامل نمایید.

۳-۳-۱-۳ در شکل ۱-۱۰ مقاومت R_L را مساوی ۱ کیلو اهم انتخاب کنید. ولتاژ V_D را آنقدر تغییر دهید که V_L برابر با ۱۰V شود. مقادیر ولتاژ دوسر دیود و جریانی را که از دیود می‌گذرد اندازه بگیرید و در جدول ۳-۳ درج نمایید. با انتخاب $R_L = 100K\Omega$ و $R_L = 220\Omega$ آزمایش را تکرار و جدول ۳-۳ را کامل کنید.

جدول ۱-۳

I_D	V_D	V_L	R_L
		۱۰V	۱KΩ
		۱۰V	۱۰۰KΩ
		۱۰V	۲۲۰Ω



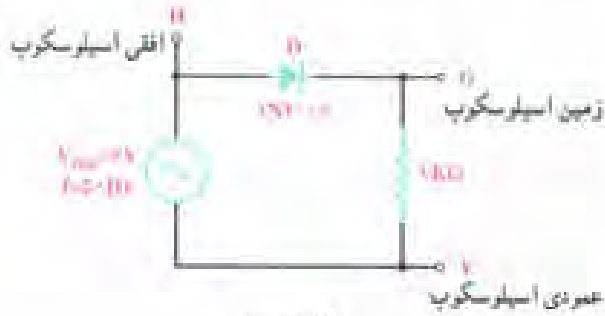
شکل ۱-۱۰

۳-۴-۱-۳ در شکل ۱-۱۱ در هر مورد ولتاژ V_D را به تدریج تغییر دهید که ولتاژ V_L به مقدار مندرج در جدول ۳-۴ برسد، سپس با اندازه‌گیری ولتاژ V_D جریان I_D و مقاومت R_D را محاسبه و جدول را کامل کنید.

جدول ۱-۵

ولت V_L	$-I_D$	ولت $-V_D$
		-
		۲
		۲
		۴
		۷
		۸
		۹
		۱۰
		۱۱
		۱۵
		۲۰

۷-۳-۱- مدار شکل ۱-۱۲ را روی برد پهنه‌بند و با اتصال نقاط V و H و G به اسیلوسکوپ و تنظیم ورزیه‌های آن، شکل منحنی مشخصه‌ی دیودهای ژرمانیوم و سیلیکون را روی صفحه‌ی اسیلوسکوپ مشاهده و یا مقیاس مناسب روی کاغذ میلی‌متری شکل ۱-۱۵ رسم کنید.



شکل ۱-۱۲

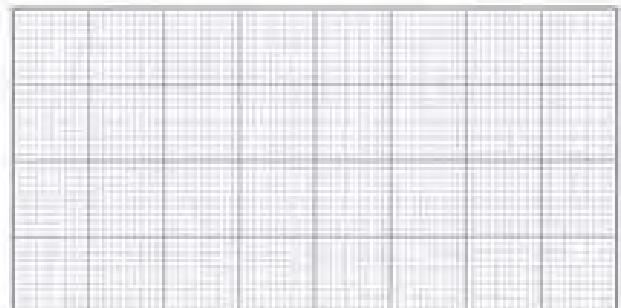


شکل ۱-۱۵ - منحنی مشخصه‌ی دیودهای ژرمانیوم و سیلیکون



شکل ۱-۱۳

۶-۳-۱- با استفاده از جدول‌های ۱-۲ و ۱-۵ منحنی مشخصه‌ی استاتیکی دیود را رسم کنید (شکل ۱-۱۳).



شکل ۱-۱۳ - منحنی مشخصه‌ی استاتیکی دیود

بررسی مشخصه‌ی ولت آمپر دیود زتر

هدف کلی آزمایش

هدف از این آزمایش عبارت است از: آشنایی با دیود زتر، شناخت علامت ظاهری، تشخیص پایه‌های آنند و کاتد دیود، تشخیص جنس دیود، تشخیص سالم یا سوخته بودن دیود و به دست آوردن منحنی مشخصه‌ی دیود به دو روش نقطه‌بایی، و استفاده از اسپلوسکوپ.

هدف‌های رفتاری: در پایان این آزمایش از فراگیر انتظار می‌رود:

- ۱- به وسیله‌ی مولتی متر پایه‌های آنند و کاتد دیود زتر را تعیین کند.
- ۲- به وسیله‌ی مولتی متر سالم یا سوخته بودن دیود زتر را تشخیص دهد.
- ۳- از طریق مولتی متر جنس دیود زتر را تعیین کند.
- ۴- به روش نقطه‌بایی، منحنی مشخصه‌ی دیود زتر را در بایاس مخالف رسم کند.
- ۵- با استفاده از مشخصه‌ی دیود زتر مقاومت آن را تعیین کند.
- ۶- با استفاده از مشخصه‌ی دیود زتر ولتاژ شکست آن را تعیین کند.
- ۷- به وسیله‌ی اسپلوسکوپ منحنی مشخصه‌ی دیود زتر را در بایاس موافق و مخالف رسم کند.

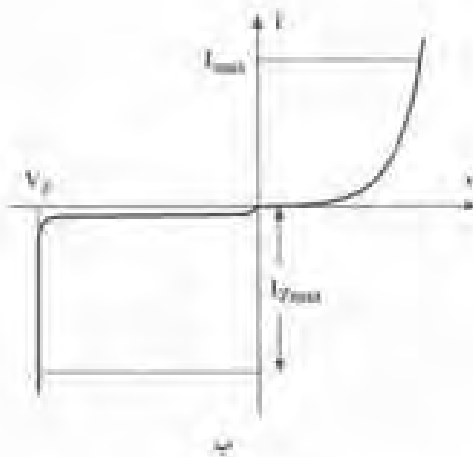
- ۸- منحنی مشخصه‌ی دیود زتر را با منحنی مشخصه‌ی دیود معمولی مقایسه کند.
- ۹- به کمک منحنی مشخصه‌ی ولتاژ زانو را برای دیود زتر تعیین کند.
- ۱۰- به بررسی‌های مربوط به آزمایش پاسخ دهد.

۲-۱- اطلاعات اولیه

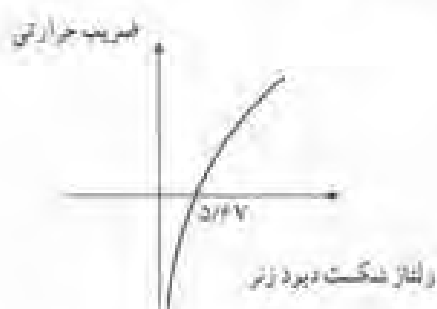
$$I_{Z,max} = \frac{P_Z}{V_Z} = \frac{1}{9} = 0.111A = 111mA$$

دیود زتر در گرایش مستقیم مانند دیود معمولی عمل می‌کند، اما این دیود در گرایش معکوس - حتی اگر وارد منطقه‌ی شکست شود - نمی‌سوزد؛ البته به شرطی که جریان در جهت معکوس، از جریان مجاز دیود تجاوز نکند، یا دانستن توان قابل تحمل یک دیود زتر و نیز ولتاژ شکست آن می‌توان حداکثر جریانی را که در جهت معکوس از دیود زتر عبور می‌کند به دست آورد؛ برای مثال، حداکثر جریان مجاز یک دیود زتر ۹ ولت و ۱ وات برابر است با:

در شکل ۲-۱ الف نمای فنی دیود زتر و در شکل ۲-۱ ب منحنی مشخصه‌ی ولتاژ-جریان دیود زتر نشان داده شده است، یا توجه به منحنی مشخصه‌ی دیود زتر ملاحظه می‌شود که منحنی مشخصه در ناحیه‌ی شکست یک خط تقریباً قائم است، یعنی دیود زتر پس از این که وارد ناحیه‌ی شکست خود شد، ولتاژ دوسریس ثابت می‌ماند اما جریانش زیاد می‌شود و این جریان نباید از حد معینی بیش‌تر شود. از این خاصیت دیود



شکل ۱-۲-۱- نشان‌دهنده مشخصه‌های ولتاژ آمپر دیود زنر



شکل ۲-۲- مشخصه تغییرات ضریب حرارتی نسبت به ولتاژ شکست

۱-۱-۲- مشخصات دیود زنر از طرف کارخانه‌ی سازنده: برای مشخص کردن عملکرد دیودهای زنر، پارامترهای مهم این دیودها به وسیله‌ی کارخانه‌ی سازنده مشخص می‌شود که بعضی از آن‌ها برای دیود 1N2816 بدین‌تر است:

(nomina reference-voltage) ولتاژ مرجع نامی $V_{ZT} = 18V$
 ۵٪ (Tolerance) تolerانس

ماکزیم توان تلف شده در ۲۵ درجه‌ی سانتی‌گراد تقریباً ۱۵W
 جریان نقطه‌ی آزمایش شده

$$I_{ZT} = 70 \text{ mA (Test Current)}$$

$$r_{ZT} = 25\Omega \quad \text{مقاومت دینامیکی در } I_{ZT}$$

$$I_{ZK} = 5 \text{ mA} \quad \text{(knee Current) جریان زانو}$$

$$r_{ZK} = 800\Omega \quad \text{مقاومت دینامیکی زانو}$$

$$T_{jmax} = 150^\circ\text{C} \quad \text{ماکزیم درجه‌ی حرارت پیوند}$$

زنر برای ثابت نگه‌داشتن ولتاژ در رگولاتورهای ولتاژ استفاده می‌کنند.

دیودهای زنر را با ولتاژهای شکست متفاوت می‌سازند مانند:

۲/۷۷، ۲/۳۷، ۳/۶۷، ۳/۳۷، ۳۷، ۲/۲۷، ۵/۶۷ و ...

برای سازگار کردن یک دیود زنر از دیودهای معمولی از حرف Z استفاده می‌کنند؛ مانند: BZX۸۶-C۵۷۹ که در این حالت، BZ به معنی «دیود زنر از جنس سیلیکون» و X۸۶ شناسه‌ی سریال کارخانه، حرف C تیراژ به میزان ۵٪ و ۵۷۹ به معنی «ولتاژ شکست ۵/۶ ولت» است. در این نوع نام‌گذاری گاهی به جای حرف C از حرف D بیناگر تیراژ ۱٪ استفاده می‌شود. دیودهای زنر با ولتاژ ۵/۶ ولت دارای ضریب حرارتی صفر، یا ولتاژ بیش از ۵/۶ ولت دارای ضریب حرارتی مثبت، یا ولتاژ کم‌تر از ۵/۶ ولت دارای ضریب حرارتی منفی‌اند. در شکل ۲-۲ مشخصه تغییرات ضریب حرارتی با ولتاژ شکست دیود زنر نشان داده شده است.

درصد ضریب حرارتی دیود زنر از این رابطه به دست می‌آید:

$$T\% = \frac{\Delta V_Z}{V_Z} \times 100$$

در این رابطه ΔV تغییرات V_Z در اثر تغییرات دمایی ΔT

است. ضریب حرارتی با واحد $\frac{1}{\text{درجه‌ی سانتی‌گراد}}$ به کار می‌رود.

۲-۳- مراحل آزمایش

۲-۳-۱- دیود زتر 1N753 را با معادل آن را به وسیله ای اهم متر امتحان کنید. پایه های آنند و کانسد آن را مشخص نموده مقاومت دیود را در باپاس موافق و مخالف اندازه گیری کنید و مقادیر حاصل از این اندازه گیری را در جدول ۲-۱ درج نمایید.

۲-۳-۲- مدار شکل ۲-۲ را روی برد بپندید و ولتاژ ورودی را طبق جدول ۲-۲ تغییر دهید؛ سپس ولتاژ خروجی را به ازای هر یک از ولتاژهای ورودی نشان داده شده اندازه گیری و در جدول ۲-۲ درج کنید.

$$T_C = 1/75 \frac{1}{C}$$

(Temperatur Coefficient)

۲-۲- قطعات و تجهیزات مورد نیاز

- اسیلوسکوپ دوکاناله ۱ دستگاه
- مولتی متر ۱ دستگاه
- منبع تغذیه DC ۱ دستگاه
- برد برد ۱ عدد
- دیود 1N753، یا معادل آن ۱ عدد
- مقاومت $\frac{1}{4} W$ و 1.8Ω ۱ عدد

جدول ۲-۱- آزمایش دیود زتر

شکل ظاهری	مقاومت باپاس موافق	مقاومت باپاس مخالف
دیود زتر 1N753 یا معادل آن		

جدول ۲-۲

V_{in}	V_{out}	I_Z
۰		
۲		
۴		
۶		
۸		
۱۰		
۱۲		
۱۵		

۲-۴-۴- جریان زتر را به ازای هر یک از ولتاژهای

خروجی حاصل محاسبه و در جدول ۲-۲ درج کنید:

$$I_Z = \frac{V_{in} - V_{out}}{R}$$

۲-۴-۳- با توجه به مقادیر جدول ۲-۲ منحنی ولت

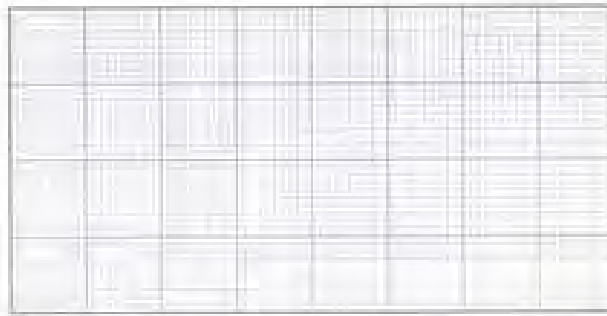
آمپر دیود زتر را در شکلی ۲-۴ رسم کنید.

۲-۴-۵- دیود زتر 1N753 دارای این مشخصات

است:



شکل ۲-۴



شکل ۲-۲- مشخص ولت آمپر دیود زنر

آن، شکل منحنی مشخصه دیود زنر را روی صفحه‌ی اسیلوسکوپ مشاهده نموده با مقیاس مناسب روی کاغذ میلی‌متری شکل ۲-۶ رسم کنید.

$I_{ZT} = 2\text{mA}$ و $V_Z = 6.2\text{V} \pm 1\%$ و $P_{Zmax} = 40\text{mW}$
 حداکثر جریان مجاز این دیود چه قدر است؟

$$I_{Zmax} =$$

۲-۲-۶- با توجه به مقادیر جدول ۲-۲ مقاومت زنر را بین دو ولتاژ ورودی ۸۷ و ۱۲۷ با استفاده از رابطه‌ی

$$R_Z = \dots\dots\dots \text{ محاسبه کنید: } R_Z = \frac{\Delta V_Z}{\Delta I_Z}$$

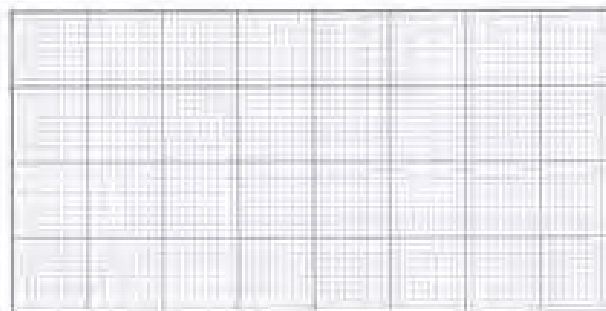
۲-۲-۷- در مدار شکل ۲-۳ ولتاژ ورودی را روی ۱۰۷ تنظیم کنید و جهت دیود زنر را برگس کشید. در این حالت ولتاژ خروجی V_{out} را اندازه‌گیری و یادداشت کنید:

$$V_{out} = \dots\dots\dots$$

۲-۲-۸- مدار شکل ۲-۵ را روی برد بسازید و با اتصال نقاط V و H و G به اسیلوسکوپ و تنظیم مناسب درجه‌های



شکل ۲-۵



شکل ۲-۶- منحنی مشخصه ولت آمپر دیود زنر

۲-۴- بررسی‌های آزمایش

- ۱- با توجه به منحنی شکل ۲-۴ ولتاژ شکست زتر را تعیین کنید.
- ۲- در شکل ۲-۳ جریان زتر و جریانی که از مقاومت $18\ \Omega$ اهم می‌گذرد:
 - الف- برابرند
 - ب- تقریباً برابرند
 - ج- بسیار اختلاف دارند
- ۳- در آزمایش ۲-۴-۶ مقاومت R_2 محاسبه شده، نوع دینامیک است یا استاتیک؟ چرا؟
- ۴- با توجه به مشخصات دیود زتر مورد آزمایش، مرحله‌ی شکست دیود وقتی آغاز می‌شود که ولتاژ ورودی تقریباً برابر باشد با:
 - الف- ۲ ولت
 - ب- ۶۷
 - ج- ۸۷
 - د- ۱۰۷

۵- در شکل ۲-۳ هرگاه V_{III} کم‌تر از ۶ ولت باشد ولتاژ خروجی عبارت است از:

الف- تقریباً ثابت

ب- منفی

ج- برابر با ورودی

۶- در شکل ۲-۳ وقتی V_{III} بزرگ‌تر از ۸ ولت باشد ولتاژ خروجی عبارت است از:

الف- تقریباً ثابت

ب- منفی

ج- برابر با ورودی

۷- مقاومت محاسبه شده دیود زتر مورد آزمایش نزدیک است به:

الف- ۱۴۲

ب- ۲۴۲

ج- ۷۴۲

د- ۲۰۴۲

- ۸- جریان زتر وقتی به جریان آزمون تعریف‌شده، در برگه‌ی مشخصات دیود زتر نزدیک است که V_{III} برابر باشد با:

الف- ۶۷

ب- ۸۷

ج- ۱۰۷

د- ۱۲۷

- ۹- در جدول ۲-۲ هرگاه ولتاژ ورودی از ۱۰۷ به ۱۵۷ افزایش یابد، تغییر ولتاژ خروجی نزدیک است به:

الف- ۰/۰۱۷

ب- ۰/۱۷

ج- ۱۷

د- ۱۰۰۱۷

۱۰- حداکثر جریان مجاز زتر $1N4003$ نزدیک است به:

الف- ۲۰mA

ب- ۳۰mA

ج- ۴۰mA

د- ۹۰mA

۱۱- آزمایش دیود سیلیکون معمولی با دیود زتر - به وسیله‌ی مولتی‌متر - چه تفاوتی دارد؟

- ۱۲- در مدار شکل ۲-۵ اگر جهت دیود زتر معکوس نمود منحنی ولتاژ-آمپر آن روی صفحه‌ی اسیلوسکوپ چه تغییری می‌کند؟ چرا؟

۱۳- در آزمایش ۲-۳-۷ یا توجه به مقدار ولتاژ خروجی، دیود از جنس ژرمانیوم است یا سیلیکون؟

یک سو سازهای نیم موج، تمام موج و صافی‌ها

هدف کلی آزمایش

آشنایی با یکسو سازهای نیم موج و تمام موج و بررسی اثر خازن صافی در شکل موج خروجی یکسو ساز تمام موج

هدف‌های رفتاری: در پایان این آزمایش از فراگیر انتظار می‌رود:

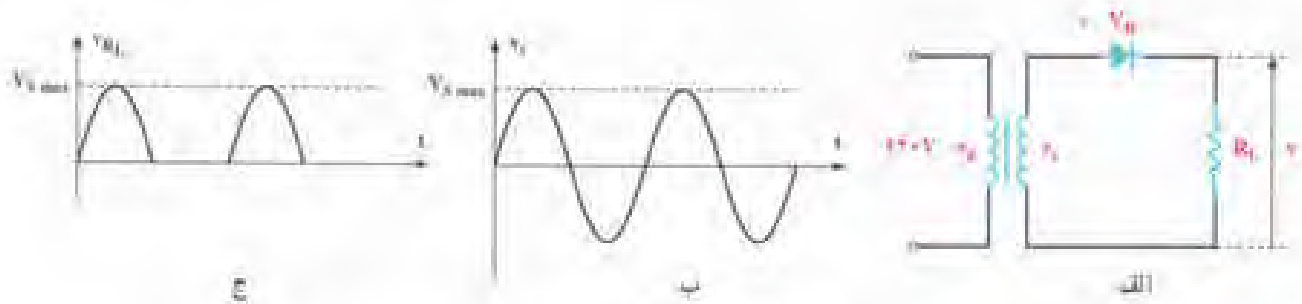
- ۱- مدار یکسو ساز نیم موج را ببندد.
- ۲- شکل موج خروجی یکسو ساز نیم موج را به وسیله‌ی اسیلوسکوپ رسم کند.
- ۳- ولتاژ V_{dc} دوسر بار را در یکسو ساز نیم موج اندازه بگیرد.
- ۴- بزود سیگنال خروجی دوسر بار را در یکسو ساز نیم موج اندازه بگیرد.
- ۵- مدار یکسو ساز تمام موج با فو دیود را ببندد.
- ۶- شکل موج خروجی یکسو ساز تمام موج را به وسیله‌ی اسیلوسکوپ رسم کند.
- ۷- ولتاژ V_{dc} دوسر بار را در یکسو ساز تمام موج دوید اندازه بگیرد.
- ۸- مدار یکسو ساز بل را ببندد.
- ۹- با اسیلوسکوپ، شکل موج دوسر بار در یکسو ساز تمام موج بل را رسم کند.
- ۱۰- ولتاژ V_{dc} دوسر بار را در یکسو ساز تمام موج بل اندازه بگیرد.
- ۱۱- مدار یکسو ساز بل یا خازن صافی را ببندد.
- ۱۲- شکل موج خروجی دوسر بار را در یکسو ساز تمام موج بل یا خازن صافی رسم کند.
- ۱۳- در یکسو ساز تمام موج بل یا خازن صافی سیگنال ریبیل را رسم کند.
- ۱۴- در یکسو ساز تمام موج بل یا خازن صافی ولتاژ ریبیل را اندازه بگیرد.
- ۱۵- به پرسش‌های آزمایش پاسخ دهد.

۳-۱- اطلاعات اولیه

برای دستیابی به مطالب تئوری مربوط به یکسوسازی و صافی‌ها به کتاب «الکترونیک عمومی» ۱۱ مراجعه کنید. در این بخش به گونه‌های مختصر شکل موج‌ها و روابط ولتاژ و جریان مربوط به مدارات یکسوساز را - با خازن صافی

و بدون خازن صافی - بررسی می‌کنیم.

۳-۱-۱- یکسو ساز نیم موج: در شکل (۳-۱) الف مدار یکسوساز نیم موج با مقاومت بار R_L نشان داده شده است و در شکل‌های (۳-۱) ب و ۳-۱ ج به ترتیب شکل موج‌های ولتاژ ثانویه ترانس و ولتاژ دوسر بار رسم شده است.

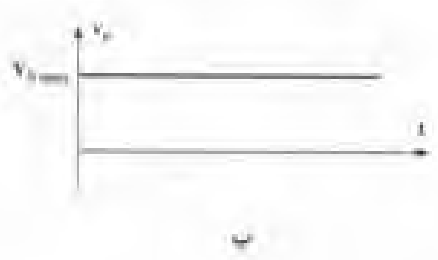


شکل ۳-۱ مدار یکسو ساز نیم موج

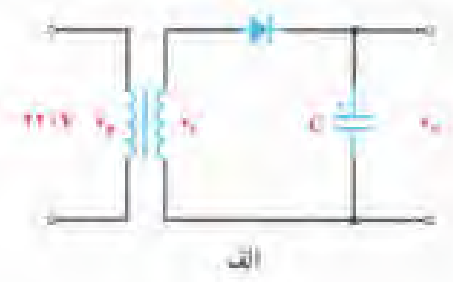
$$V_{avg} = \frac{\sqrt{2}V_S - V_D}{\pi} \approx \frac{\sqrt{2}V_S}{\pi} = \frac{V_{Smax}}{\pi}$$

در شکل ۳-۱ الف اگر چه جای مقاومت بار R_L یک خازن الکترولیت با ظرفیت زیاد قرار گیرد (حالت بی باری) مطابق شکل ۳-۲ ولتاژ خروجی تقریباً برابر با V_{Smax} خواهد بود. در شکل ۳-۳ الف مدار یکسو ساز نیم موج با خازن

اگر مقدار مؤثر ولتاژ ثانویه ترانس مساوی V_S باشد مقدار ماکزیمم آن برابر است با $\sqrt{2} V_S$ که با V_{Smax} نشان داده می شود. مقدار ماکزیمم ولتاژ دوسر مقاومت بار برابر با $V_{Smax} - V_D$ خواهد بود. اگر دیود ایده آل باشد ماکزیمم ولتاژ دوسر بار برابر V_{Smax} است. مقدار متوسط ولتاژ دو سر بار و با ولتاژ dc خروجی برابر است با:



شکل ۳-۲



ضریب خروجی، I_{dc} جریان dc عبوری از R_L ، فرکانس سیکال ورودی و C ظرفیت خازن است.

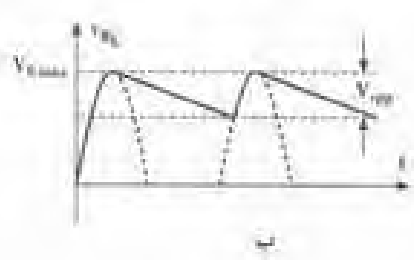
مقدار متوسط ولتاژ خروجی در این حالت تقریباً برابر با

$$\frac{V_S}{\pi}$$

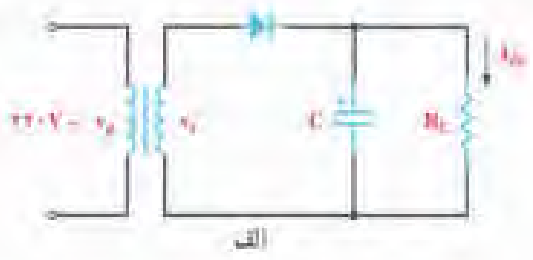
$$V_{avg} = \frac{I_{dc}}{f.C}$$

در شکل ۳-۱-۲ یکسو ساز تمام موج با دو دیود: در شکل

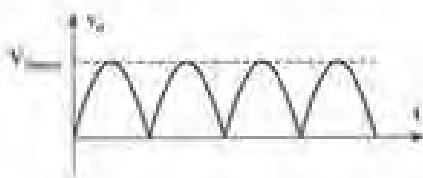
در این رابطه V_{ripple} فاصله ی ماکزیمم تا می نیم ریپل با



شکل ۳-۳



دو برابر فرکانس سیگنال ورودی است؛ هم چنین مقدار ولتاژ متوسط دوسر بار برابر با $\frac{V_{Smax}}{2}$ است.
اگر دیودهای D_1 و D_2 اهدال قرض شوند، آن گاه ماکزیمم



ب

شکل ۳-۴

۳-۴ الف مدار یکسو ساز تمام موج دیود با ترانس سر وسط نشان داده شده است. شکل موج ولتاژ دوسر بار نیز در شکل ۳-۴ ب رسم شده است. در این حالت فرکانس ولتاژ خروجی

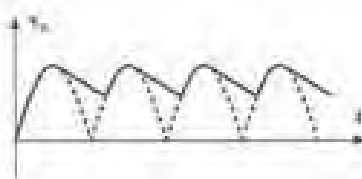


الف

ولتاژ خروجی برابر V_{Smax} خواهد بود.

در این مدار نیز اگر به جای مقاومت بار R_L فقط یک خازن الکترولیت قرار گیرد مقدار متوسط ولتاژ خروجی برابر با V_{Smax} است. در عمل، مطابق شکل ۳-۵ الف در خروجی یکسو ساز

تمام موج، خازن همایی C موازی با مقاومت بار R_L قرار می گیرد و شکل موج ولتاژ خروجی آن طبق شکل ۳-۵ ب همراه با ریل خواهد بود.
در شکل ۳-۵ این روابط برقرار است:



ب

شکل ۳-۵



الف

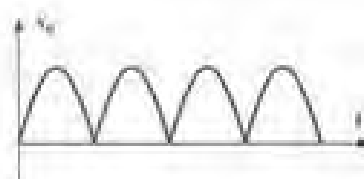
$$V_{mp} = \frac{I_{dc}}{fT_c} \quad \text{ولتاژ ریل خروجی}$$

۳-۱-۳ یکسو ساز تمام موج با دیود پل؛ در شکل ۳-۶ الف مدار یکسو ساز تمام موج با دیود پل نشان داده شده است. شکل موج ولتاژ دوسر بار در شکل ۳-۶ ب رسم شده که همانند شکل موج ولتاژ دوسر بار یکسو ساز تمام موج دیود است.

$$V_{dc} = V_{Smax} = \sqrt{2}V_S \quad \text{بی باری}$$

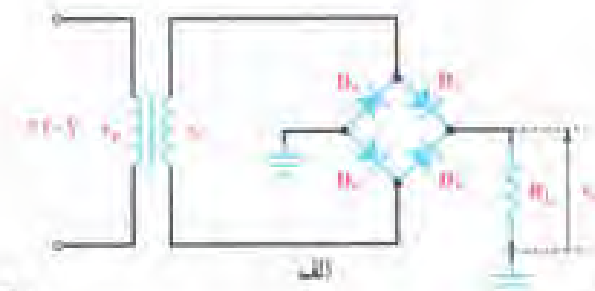
$$V_{dc} \approx V_S \quad \text{در حالت بار}$$

$$I_{dc} = \frac{V_{dc}}{R_L} \quad \text{جریان DC خروجی}$$



ب

شکل ۳-۶

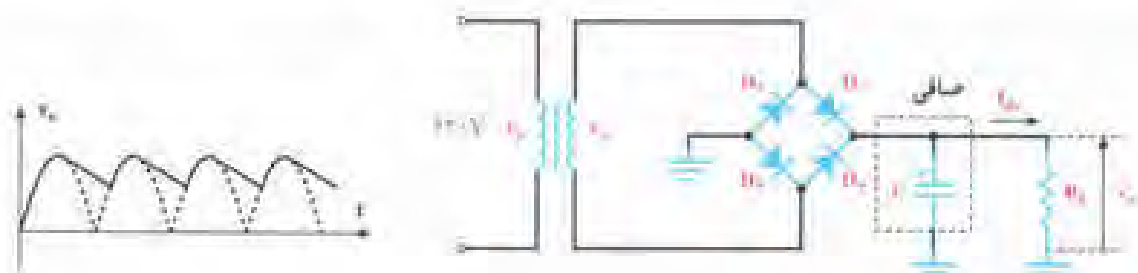


الف

در عمل یکسو ساز تمام موج پل یا خازن صاف و مقاومت بار R_L استفاده می‌شود. مدار این یکسو ساز یا صاف‌کن در شکل ۳-۷ الف و شکل موج ولتاژ دوسر بار در شکل ۳-۷ ب نشان داده شده است. در این حالت شکل موج دوسر بار دارای ضربان است.

در شکل ۳-۷ این روابط برقرار است:

اگر دیودها ایده‌آل فرض شوند ماکزیمم ولتاژ خروجی برابر V_{Smax} است. در این حالت مقدار ولتاژ DC خروجی از رابطه‌ی: $V_{dc} = \frac{2V_{Smax}}{\pi}$ بدست می‌آید. در این مدار شتر اگر به جای مقاومت بار R_L فقط یک خازن الکترولیت قرار گیرد مقدار ولتاژ DC خروجی برابر V_{Smax} خواهد شد.



ب

الف

شکل ۳-۷

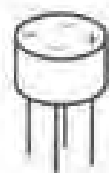
$$V_{mp} = \frac{I_{dc}}{2f_c} \text{ ولتاژ ریبل}$$

۴-۱-۳- شکل‌های ظاهری و شمای فنی انواع دیود پل: در شکل ۳-۸ شمای فنی و شکل ظاهری انواع دیود پل نشان داده شده است.

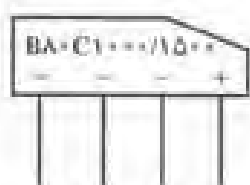
$$V_{dc} = V_{Smax} \text{ ولت بی‌باری خروجی}$$

$$V_{dc} \approx V_d \text{ در حالت بار داری}$$

$$I_{dc} = \frac{V_{dc}}{R_L} \text{ جریان DC خروجی}$$



د



ع



ب



الف

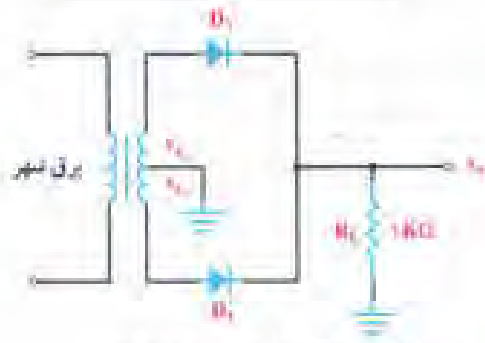
شکل ۳-۸

۳-۲- قطعات و تجهیزات مورد نیاز

۱ عدد	- خازن ۲۵۷ و ۱k	۱ دستگاه	- اسیلوسکوپ دوکاناله
۱ عدد	- خازن ۲۵۷ و ۱k	۱ دستگاه	- مولتی متر دیجیتال
۱ عدد	- مقاومت ۱/۴ W و ۲۲-Ω	۱ عدد	- برد برد
۱ عدد	- مقاومت ۱/۴ W و ۱۰K-Ω	۱ عدد	- ترانسفورماتور ۲۲۰/۲۰x۶
۱ عدد		۴ عدد	- دیود ۱N۴۰۰۱

جدول ۳-۲

V_{S_1}	
V_{S_2}	
T	
V_P	
V_{dc}	



شکل ۳-۱۰ - یکسو ساز تمام موج

۳-۳-۸ مدار یک سو ساز تمام موج بل شکل ۳-۱۰ را

را روی برد برد ببندید.

۳-۳-۹ ولتاژ مؤثر دوسر گتاری ثانویه ترانس را

اندازه بگیرید و در جدول ۳-۳ درج کنید.

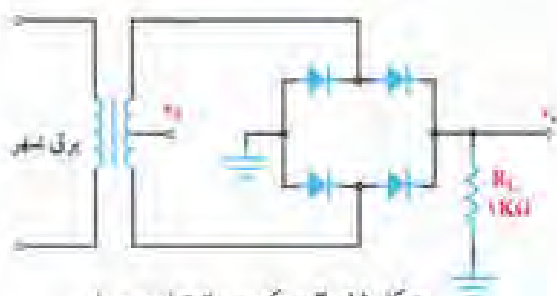
۳-۳-۱۰ با اسیلوسکوپ، شکل موج ولتاژ دوسر

مقاومت بار را مشاهده کنید و مقادیر دوره ی تناوب، ولتاژ ماکزیمم و

ولتاژ dc دوسر بار را اندازه بگیرید و در جدول ۳-۳ درج نمایید.

جدول ۳-۳

V_{S_1}	
V_P	
T	
V_{dc}	



شکل ۳-۱۱ - یکسو ساز تمام موج بل

۳-۳-۳ مراحل آزمایش

۳-۳-۱ مدار شکل ۳-۹ را روی برد برد ببندید.

۳-۳-۲ ولتاژ مؤثر دوسر گتاری ثانویه ترانس (V_S)

را به کمک مولتی متر اندازه گرفته و در جدول ۳-۱ درج کنید.

۳-۳-۳ به وسیله ی اسیلوسکوپ شکل موج ولتاژ

دوسر مقاومت بار را مشاهده کنید و مقادیر دوره ی تناوب T و

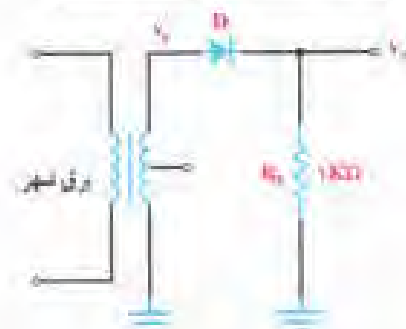
ولتاژ ماکزیمم V_P را اندازه گرفته در جدول ۳-۱ درج کنید.

۳-۳-۴ ولتاژ dc دوسر مقاومت بار را اندازه بگیرید

و در جدول ۳-۱ درج کنید.

جدول ۳-۱

V_{S_1}	
V_P	
T	
V_{dc}	



شکل ۳-۹ - یکسو ساز نیم موج

۳-۳-۵ مدار یکسو ساز تمام موج شکل ۳-۱۰ را

روی برد برد ببندید.

۳-۳-۶ ولتاژهای مؤثر ثانویه ترانس نسبت به

سر وسط (V_{S_1} و V_{S_2}) را اندازه بگیرید و در جدول ۳-۲ درج

کنید.

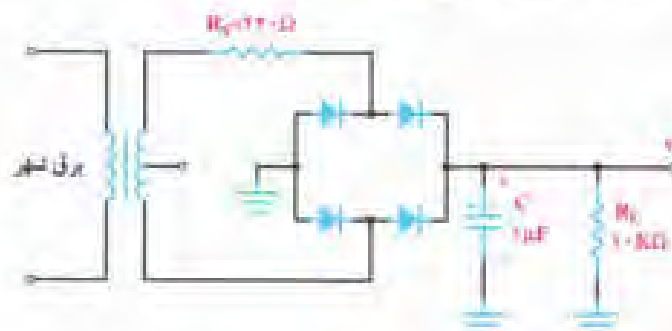
۳-۳-۷ با اسیلوسکوپ، شکل موج ولتاژ دوسر

مقاومت بار را مشاهده کنید و مقادیر دوره ی تناوب، ولتاژ ماکزیمم

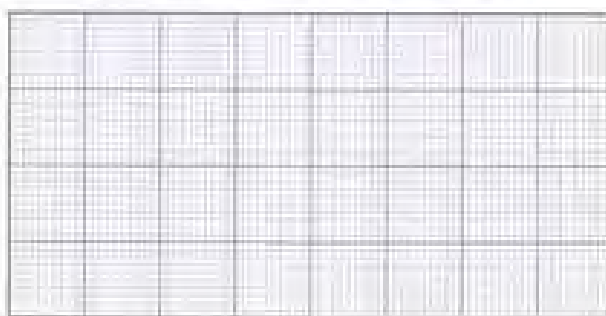
و ولتاژ dc دوسر بار را اندازه بگیرید و در جدول ۳-۲ درج

کنید.

- ۳-۳-۱۱ مدار شکل ۳-۱۲ را روی برد برد بندید،
 دوسر باز را روی کاغذ میلی متری شکل ۳-۱۳ با مقیاس مناسب
 رسم کنید.
 ۳-۳-۱۲ به وسیله ی اسیلوسکوپ شکل موج ولتاژ



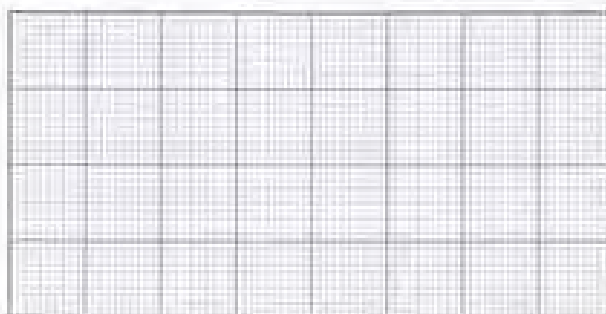
شکل ۳-۱۲ یکدوسر باز تمام موج با خازن صافی



شکل ۳-۱۳ شکل موج ولتاژ دو سر بار

- بار را اندازه بگیرید و یادداشت کنید: $V_{dc} = \dots\dots\dots$
 ۳-۳-۱۴ یا انتخاب $R_L = 1k\Omega$ و $C = 1\mu F$ کلید
 AC – DC – GND اسیلوسکوپ روی AC قرار دهید.
 حساسیت اسیلوسکوپ را تا حدی افزایش دهید که بتوانید سیگنال
 ریبیل را مشاهده کنید. شکل موج مشاهده شده را روی کاغذ
 میلی متری شکل ۳-۱۴ رسم کنید و مقدار ولتاژ (V_{pp}) ریبیل
 را روی شکل بنویسید.

- ۳-۳-۱۳ ولتاژ DC دو سر بار را اندازه بگیرید و
 یادداشت کنید: $V_{dc} = \dots\dots\dots$
 ۳-۳-۱۴ ظرفیت خازن C را ۲۷۰ میکروفاراد
 انتخاب کنید و مقدار ولتاژ DC دو سر بار را اندازه بگیرید و
 یادداشت نمایید: $V_{dc} = \dots\dots\dots$
 ۳-۳-۱۵ مقاومت R_L را مساوی ۱ کیلو اهم و خازن
 C را مساوی ۲۷۰ میکروفاراد انتخاب کرده مقدار ولتاژ DC دو سر



شکل ۳-۱۴ شکل موج ریبیل دو سر بار

۳-۴- بررسی‌های آزمایش

۱- برای اندازه‌گیری ولتاژ مؤثر در دو سر ثانویه ترانس در شکل ۳-۹ بهترین راه این است که از استفاده کنیم

الف- ولت متر AC ب- اسپلوسکوپ ج- آمپر سنج

۲- در یک سوساز نیم موج شکل ۳-۹ مقداری که برای ولتاژ ماکزیمم دو سر بار به دست می‌آید به نزدیک است.

الف- ۵۷ ب- ۱۰۷ ج- ۱۷۷ د- ۲۰۷

۳- زمان تناوب سیگنال نیم موج در شکل ۳-۹ به نزدیک است.

الف- ۸ ms ب- ۱۶ ms ج- ۲۱ ms د- ۳۰ ms

۴- هرگاه از یک سوساز شکل ۳-۱۰ استفاده کنیم ولتاژ V_{dc} در دو سر بار به نزدیک است.

الف- ۲۷ ب- ۴۷ ج- ۶۷ د- ۱۰۷

۵- زمان تناوب سیگنال دو سر بار در شکل ۳-۱۰ برابر است با:

الف- ۱۰ ms ب- ۲۰ ms ج- ۳۰ ms د- ۴۰ ms

۶- ولتاژ ماکزیمم خروجی از یک سوساز بی شکل ۳-۱۱ در مقایسه با ولتاژ ماکزیمم خروجی از یک سوساز شکل ۳-۱۰ در حدود:

الف- نصف است ب- دو برابر است ج- همان مقدار است

۷- در تمام یک سوسازهای این آزمایش، ولتاژهای V_{dc} اندازه‌گیری شده‌ی مربوط به دو سر مقاومت بار اندکی کم‌تر از مقادیر نظری است و علت آن:

الف- افت ولتاژ دو سر دیودهاست.

ب- کوچک بودن مقاومت بار است.

ج- پایین بودن ولتاژ برق شهر است.

د- شکست دیود است.

۸- در این آزمایش، مدار یک سوسازی که بیش‌ترین ولتاژ V_{dc} خروجی را تولید می‌کند عبارت است از:

الف- یک سوساز نیم موج ب- یک سوساز دابل دیود ج- یک سوساز پل

۹- در شکل ۳-۱۲ مقاومت R_L چه عملی انجام می‌دهد؟

الف- ضربه گیر ب- حذف ریبیل خروجی ج- صاف‌کن خروجی

۱۰- در شکل ۳-۱۲ در کدام حالت ولتاژ V_{dc} خروجی افزایش می‌یابد؟

الف- افزایش ظرفیت خازن ب- کاهش مقاومت بار ج- کاهش فرکانس

۱۱- در شکل ۳-۱۲ شکل موج خروجی عبارت است از:

الف- یک سوساده‌ی نیم موج ب- یک سوساده‌ی تمام موج

ج- یک سوساده‌ی نیم موج با ریبیل د- یک سوساده‌ی تمام موج با ریبیل

۱۲- در آزمایش ۳-۱۶ چرا باید اسپلوسکوپ را روی AC قرار داد؟

منبع تغذیه‌ی متقارن (سه‌سر) و مدارات دو برابر کننده‌ی ولتاژ

هدف کلی آزمایش

بررسی مدارات منبع تغذیه‌ی متقارن و دو برابر کننده‌ی ولتاژ در این آزمایش ولتاژ DC خروجی در حالت بدون بار و با بار اندازه‌گیری شده، با یکدیگر مقایسه می‌شوند.

هدف‌های رفتاری: در پایان این آزمایش از فراگیر انتظار می‌رود:

- ۱- مدار منبع تغذیه‌ی دویل را ببندد.
- ۲- ولتاژ خروجی منبع تغذیه‌ی متقارن را در دو حالت = بدون بار و با بار اندازه بگیرد.
- ۳- اثر مقاومت بار را روی شکل موج خروجی مدار منبع تغذیه‌ی متقارن به وسیله‌ی اسیلوسکوپ بررسی کند.
- ۴- مدار دو برابر کننده‌ی ولتاژ را ببندد.
- ۵- ولتاژ خروجی مدار دو برابر کننده‌ی ولتاژ را اندازه بگیرد.
- ۶- شکل موج ولتاژ دو سر خروجی مدار دو برابر کننده‌ی ولتاژ را در حالت با بار به وسیله‌ی اسیلوسکوپ مشاهده کند.
- ۷- به پرسش‌های مربوط به آزمایش پاسخ دهد.

۴-۱- اطلاعات اولیه

۱-۱-۲- منبع تغذیه‌ی متقارن: در شکل ۴-۱ مدار

یک‌سوساز با صافی‌های خازنی به صورت منبع تغذیه‌ی متقارن نشان داده شده است.

از مدارات یک‌سوساز با صافی اغلب در منابع تغذیه استفاده می‌کنند، گاهی در مدارات الکترونیک نیاز به ولتاژهای قریه است، در این صورت باید از منابع تغذیه‌ی سه سر استفاده نمود.



شکل ۴-۱- منبع تغذیه‌ی دویل

V_{S_2} و V_{S_1} دو سیگنال سینوسی با 180° درجه اختلاف فاز و دامنه یکسان هستند. اگر بناسیل A نسبت به O مثبت و بناسیل B نسبت به O منفی باشد دیودهای D_1 و D_2 هادی و D_3 و D_4 قطع هستند. و دو خازن C_1 و C_2 هر یک به اندازه‌ی دامنه ماکزیمم ولتاژ ناتوپه ترانسفورماتور شارژ می‌شوند. و اگر A نسبت به O منفی و B نسبت به O مثبت باشد D_3 و D_4 هادی و D_1 و D_2 قطع می‌شوند. اگر دیودها ابدءال قرض شوند ولتاژ دوسر خازن C_1 همانند و فرینه ولتاژ دوسر خازن C_2 خواهد شد.

اگر مقاومت بار R_L با خازن‌ها موازی شود ولتاژ خروجی با ریل توأم شده باعث کاهش ولتاژ dc خروجی می‌شود.

۴-۱-۴ مدارات دو برابر کننده‌ی ولتاژ: مدارات دو برابر کننده‌ی ولتاژ منابع تغذیه‌ای هستند که ولتاژ خروجی آن‌ها دو برابر ولتاژ ماکزیمم ورودی است. در شکل ۴-۲ مدار دو برابر کننده‌ی ولتاژ نشان داده شده است.



شکل ۴-۲ مدار دو برابر کننده‌ی ولتاژ

در نیم‌سیکل مثبت، ولتاژ V_{S_2} خازن C_1 به وسیله‌ی دیود D_1 تا ولتاژ $V_{S_{max}}$ شارژ می‌شود. در نیم‌سیکل منفی ولتاژ V_{S_1} خازن C_2 تا حد $V_{S_{max}}$ به وسیله‌ی دیود D_3 شارژ می‌شود. از آن‌جا که C_1 و C_2 به شکل سری متصل شده‌اند، ولتاژ خروجی تقریباً دو برابر $V_{S_{max}}$ است.

در شکل ۴-۳ نمونه‌ای دیگر از مدار دو برابر کننده‌ی ولتاژ نشان داده شده است.



شکل ۴-۳ مدار دو برابر کننده‌ی ولتاژ

در این مدار خازن C_1 در نیم‌سیکل منفی ولتاژ V_{S_1} از طریق دیود D_3 تا $V_{S_{max}}$ پر می‌شود. حال، این ولتاژ dc با ولتاژ ac ناتوپه‌ی ترانس سری شده خازن C_2 را در نیم‌سیکل مثبت V_{S_2} تا ولتاژ برابر با مجموع $V_{S_{max}}$ و ولتاژ دوسر خازن C_1 پر می‌کند. به این ترتیب، ولتاژ خروجی تقریباً یا دو برابر $V_{S_{max}}$ مساوی خواهد بود.

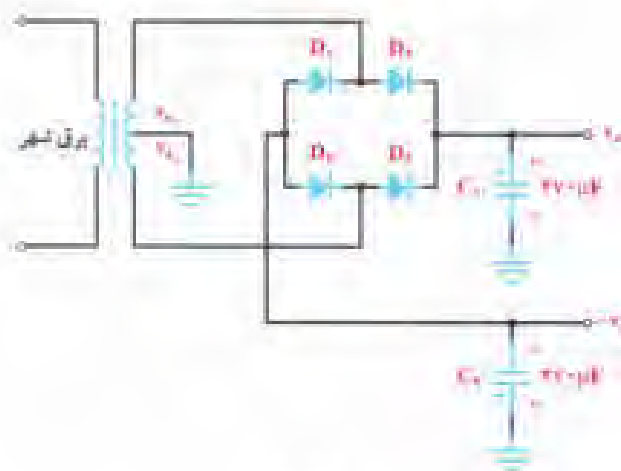
در مدارات دو برابر کننده‌ی ولتاژ، هنگامی که مقاومت بار به خروجی وصل شود، ریزل زیادی در دوسر بار ظاهر می‌شود! از این رو کاربرد این گونه مدارها فقط به شدت جریان‌های کم محدود می‌شود.

۴-۲ قطعات و تجهیزات مورد نیاز

- ۱ دستگاه - اسپلوسکوپ دو کاناله
- ۱ دستگاه - مولتی متر دیجیتال
- ۱ عدد - برد برد
- ۱ عدد - ترانسفورماتور $220/2 \times 6$
- ۲ عدد - دیود $1N4001$
- ۲ عدد - خازن $27 \mu F, 50V$
- ۱ عدد - مقاومت $270 \Omega, \frac{1}{4} W$

۴-۳ مراحل آزمایش

۴-۳-۱ مدار شکل ۴-۲ را روی برد برد بسازید.



شکل ۴-۲

$$V_{pp} = \dots\dots\dots$$

$$V_{dc} = \dots\dots\dots$$



شکل ۶-۲ شکل موج ولتاژ دوسر بار

۴-۳-۸ مدار شکل ۴-۷ را روی برد بسازید.
 ۴-۳-۹ به وسیله ولت‌متر dc ولتاژهای V_{C_1} و V_{C_2} و V_{out} را اندازه بگیرید و یادداشت نمایید:

$$V_{C_1} = \dots\dots\dots$$

$$V_{C_2} = \dots\dots\dots$$

$$V_{out} = \dots\dots\dots$$

۴-۳-۱۰ یک مقاومت $27k\Omega$ با خازن C_1 موازی کنید.

۴-۳-۱۱ شکل موج ولتاژ خروجی را به وسیله اسیلوسکوپ مشاهده و در شکل ۴-۸ رسم کنید. مقادیر ولتاژ dc و ولتاژ قله به قله را اندازه گرفته روی شکل بنویسید.



شکل ۴-۷ مدار دویزبر کندهی ولتاژ



شکل ۴-۸ شکل موج ولتاژ خروجی مدار دویزبر کندهی ولتاژ

$$V_{dc} = \dots\dots\dots$$

$$V_{pp} = \dots\dots\dots$$

۴-۳-۲ به وسیله مولتی متر مقادیر مؤثر ولتاژهای V_{C_1} و V_{C_2} را اندازه بگیرید و در جدول ۴-۱ یادداشت کنید.

۴-۳-۳ به وسیله مولتی متر مقادیر dc ولتاژ دوسر خازن‌های C_1 و C_2 را نسبت به نسبی اندازه بگیرید و در جدول ۴-۱ یادداشت کنید.

جدول ۴-۱

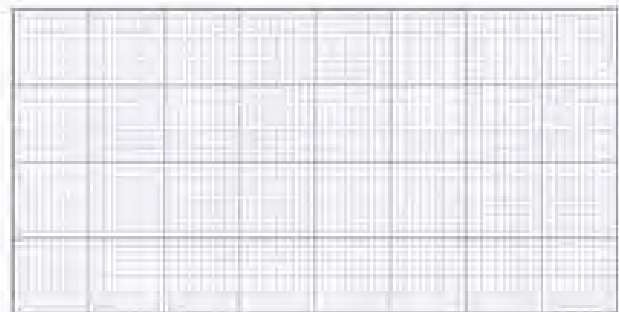
	V_{C_1}
	V_{C_2}
	$+V_o$
	$-V_o$

۴-۳-۴ مقاومت $R_L = 27k\Omega$ را با خازن C_1 موازی کنید.

۴-۳-۵ به وسیله اسیلوسکوپ شکل موج ولتاژ دوسر R_L را در شکل ۴-۵ رسم کنید و مقادیر ولتاژ قله به قله و dc را روی آن بنویسید:

$$V_{pp} = \dots\dots\dots$$

$$V_{dc} = \dots\dots\dots$$



شکل ۴-۵ شکل موج ولتاژ دوسر بار

۴-۳-۶ مقاومت $R_L = 27k\Omega$ را از دوسر خازن C_1 قطع و با خازن C_2 موازی کنید.

۴-۳-۷ به وسیله اسیلوسکوپ شکل موج ولتاژ دوسر خازن C_1 را در شکل ۴-۶ رسم کنید و مقادیر ولتاژ قله به قله و dc را روی آن بنویسید:

۴-۳-۱۴- یک مقاومت ۲۷۰ اهم را با خروجی موازی کنید.

۴-۳-۱۵- شکل موج ولتاژ خروجی را به وسیله‌ی اسیلوسکوپ مشاهده و در شکل ۴-۱۰ رسم کنید. مقادیر ولتاژ dc و ولتاژ قله به قله را اندازه گرفته، روی شکل بنویسید:

$$C_1 = C_2 = 27 \mu F$$

$$V_{dc} = \dots\dots\dots$$

$$V_{pp} = \dots\dots\dots$$

۴-۳-۱۲- مدار شکل ۴-۹ را روی برد برد کنید.

۴-۳-۱۳- به وسیله‌ی ولت متر dc ولتاژهای V_{C_1} و V_{C_2} و V_{out} را اندازه بگیرید و یادداشت نمایید:

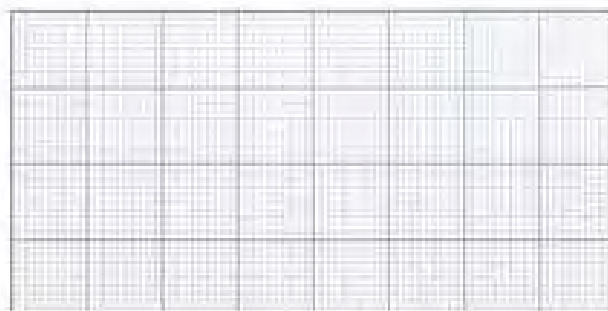
$$V_{C_1} = \dots\dots\dots$$

$$V_{C_2} = \dots\dots\dots$$

$$V_{out} = \dots\dots\dots$$



شکل ۴-۹- مدار دوبرابر کننده ولتاژ



شکل ۴-۱۰- شکل موج ولتاژ خروجی

۴-۴- بررسی‌های آزمایش

- ۱- منبع تغذیه‌ی دویل
 - الف - فقط یک ولتاژ خروجی دارد.
 - ب - فقط یک ولتاژ خروجی مثبت دارد.
 - ج - فقط یک ولتاژ خروجی منفی دارد.
 - د - خروجی‌های مثبت و منفی دارد.
- ۲- در مدار شکل ۴-۴ ولتاژ V_1 و V_2 - با ولتاژ ماکزیمم ثانویه ترانس چه رابطه‌ای دارد؟
- ۳- در مدار شکل ۴-۴ مقدار ولتاژ V_1 با بار R_L بیش‌تر است یا در حالت بی‌باری؟ چرا؟
- ۴- در مدار شکل ۴-۷ ولتاژ $V_{CE} + V_{CE}$ چه رابطه‌ای با V_{opp} دارد؟
- ۵- در مدار شکل ۴-۹ ولتاژ $V_{CE} + V_{CE}$ چه رابطه‌ای با V_{opp} دارد؟
- ۶- در مدار شکل ۴-۹ ولتاژ V_{CE} خروجی در حالت بدون بار چه رابطه‌ای با ولتاژ ماکزیمم ثانویه ترانس

دارد؟



مدارات برش دهنده و جهش دهنده

هدف کلی آزمایش

بررسی انواع مدارات برش دهنده سیگنال به صورت محدود کننده سری، محدود کننده موازی، محدود کننده دو طرفه، و مدارات جهش سیگنال.

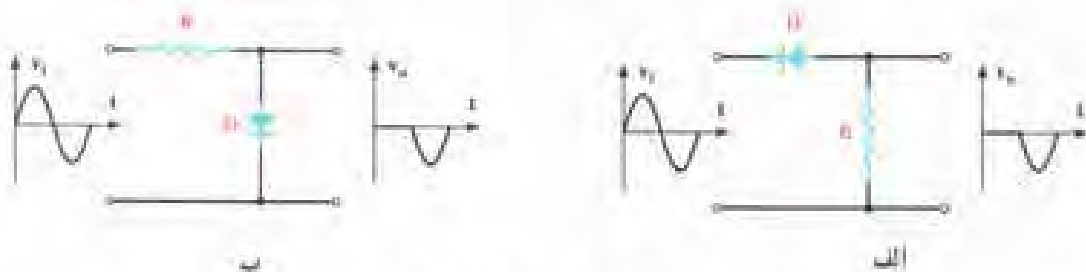
هدف های رفتاری: در پایان این آزمایش از قرا گرفتن انتظار می رود:

- ۱- مدارات محدود کننده سری و موازی را ببیند.
- ۲- شکل موج ولتاژ خروجی مدارات محدود کننده را به وسیله ایسیلوسکوپ رسم کند.
- ۳- سطح ولتاژ برش را اندازه بگیرد.
- ۴- مدارات جهش سیگنال را ببیند.
- ۵- به وسیله ایسیلوسکوپ شکل موج ولتاژ خروجی مدارات جهش سیگنال را مشاهده کند.
- ۶- به پرسش های مربوط به آزمایش پاسخ دهد.

۱-۵-۱-۵-۱ اطلاعات اولیه

۱-۵-۱-۵-۱ مدارهای برش دهنده: مدارهای برش دهنده را برای محدود کردن دامنه ولتاژ، از بالا یا پایین، یا هر دو ی آن ها به کار می برند. در این مدارها برای برش سیگنال از دیود و مقاومت استفاده می کنند که ممکن است از دیود پاپاس شده یا پاپاس شده استفاده شده باشد. مقاومت مورد استفاده در مدارات برش دهنده در مقایسه با مقاومت دیود در گرایشی مستقیم بسیار بیشتر است. مدارهای برش دهنده ممکن است محدود کننده های

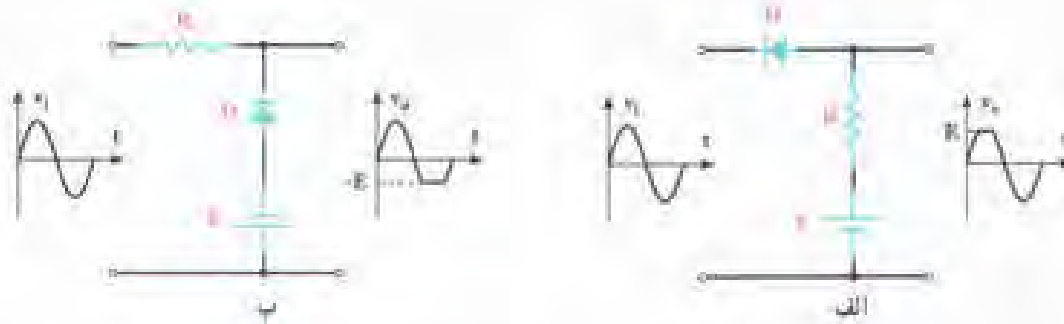
مثبت یا منفی باشند، محدود کننده مثبت، قسمت بالای موج را از حد معینی به بالا می برد، در حالی که محدود کننده منفی، دامنه منفی موج را از حد معینی به بعد حذف می کند. علاوه بر این از محدود کننده ها می توان به گونه ای سری یا موازی استفاده کرد. در محدود کننده سری، دیود مطابق شکل ۱-۵-۱ الف به صورت سری بین ورودی و خروجی قرار می گیرد. در یک محدود کننده موازی، دیود مطابق شکل ۱-۵-۱ ب به صورت موازی با خروجی قرار می گیرد.



شکل ۱-۵-۱-۵-۱ محدود کننده های سری و موازی

در شکل ۵-۲ الف مدار محدود کننده سری با دیود بایاس شده و در شکل ۵-۲ ب مدار محدود کننده موازی با دیود بایاس شده، نشان داده شده است.

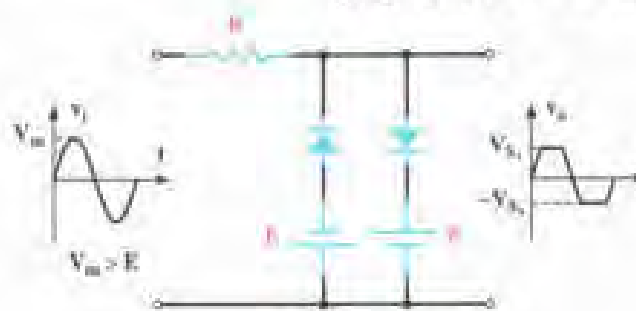
در محدود کننده های سری و موازی ممکن است به وسیله ی باتری دیود را بایاس کنند. در این صورت با توجه به پلاریته ی باتری و اتصال دیود مدارهای محدود کننده ی متفاوتی حاصل می شود.



شکل ۵-۲ مدارهای محدود کننده با دیود بایاس شده

بین دو ولتاژ V_{D1} و V_{D2} محدود شده است.

با ترکیب محدود کننده های مثبت و منفی، محدود کننده ی دوطرفه به دست می آید. در شکل ۵-۳ سیگنال ولتاژ خروجی



شکل ۵-۳ محدود کننده دوطرفه

ولت و مؤلفه ی DC صفر است. شکل موج خروجی سینوسی با بیک تو بیک $2 - V_D$ ولت و مؤلفه ی DC مساوی $1 - V_D$ ولت است. در مدارات مهار کننده ی نیز از باتری برای بایاس دیود می توان استفاده نمود.

۵-۲-۲ مدارهای جهش دهنده سیگنال یا مهار کننده: مدارهای مهار کننده را برای جابه جا نمودن موج ولتاژ به بالا یا پایین به کار می برند و موج را روی هر تراز دل خواه مهار می کنند. در شکل ۵-۴ مدار یک مهار کننده نشان داده شده است که در آن سیگنال ورودی سینوسی با بیک تو بیک



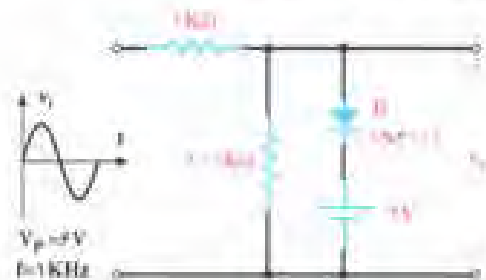
شکل ۵-۴ مدار مهار کننده سیگنال

۲-۵ قطعات و تجهیزات مورد نیاز

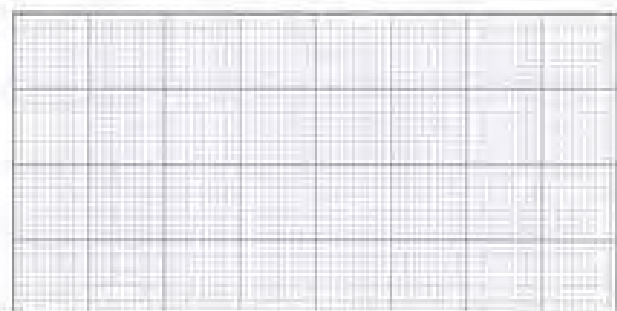
- اسیلوسکوپ دوکاناله
- منبع تغذیه DC
- برد برد
- دیود زنر ۲/۷۷
- دیود ۱N۴۰۰۱
- خازن ۲۵۷ ، ۴۷μF
- مقاومت ۱KΩ ، 1/4 W
- مقاومت ۱۰۰KΩ ، 1/4 W

۳-۵ مراحل آزمایش

- ۱-۳-۵ مدار شکل ۵-۵ را روی برد پینتید.
- ۲-۳-۵ به وسیله اسیلوسکوپ شکل موج ولتاژ خروجی را در شکل ۵-۶ رسم کنید.



شکل ۵-۵



شکل ۵-۶

۲-۳-۵ در شکل ۵-۶ ولتاژ برش سیگنال خروجی

چند ولت است؟

$V_c = \dots\dots\dots$

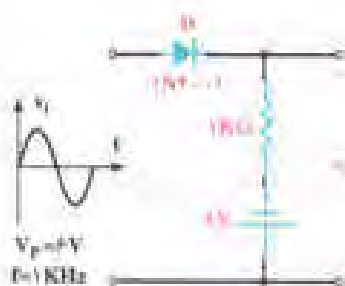
۴-۳-۵ در شکل ۵-۵ جهت دیود را معکوس کرد
 شکل موج ولتاژ خروجی را در شکل ۵-۷ رسم کنید. ولتاژ
 برش را اندازه گرفته یادداشت نمایید:

$V_c = \dots\dots\dots$



شکل ۵-۷

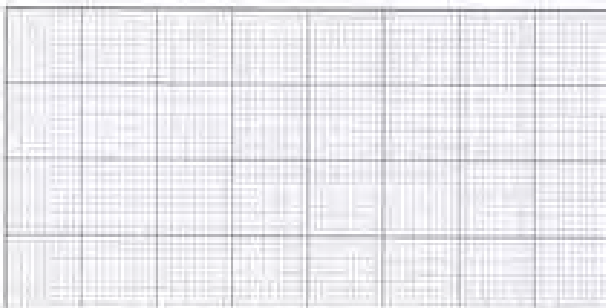
۵-۳-۵ مدار شکل ۵-۸ را روی برد پینتید.



شکل ۵-۸

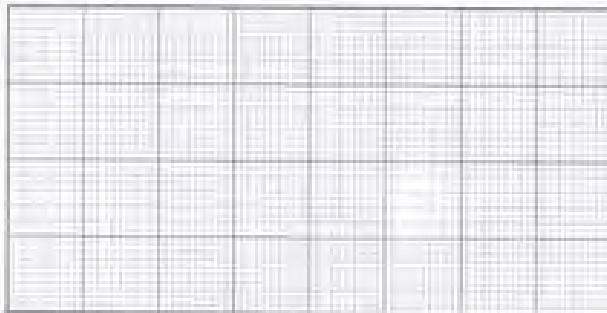
۶-۳-۵ شکل موج ولتاژ خروجی را به وسیله
 اسیلوسکوپ مشاهده و در شکل ۵-۹ رسم کنید. ولتاژ برش را
 اندازه گرفته یادداشت نمایید.

$V_c = \dots\dots\dots$



شکل ۵-۹

$V_{app} = \dots\dots\dots$



شکل ۵-۱۳

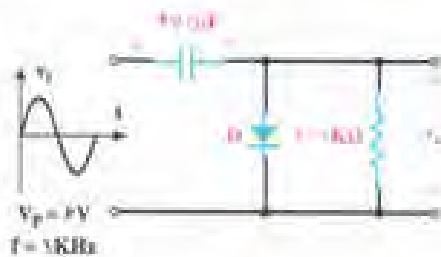
۵-۳-۱۱ مدار شکل ۵-۱۲ را روی برد ببندید.

۵-۳-۱۲ به وسیله‌ی اسیلوسکوپ شکل موج ولتاژ

خروجی را مشاهده و در شکل ۵-۱۵ رسم کنید. ولتاژ dc

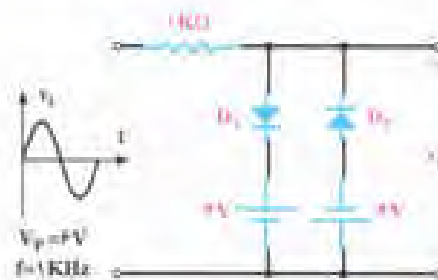
خروجی را اندازه گرفته و یادداشت نمایید.

$V_{dc} = \dots\dots\dots$



شکل ۵-۱۲

۵-۳-۷ مدار شکل ۵-۱۰ را روی برد ببندید.



شکل ۵-۱۰

۵-۳-۸ به وسیله‌ی اسیلوسکوپ سیگنال ولتاژ

خروجی را مشاهده و در شکل ۵-۱۱ رسم کنید. ولتاژ قله به قله

خروجی V_{pp} را اندازه گرفته یادداشت نمایید:

$V_{pp} = \dots\dots\dots$



شکل ۵-۱۱

۵-۳-۹ مدار شکل ۵-۱۲ را روی برد ببندید.

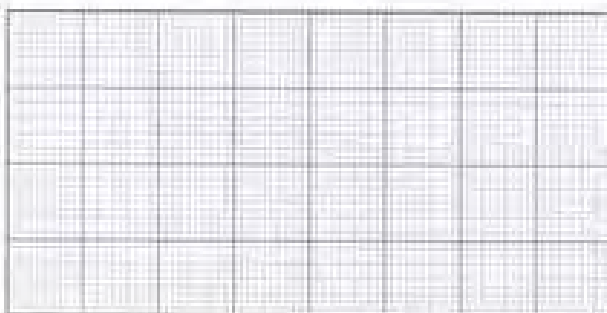


شکل ۵-۱۲

۵-۳-۱۰ شکل موج خروجی را به وسیله‌ی

اسیلوسکوپ مشاهده و در شکل ۵-۱۳ رسم کنید. ولتاژ

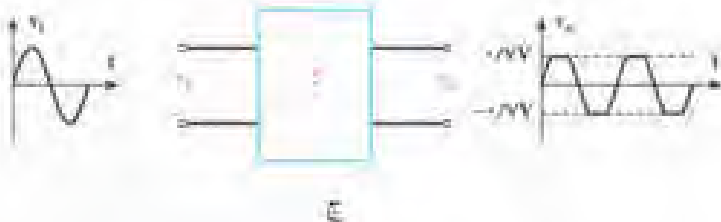
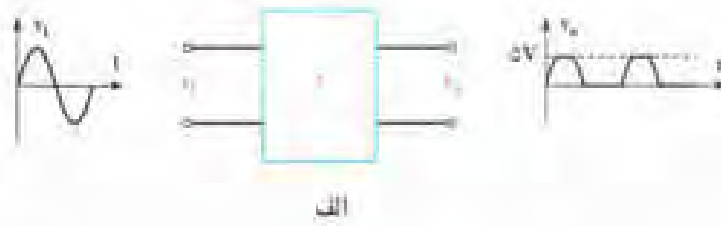
یک‌تویک خروجی را اندازه گرفته یادداشت نمایید.



شکل ۵-۱۵

۴-۵ پرسش‌های آزمایش

- ۱- در شکل ۵-۵ نوع محدودکننده را از نظر مثبت، منفی، سری و موازی مشخص کنید.
- ۲- در شکل ۵-۸ نوع محدودکننده را از نظر مثبت، منفی، سری و موازی مشخص کنید.
- ۳- در شکل ۵-۱۰ سطوح برش سیگنال خروجی چه رابطه‌ای با ولتاژ بایاس دیودها دارد؟
- ۴- در شکل ۵-۱۲ سطوح برش سیگنال خروجی چه رابطه‌ای با ولتاژ هدایت و شکست دیودها دارد؟
- ۵- در شکل ۵-۱۴ اگر دیود به‌طور معکوس در مدار قرار گیرد، پلازینتی خازن چه تغییری می‌کند؟
- ۶- در شکل ۵-۱۶ مدار مربوط به هر یک را رسم کنید.



شکل ۵-۱۶



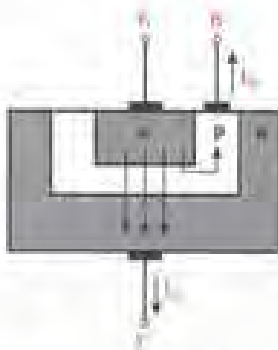
ترانزیستور BJT

هدف کلی آزمایش

آشنایی با ترانزیستور BJT، بررسی حالت‌های قطع، اشباع، فعال، تعیین مشخصه‌های ولت آمپر و بررسی تقویت‌کننده‌های امیتر مشترک، بیس مشترک و کلکتور مشترک.

هدف‌های رفتاری: در پایان این آزمایش از فراگیر انتظار می‌رود:

- ۱- به وسیله‌ی مولتی‌متر پایه‌های ترانزیستور را مشخص کند.
- ۲- مدار مربوط به رسم منحنی‌های مشخصه‌ی ترانزیستور را روی بردبرد ببندد.
- ۳- منحنی‌های مشخصه‌ی ورودی و خروجی ترانزیستور را رسم نماید.
- ۴- حالات قطع، فعال و اشباع ترانزیستور را بررسی کند.
- ۵- مدار تقویت‌کننده‌ی امیتر مشترک را روی بردبرد ببندد.
- ۶- آزمایش تقویت‌کننده‌ی امیتر مشترک را انجام دهد.
- ۷- مدار تقویت‌کننده‌ی بیس مشترک را روی بردبرد ببندد.
- ۸- آزمایش مدار تقویت‌کننده‌ی بیس مشترک را انجام دهد.
- ۹- مدار تقویت‌کننده‌ی کلکتور مشترک را روی بردبرد ببندد.
- ۱۰- آزمایش تقویت‌کننده‌ی کلکتور مشترک را انجام دهد.
- ۱۱- به برش‌های مربوط به آزمایش‌ها پاسخ دهد.



شکل ۱-۶-۱ ساختار ترانزیستور

۱-۶-۱ اطلاعات اولیه

با شناخت خواص نیمه‌هادی‌ها، در سال ۱۹۴۸ ترانزیستور ساخته شد. این اختراع جدید به سرعت در صنعت الکترونیک راه جست و تحولی بزرگ در این امر به وجود آورد. ترانزیستور کار لامپ‌های خلأ را با تلفات قدرت کم‌تر، حجم و وزن کم‌تر و عمر بیش‌تر انجام می‌دهد. ساختمان ترانزیستور شامل سه کریستال است که یک کریستال در وسط و دو کریستال از نوع مخالف در دو طرف آن قرار گرفته‌اند (شکل ۱-۶-۱). ترانزیستور دارای سه پایه است که عبارت‌اند از:

الف) امیتر (بخش‌کننده) که وظیفه‌اش بخش کردن الکترون‌ها (در NPN) یا حفره‌ها (PNP) در لایه‌ی بیس است.
ب- کلکتور (جمع‌کننده) که کار آن جمع کردن الکترون‌ها

یا حفره‌های بخش شده به وسیله‌ی آمپتر در لایه‌ی بیس است. ج - بیس (پایه) که وظیفه‌اش کنترل عمل بخش کردن الکترون‌ها یا حفره‌ها در لایه‌اش است.

عمل کلکتور جمع کردن الکترون‌ها یا حفره‌ها از لایه‌ی بیس است؛ از این رو، اتصال بیس کلکتور بزرگ‌تر از اتصال بیس آمپتر است.

همان‌گونه که گفته شد ترانزیستور از سه کریستال تشکیل شده که در محل پیوند هر کریستال به دیگری یک اتصال به وجود می‌آید. هر اتصال شامل پیوند یک کریستال N به کریستال P بوده که مانند یک اتصال دیود است. از همین خاصیت برای تشخیص بیس استفاده می‌کنیم؛ یعنی، تنها پایه‌ای که نسبت به دو پایه‌ی دیگر به وسیله‌ی اهم‌تر مانند دیود عمل کند «بیس» است؛ بنابراین، اهم‌تر از یک جهت مقدار مقاومت کم را نشان داده یا عوض کردن سیم‌های اهم‌تر، مقدار مقاومت زیادی را نشان می‌دهد. مقاومت مابین کلکتور آمپتر از هر دو طرف زیاد است (شکل ۶-۲).



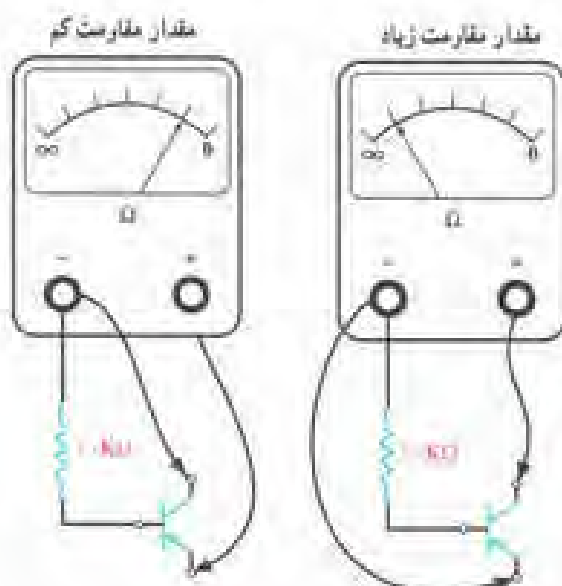
شکل ۶-۲

حال با مشخص بودن بیس ترانزیستور نوع آن را نیز می‌توانیم تعیین کنیم. بدین ترتیب که اگر سیم منفی اهم‌تر به بیس و سیم مثبت به یکی از دو پایه‌ی دیگر متصل باشد و اهم‌تر مقدار مقاومت کمی را نشان دهد ترانزیستور از نوع مثبت (PNP)، و اگر نشان دهنده‌ی مقاومت زیاد باشد و با تعویض سیم‌های اهم‌تر مقاومت کمی را نشان دهد ترانزیستور منفی (NPN) است.

حال با مشخص شدن بیس و نوع ترانزیستور برای تعیین کلکتور و آمپتر ترانزیستور بدین صورت عمل می‌کنیم که بیس را با یک مقاومت $100\ \Omega$ سری کرده، به ترمینال منفی اهم‌تر (برای

ترانزیستورهای PNP) متصل می‌کنیم؛ سپس دو سیم اهم‌تر را به دو پایه‌ی دیگر ترانزیستور متصل می‌نماییم و مقدار مقاومت را اندازه‌گیری می‌کنیم و به‌خاطر می‌سپاریم؛ سپس با تعویض سیم‌های اهم‌تر بار دیگر مقدار مقاومت را اندازه‌گیری می‌کنیم و به‌خاطر می‌سپاریم. در این دو اندازه‌گیری متوجه می‌شویم که یک‌بار مقدار مقاومت متوسط با کم و بار دیگر زیاد است. حالتی که مقدار مقاومت، کم‌تر از حالت دیگر بود به‌خاطر می‌آوریم؛ سیم مثبت آمپتر و سیم منفی اهم‌تر کلکتور را مشخص می‌کند. در ترانزیستورهای NPN همین اعمال را با جهت‌های مخالف انجام می‌دهیم. در شکل ۶-۳ مراحل تعیین کلکتور آمپتر یک ترانزیستور PNP را مشاهده می‌کنید. برای ترانزیستور NPN همین مراحل با جهت‌های مخالف صورت می‌گیرد.

روش ساده‌تری نیز وجود دارد که فقط با اهم‌ترهای دیجیتال تشخیص‌پذیر است. پیش از این دیدیم که اتصال بیس کلکتور بزرگ‌تر از اتصال بیس آمپتر است؛ بنابراین اگر مقدار مقاومت بیس را نسبت به دو پایه‌ی دیگر اندازه بگیریم مشاهده خواهیم کرد که برای مثال یکی از پایه‌ها نسبت به بیس مقاومت $620\ \Omega$ اهم و دیگری $622\ \Omega$ اهم را نشان می‌دهد. پایه‌ای که نسبت به بیس مقاومت کم‌تر را نشان می‌دهد «کلکتور» است.



شکل ۶-۳ تعیین پایه‌های کلکتور و آمپتر در ترانزیستور PNP

۶-۲ قطعات و تجهیزات مورد نیاز*

۱ عدد	مقاومت $\frac{1}{4} W$ ، $2/2K\Omega$	۱ دستگاه	اسیلوسکوپ دو کاناله
۱ عدد	مقاومت $\frac{1}{4} W$ ، $2/7K\Omega$	۱ دستگاه	سیگنال ژنراتور صوتی
۱ عدد	مقاومت $\frac{1}{4} W$ ، $10K\Omega$	۲ دستگاه	منبع تغذیه DC
۱ عدد	مقاومت $\frac{1}{4} W$ ، $27K\Omega$	۱ دستگاه	مولتی متر دیجیتال
۱ عدد	مقاومت $\frac{1}{4} W$ ، $68K\Omega$	۱ دستگاه	مولتی متر عقربه‌ای
۱ عدد	مقاومت $\frac{1}{4} W$ ، $100K\Omega$	۱ دستگاه	میلی آمپر متر DC
۱ عدد	مقاومت $\frac{1}{4} W$ ، $180K\Omega$	۱ دستگاه	میکرو آمپر متر DC
۱ عدد		۱ عدد	ترانزیستور BC 107
۱ عدد		۱ عدد	دیود 1N4148
۱ عدد		۱ عدد	خازن $27\mu F$ ، $25V$
۱ عدد		۲ عدد	خازن $10\mu F$ ، $25V$

۶-۳ مراحل آزمایش

- ۶-۳-۱- یا استفاده از اهمتر عقربه‌ای نوع ترانزیستور (NPN یا PNP) و پایه‌های آن را مشخص کنید. شکل بدنه‌ی ترانزیستور را در جدول ۶-۱ ترسیم نمایید. برای نمونه در جدول ترانزیستور 2N 2219 نشان داده شده است.
- ۶-۳-۲- با استفاده از مولتی متر دیجیتال (قسمت مربوط به تست دیود) ولتاژ دیودهای بین آمپر و بیس کلکتور را در حالت موافق اندازه بگیرید و در جدول ۶-۱ درج نمایید.

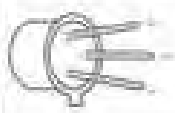
۱ عدد	پتانسیومتر خطی $\frac{1}{4} W$ ، $5K\Omega$
۱ عدد	مقاومت $\frac{1}{4} W$ ، 100Ω
۱ عدد	مقاومت $\frac{1}{4} W$ ، 220Ω
۱ عدد	مقاومت $\frac{1}{4} W$ ، $1K\Omega$

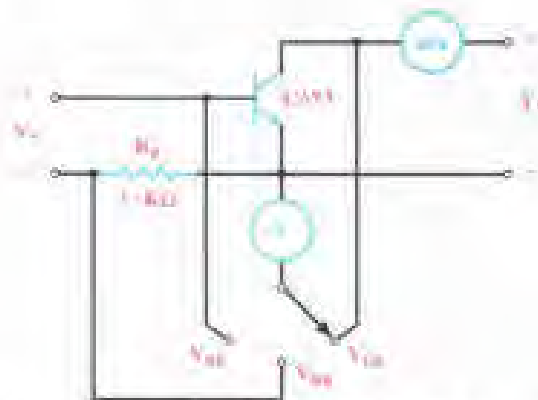
۶-۴ پرسش‌های آزمایش

- ۱- در ترانزیستورهای دارای بدنه‌ی فلزی، کدام پایه‌ی ترانزیستور به بدنه‌ی آن اتصال دارد؟
- ۲- آیا با مولتی متر می‌توان جنس ترانزیستور را تشخیص داد؟

* چون این آزمایش در چند جلسه انجام خواهد شد، در هر جلسه تجهیزات مورد نیاز همان بخش از آزمایش که باید انجام شود، بر اختیار هنرجویان قرار داده شود.

جدول ۶-۱

ولتاژ V_{ce} موافق	ولتاژ V_{be} موافق	نوع ترانزیستور	شکل بدنه	پایه های ترانزیستور	شماره ی ترانزیستور
		NPN		۱- امیتر ۲- بیس ۳- کلکتور	مثال - ۲N2219
					۱)
					۲)
					۳)
					۴)
					۵)



شکل ۶-۲ مدار برای به دست آوردن منحنی مشخصه ی ترانزیستور

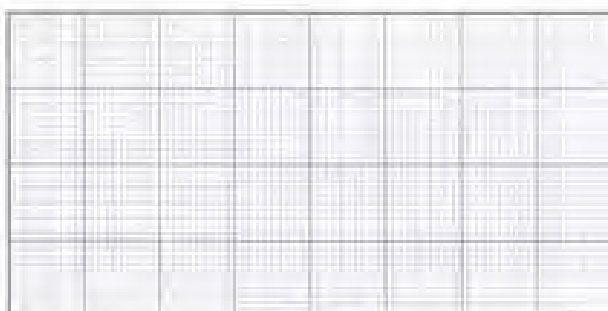
۶-۵- اطلاعات اولیه مربوط به منحنی های مشخصه ی ترانزیستور

مهم ترین منحنی مشخصه ی ترانزیستور، منحنی مشخصه ی خروجی آن است که جریان کلکتور را به صورت تابعی از ولتاژ کلکتور امیتر - درحالی که جریان بیس ثابت است - نشان می دهد. برای به دست آوردن منحنی مشخصه ی خروجی ترانزیستور مداری مانند شکل ۶-۴ می بندیم.

۶-۶-۵ ولتاژ کلکتور آمپتر را روی ۶ ولت تنظیم کنید. ولتاژ V_{BE} را
 و جریان بیس را طبق مقادیر جدول ۶-۳ با تغییر V_{BE} تنظیم کنید. اندازه بگیرید و در جدول ۶-۳ درج کنید:

جدول ۶-۳

I_B (μA)	۰	۱۰	۲۰	۳۰	۴۰	۵۰	۶۰	۷۰	۸۰
V_{BE} ولت									



۶-۶-۷ با توجه به مقادیر جدول ۶-۳ منحنی مشخصه ورودی ترانزیستور را در شکل ۶-۴ رسم کنید.

شکل ۶-۴ منحنی مشخصه ورودی ترانزیستور

۶-۷ بررسی های آزمایش

۱- آیا می توانید از روی منحنی مشخصه خروجی ترانزیستور مورد آزمایش بهره جریان استاتیکی و دینامیکی را به دست آورید؟

$$\beta_{DC} = \frac{I_C}{I_B} = \dots\dots\dots$$

$$\beta_{AC} = \frac{\Delta I_C}{\Delta I_B} = \dots\dots\dots$$



شکل ۶-۵ منحنی I_C بر حسب I_B

- ۲- با توجه به جدول ۶-۱ منحنی ای رسم کنید که محور افقی آن جریان بیس و محور عمودی آن جریان کلکتور باشد در حالی که ولتاژ کلکتور آمپتر روی ۶ ولت تنظیم باشد (شکل ۶-۷).
- ۳- مقاومت خروجی ترانزیستور را از روی منحنی مشخصه خروجی ترانزیستور به دست آورید:

$$R_D = \left. \frac{\Delta V_{CE}}{\Delta I_C} \right|_{I_B = \text{ثابت}} = \dots\dots\dots$$

۴- با توجه به منحنی مشخصه ورودی ترانزیستور توضیح دهید از چه ولتاژ بیس آمپتر، ترانزیستور شروع به هدایت می کند؟ به این ولتاژ چه می گویند؟

۵- با توجه به منحنی مشخصه ورودی ترانزیستور آیا می توانید جنس ترانزیستور را مشخص کنید؟

۶-۸- رسم مشخصه‌ی ترانزیستور به وسیله‌ی اسیلوسکوپ

در شکل ۶-۸ مدار مربوط به رسم مشخصه‌ی ترانزیستور با استفاده از اسیلوسکوپ نشان داده شده است. در این مدار برای تغییر ولتاژ کلکتور امپتر از یک سیگنال سینوسی نیم‌موج استفاده گردیده است. دیود D عمل یک سوسازی را انجام می‌دهد. تغییر جریان I_B نیز با استفاده از یک منبع تغذیه‌ی DC صورت می‌گیرد. نقاط V، G و H محل اتصال ورودی عمودی، خط شناسی و افقی اسیلوسکوپ به مدار است.



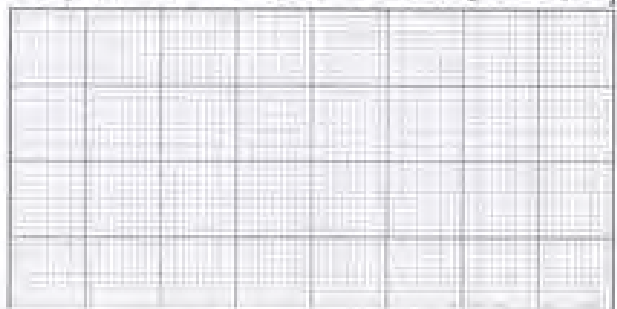
شکل ۶-۸ مدار آزمایش رسم مشخصه‌ی ترانزیستور

۶-۹- مراحل آزمایش

- ۶-۹-۱- مدار شکل ۶-۸ را روی برد برد بزنید.
- ۶-۹-۲- نقطه‌ی G را به بدنه‌ی اسیلوسکوپ، نقطه‌ی V را به ورودی عمودی و نقطه‌ی H را به ورودی افقی اسیلوسکوپ وصل کنید.

- ۶-۹-۳- کلکتور $\frac{\text{Volt}}{\text{Div}}$ عمودی اسیلوسکوپ را روی $\frac{2\text{Volt}}{\text{cm}}$ و سلکتور $\frac{\text{Volt}}{\text{Div}}$ افقی آن را روی $\frac{10\text{Volt}}{\text{cm}}$ قرار دهید.

- ۶-۹-۴- با تنظیم جریان بیس با استفاده از تغییر ولتاژ V_B هر بار منحنی روی اسیلوسکوپ را در شکل ۶-۹ رسم کنید.

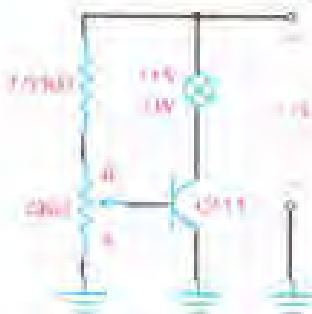


شکل ۶-۹ منحنی مشخصه‌ی خروجی ترانزیستور

۶-۹-۵- در صورت موجود بودن دستگاه منحنی‌نگار در هنرستان می‌توان با راهنمایی معلم کارگاه منحنی مشخصه‌های ورودی و خروجی ترانزیستور را با استفاده از این دستگاه و اسیلوسکوپ رسم نمود.

۶-۱۰- آزمایش هدایت ترانزیستور

در شکل ۶-۱۰ مدار آزمایش مربوط به هدایت ترانزیستور نشان داده شده است. در این مدار با استفاده از پتانسیومتر، ولتاژ بیس امپتر و جریان کلکتور ترانزیستور تغییر می‌کند و هرچه سر آزاد پتانسیومتر از A به B نزدیک‌تر شود هدایت ترانزیستور افزایش می‌یابد و نور لامپ بیش‌تر می‌شود. در نقطه‌ی A ترانزیستور قطع و لامپ خاموش می‌شود.



شکل ۶-۱۰ مدار آزمایش هدایت ترانزیستور

۶-۱۱- مراحل آزمایش

- ۶-۱۱-۱- مدار شکل ۶-۱۰ را روی برد برد بزنید.
- ۶-۱۱-۲- سر وسط پتانسیومتر را روی نقطه‌ی A قرار دهید.

در این حالت ولتاژ بیس امپتر ترانزیستور چه قدر است؟

$$V_{BE} = \dots\dots\dots$$

آیا لامپ روشن است یا خاموش؟ ترانزیستور در چه ناحیه‌ای قرار دارد؟

- ۶-۱۱-۳- سر وسط پتانسیومتر را از نقطه‌ی A آهسته‌آهسته به نقطه‌ی B نزدیک کنید. در نور لامپ چه تغییری به وجود می‌آید؟ ولتاژ بیس امپتر چه تغییری می‌کند؟

- ۶-۱۱-۴- سر وسط پتانسیومتر را در نقطه‌ی B قرار دهید؟ ترانزیستور در چه ناحیه‌ای قرار می‌گیرد؟ هدایت ترانزیستور را چگونه می‌توان تغییر داد؟

۶-۱۲- بررسی‌های آزمایش

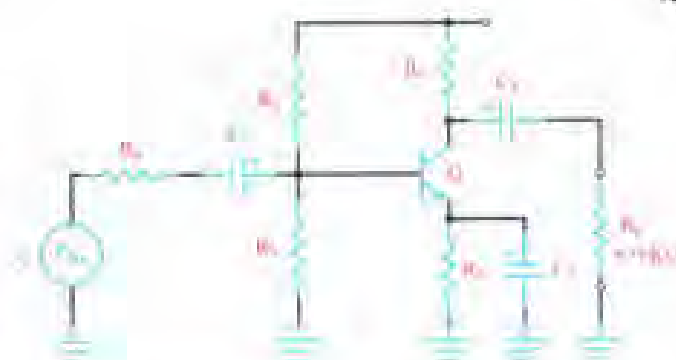
- ۱- در شکل ۶-۱۰ اگر مقاومت $4/7$ کیلو اهم کوتاه شود چه اشکالی در کار ترازیستور پیش می‌آید؟
- ۲- آیا لامپ ۱۲ ولت در مدار شکل ۶-۱۰ را می‌توان در آمپتر ترازیستور قرار داد؟
- ۳- در شکل ۶-۱۰ در چه حالتی لامپ از حداکثر روشنایی برخوردار است؟
- ۴- از حالت‌های قطع و اشباع ترازیستور چه استفاده‌ای می‌شود؟

۶-۱۳- تقویت‌کننده‌ی آمپتر مشترک

در شکل ۶-۱۱ مدار تقویت‌کننده‌ی آمپتر مشترک نشان

داده شده است.

- $V_{CC} = 10V$
- $R_L = 27K$
- $R_C = 10K$
- $R_E = 1K$
- $R_B = 2700$
- $R_1 = 272K$
- $R_2 = 10K$
- $C_1 = 27\mu F$
- $C_2 = 100\mu F$
- $C_3 = 20\mu F$
- $Q = BC107$



شکل ۶-۱۱- مدار تقویت‌کننده‌ی آمپتر مشترک

۶-۱۴-۲- سیگنال ژنراتور را روی فرکانس 1000

هرتز تنظیم کنید

۶-۱۴-۳- اسیلوسکوپ را به خروجی مدار وصل

کنید (در این حالت باری به مدار وصل نیست). دامنه‌ی سیگنال ورودی را آنقدر تغییر دهید تا دامنه‌ی سیگنال خروجی روی $5V_{pp}$ تنظیم شود.

۶-۱۴-۴- دامنه‌ی سیگنال ورودی را اندازه بگیرید.

V_{in} و بهره‌ی ولتاژ مدار را محاسبه کنید:

$$A_V = \frac{V_o}{V_{in}} = \dots\dots\dots$$

۶-۱۴-۵- مقاومت بار $R_L = 272K\Omega$ را به خروجی

مدار وصل نمایید.

۶-۱۴-۶- با اندازه‌گیری ولتاژ دو سر بار، I_L را

محاسبه کنید:

$$I_L = \frac{V_{RL}}{R_L} = \dots\dots\dots$$

در این تقویت‌کننده سیگنال ورودی به آمپتر اعمال می‌شود

و خروجی از کلکتور ترازیستور گرفته می‌شود.

منبع تغذیه‌ی V_{CC} به وسیله‌ی دو مقاومت منقسم R_1 و R_2 ولتاژ بیس ترازیستور را تأمین می‌کند. مقاومت‌های R_E و R_C مقاومت‌های بیاباس ترازیستور هستند. برای آن‌که ولتاژ متناوب روی R_E افت نکند، دو سر مقاومت R_E را به وسیله‌ی خازن C_3 که خازن «بای‌پاس» نام دارد، برای ولتاژ متناوب اتصال کوتاه می‌کنیم. C_1 و C_2 نیز خازن‌های کپلاژ هستند که مؤلفه‌های متناوب و مستقیم را از هم جدا می‌نمایند.

در این تقویت‌کننده، هدف از آزمایش عبارت است از اندازه‌گیری بهره‌ی ولتاژ، بهره‌ی جریان، امپدانس ورودی، امپدانس خروجی و اختلاف فاز بین ولتاژ ورودی و ولتاژ خروجی.

۶-۱۴- مراحل آزمایش

۶-۱۴-۱- مدار شکل ۶-۱۱ را روی برد پهنه‌بند.

۶-۱۴-۷ ولتاژ دوسر R_2 را اندازه بگیرید و I_1 را محاسبه کنید.

$$I_1 = \frac{V_{R2}}{R_2} = \dots\dots$$

۶-۱۴-۸ بهره‌ی جریان مدار را اندازه بگیرید:

$$A_I = \frac{I_2}{I_1} = \dots\dots$$

۶-۱۴-۹ با اندازه‌گیری V_1 و I_1 مقاومت ورودی تقویت‌کننده را اندازه بگیرید:

$$R_i = \frac{V_1}{I_1} = \dots\dots$$

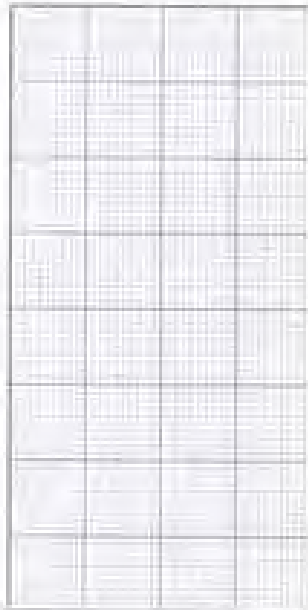
۶-۱۴-۱۰ با اندازه‌گیری ولتاژ خروجی بدون بار $V_{O(OL)}$ و نیز ولتاژ خروجی با بار $V_{O(FL)}$ و با استفاده از فرمول زیر مقاومت خروجی تقویت‌کننده را محاسبه کنید:

$$R_o = \frac{(V_{O(OL)} - V_{O(FL)})}{V_{O(FL)}} \times R_L$$

۶-۱۴-۱۱ به جای مقاومت بار یک پتانسیومتر $10\text{K}\Omega$ در مدار قرار دهید و با تغییر پتانسیومتر ولتاژ دو سر آن را به اندازه‌ی $\frac{V_{O(OL)}}{2}$ تنظیم نموده سپس با اندازه‌گیری مقاومت پتانسیومتر مقاومت خروجی تقویت‌کننده را دوباره اندازه بگیرید.

و نتیجه را با حالت قبل مقایسه کنید.

- ۶-۱۴-۱۲ به وسیله‌ی اسیلوسکوپ شکل موج ورودی و خروجی را در شکل ۶-۱۲ رسم کنید. اختلاف فاز بین موج خروجی و ورودی را اندازه بگیرید.
 (در این حالت مقاومت بار در مدار قرار ندارد.) $\phi = \dots\dots\dots$
 ۶-۱۴-۱۳ نتایج به‌دست‌آمده را در جدول ۶-۴ یادداشت کنید.



شکل ۶-۱۲

جدول ۶-۴

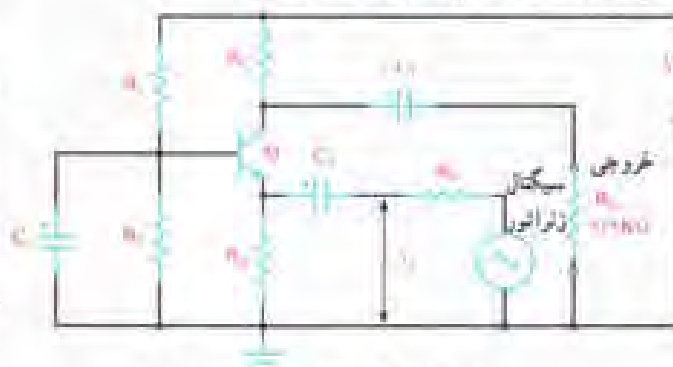
اختلاف فاز ϕ	مقاومت خروجی R_o	مقاومت ورودی R_i	بهره‌ی جریان A_I	بهره‌ی ولتاژ A_V

باده تهیه است.

۶-۱۵ تقویت‌کننده‌ی بیس مشترک

در شکل ۶-۱۳ مدار تقویت‌کننده‌ی بیس مشترک نشان

- $V_{CC} = 10\text{V}$
- $Q = BC107$
- $R_1 = 1\text{V}\text{K}$
- $R_2 = 10\text{K}$
- $R_E = 110\Omega$
- $R_C = 1\text{K}\Omega$
- $R_L = 1\text{V}\text{K}$
- $R_B = 100\Omega$
- $C_1 = 100\mu\text{F}$
- $C_2 = 2\text{V}\mu\text{F}$
- $C_3 = 100\mu\text{F}$



شکل ۶-۱۳ تقویت‌کننده‌ی بیس مشترک

در این تقویت کننده سیگنال ورودی به امپدانس داده می شود و سیگنال تقویت شده از کلکتور ترانزیستور دریافت می شود و خازن C₁ پایه ی بیس را از نظر AC به زمین پای پاس می کند. در این آزمایش هدف کلی عبارت است از بررسی تقویت کننده ی بیس مشترک از نظر بهره ی ولتاژ، بهره ی جریان، مقاومت ورودی و مقاومت خروجی، و اختلاف فاز.

۶-۱۶-۱۶-۱ مراحل آزمایش

- ۶-۱۶-۱۶-۱-۱ مدار شکل ۶-۱۳ را روی برد برد بزنید.
- ۶-۱۶-۱۶-۱-۲ سیگنال ژنراتور را روی ترانزیستور ۱۰۰۰ هرتز تنظیم نمایید.
- ۶-۱۶-۱۶-۱-۳ اسیلوسکوپ را به خروجی مدار وصل کنید (در این حالت پاری به مدار وصل نیست.) دامنه ی سیگنال ورودی را آن قدر تغییر دهید تا دامنه ی سیگنال خروجی روی $V_{CE} = 5V$ تنظیم شود.
- ۶-۱۶-۱۶-۱-۴ دامنه ی سیگنال ورودی را اندازه بگیرید. V_{iPP} و بهره ی ولتاژ مدار را اندازه بگیرید:

$$A_v = \frac{V_o}{V_i} = \dots\dots\dots$$

۶-۱۶-۱۶-۱-۵ مقاومت بار $R_L = 2/2K\Omega$ را به خروجی مدار وصل کنید.

۶-۱۶-۱۶-۱-۶ با اندازه گیری ولتاژ دو سر بار I_L را محاسبه کنید:

$$I_L = \frac{V_{RL}}{R_L}$$

۶-۱۶-۱۶-۱-۷ ولتاژ دو سر R_S را اندازه بگیرید و I_1 را محاسبه کنید:

$$I_1 = \frac{V_{RS}}{R_S}$$

۶-۱۶-۱۶-۱-۸ بهره ی جریان مدار را اندازه بگیرید:

$$A_i = \frac{I_o}{I_1}$$

۶-۱۶-۱۶-۱-۹ با اندازه گیری V_i و جریان ورودی (I_i) مقاومت ورودی تقویت کننده را اندازه بگیرید:

$$R_i = \frac{V_i}{I_i}$$

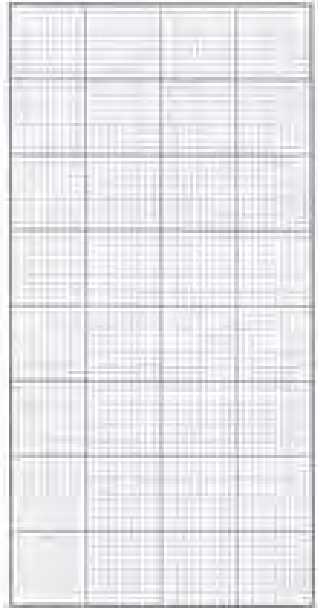
۶-۱۶-۱۶-۱-۱۰ با اندازه گیری ولتاژ خروجی بدون بار و نیز ولتاژ خروجی با بار، و با استفاده از فرمول زیر مقاومت خروجی تقویت کننده را محاسبه کنید:

$$R_o = \frac{(V_{oNL} - V_{oFL})}{V_{oFL}} \times R_L = \dots\dots\dots$$

۶-۱۶-۱۶-۱۱ به جای مقاومت بار یک پتانسیومتر $10K\Omega$ را در مدار قرار دهید و با تغییر پتانسیومتر ولتاژ دو سر آن را به اندازه ی $\frac{V_{oNL}}{4}$ تنظیم نموده سپس با اندازه گیری مقاومت پتانسیومتر مقاومت خروجی تقویت کننده را دوباره اندازه بگیرید و نتیجه را با حالت قبل مقایسه کنید.

۶-۱۶-۱۶-۱۲ به وسیله ی اسیلوسکوپ شکل موج خروجی و ورودی را روی کاغذ میلی متری شکل ۶-۱۴ رسم کنید؛ سپس اختلاف فاز بین موج خروجی و ورودی را اندازه بگیرید. (در این حالت مقاومت بار در مدار قرار دارد.)

$$\phi = \dots\dots\dots$$



شکل ۶-۱۴ سیگنال های ورودی و خروجی

۶-۱۶-۱۶-۱۳ نتایج به دست آمده را در جدول ۶-۵ یادداشت کنید.

جدول ۶-۵

اختلاف فاز	مقاومت خروجی	مقاومت ورودی	بهره‌ی جریان	بهره‌ی ولتاژ
ϕ	R_{out}	R_{in}	A_i	A_v

۶-۱۷ تقویت‌کننده‌ی کلکتور مشترک

در شکل ۶-۱۵ مدار یک تقویت‌کننده‌ی کلکتور مشترک

نشان داده شده است.

- $V_{CC} = 10V$
- $Q = BC107$
- $R_1 = 20K$
- $R_2 = 100K$
- $R_3 = 1K$
- $R_4 = 10K$
- $C_1 = 20\mu F$
- $C_2 = 10\mu F$
- $R_L = 200K$



شکل ۶-۱۵ تقویت‌کننده‌ی کلکتور مشترک

کنید (در این حالت باری به مدار وصل نیست) دامنه‌ی سیگنال ورودی را آنقدر تغییر دهید تا دامنه‌ی سیگنال خروجی روی 57_{pp} تنظیم شود.

۶-۱۸-۴ دامنه‌ی سیگنال ورودی تقویت‌کننده را اندازه بگیرید: V_{pp} و بهره‌ی ولتاژ مدار را محاسبه کنید:

$$A_v = \frac{V_{out}}{V_{in}} = \dots\dots\dots$$

۶-۱۸-۵ مقاومت بار $R_L = 200K\Omega$ را به خروجی مدار وصل نمایید.

۶-۱۸-۶ با اندازه‌گیری ولتاژ دو سر بار R_L را محاسبه کنید:

$$I_L = \frac{V_{RL}}{R_L} = \dots\dots\dots$$

۶-۱۸-۷ ولتاژ دو سر R_3 را اندازه بگیرید: سی I_1 را محاسبه کنید:

$$I_1 = \frac{V_{RS}}{R_3} = \dots\dots\dots$$

در این تقویت‌کننده سیگنال ورودی به بیس کلکتور اعمال می‌گردد و سیگنال خروجی از امینر کلکتور دریافت می‌شود؛ یعنی پایه‌ی کلکتور بین ورودی و خروجی مشترک است و از این رو به این تقویت‌کننده «کلکتور مشترک» گویند.

باید توجه نمود که منبع تغذیه‌ی DC از نظر ولتاژ متناوب اتصال کوتاه بوده در نتیجه، کلکتور از نظر ولتاژ متناوب به زمین وصل است. مقاومت‌های R_1 و R_2 تقسیم‌کننده‌ی ولتاژ بوده، ولتاژ بیس را تأمین می‌کنند.

در این آزمایش هدف کلی عبارت است از: بررسی تقویت‌کننده‌ی کلکتور مشترک از نظر بهره‌ی ولتاژ، بهره‌ی جریان، مقاومت ورودی، مقاومت خروجی و اختلاف فاز.

۶-۱۸ مراحل آزمایش

- ۶-۱۸-۱ مدار شکل ۶-۱۵ را روی برد برد بزنید.
- ۶-۱۸-۲ سیگنال ژنراتور را روی فرکانس 1000 هرتز تنظیم نمایید.
- ۶-۱۸-۳ اسیلوسکوپ را به خروجی مدار وصل

۶-۱۸-۸- بهره‌ی جریان مدار را اندازه بگیرید:

$$A_I = \frac{I_1}{I_1} = \dots\dots\dots$$

۶-۱۸-۹- با اندازه‌گیری V_1 و جریان ورودی I_1

مقاومت ورودی تقویت‌کننده را اندازه بگیرید:

$$R_I = \frac{V_1}{I_1} = \dots\dots\dots$$

۶-۱۸-۱۰- با اندازه‌گیری ولتاژ خروجی بدون بار و

تیز ولتاژ خروجی با بار، و با استفاده از فرمول زیر، مقاومت خروجی تقویت‌کننده را محاسبه کنید:

$$R_{O1} = \frac{(V_{O10} - V_{O1L})}{V_{O1L}} \times R_L = \dots\dots\dots$$

۶-۱۸-۱۱- به وسیله‌ی امپلوسکوپ شکل موج

ورودی و خروجی را روی کاغذ میلی‌متری زیر هم در شکل

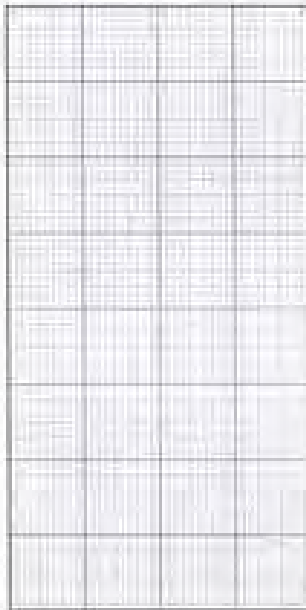
۶-۱۶ رسم کنید، سپس اختلاف فاز بین موج خروجی و ورودی را اندازه بگیرید:

$$\phi = \dots\dots\dots$$

(در این حالت مقاومت بار در مدار قرار دارد.)

۶-۱۸-۱۲- نتایج به‌دست‌آمده را در جدول ۶-۶

یادداشت کنید.



شکل ۱۶-۶- سیگنال‌های ورودی و خروجی

جدول ۶-۶

اختلاف فاز ϕ	مقاومت خروجی R_{O1}	مقاومت ورودی R_I	بهره‌ی جریان A_I	بهره‌ی ولتاژ A_V

۹-۶- بررسی‌های آزمایش

- ۱- در شکل ۹-۱۱ اگر خازن C_1 را از مدار خارج کنیم چه تغییری در بهره‌ی ولتاژ بیش می‌آید؟
- ۲- کاربرد تقویت‌کننده‌ی امپتر مشترک را بنویسید.
- ۳- فرمول محاسبه‌ی R_{in} را ثابت کنید.
- ۴- در محاسبه‌ی R_{in} چرا وقتی ولتاژ دو سر پتانسیومتر نصف مقدار V_{CC} می‌شود مقاومت پتانسیومتر همان R_{in} است؟ اثبات کنید.
- ۵- در جدولی بهره‌ی ولتاژ، بهره‌ی جریان، مقاومت ورودی، مقاومت خروجی و اختلاف فاز بین ولتاژ ورودی و خروجی سه نوع تقویت‌کننده‌ی CE و CB و CC را با هم مقایسه کنید.



آزمایش ترانزیستور اثر میدان اتصال‌ی (JFET)

هدف کلی آزمایش

آشنایی با ترانزیستور JFET، تأمین بایاس، رسم مشخصه‌ی خروجی و استفاده از JFET به عنوان تقویت‌کننده سورس مشترک.

هدف‌های رفتاری: در پایان این آزمایش از فراگیر انتظار می‌رود:

- ۱- به کمک مولتی‌متر ترانزیستور JFET را شناسایی کند.
- ۲- به کمک متحنی‌نگار و اسیلوسکوپ مشخصه‌ی خروجی JFET را رسم نماید.
- ۳- مدار تأمین بایاس مقسم ولتاژ را روی برد بچند.
- ۴- نقطه‌ی کار JFET را در مدار تأمین بایاس، مقسم ولتاژ اندازه بگیرد.
- ۵- مدار سلف بایاس JFET را روی برد بچند.
- ۶- نقطه‌ی کار JFET را در مدار سلف بایاس اندازه بگیرد.
- ۷- مدار تقویت‌کننده‌ی سورس مشترک را روی برد بچند.
- ۸- مقادیر بهره‌ی ولتاژ، امپدانس ورودی و امپدانس خروجی تقویت‌کننده‌ی سورس مشترک را اندازه بگیرد.
- ۹- اختلاف فاز بین ولتاژ ورودی و خروجی تقویت‌کننده‌ی سورس مشترک را به وسیله‌ی اسیلوسکوپ اندازه بگیرد.
- ۱۰- به پرسش‌های مربوط به آزمایش پاسخ دهد.

۷-۱-۱- اطلاعات اولیه

۷-۱-۱-۱ کلیات: ترانزیستورهای JFET که از نظر ساختمان، با ترانزیستورهای معمولی تفاوت دارند در الکترونیک بیش‌تر به دلیل مقاومت ورودی بسیار زیاد، پایداری حرارتی خوب و تولید بار اریته کم، به کار می‌روند. این مزایا موجب گردیده تا از آن‌ها در ساخت مدارهای مجتمع استفاده شود. ترانزیستورهای معمولی که به دلیل ساختار فیزیکی آن‌ها دی‌یوندی با BJT نامیده می‌شوند، عناصری کنترل‌شده با جریان هستند؛ یعنی جریان بیس ترانزیستور، جریان کلکتور آن را کنترل می‌کند، برای برقراری

جریان در اتصال کلکتور باید جریان بیس به اندازه‌ای برسد که ناحیه‌ی تخلیه‌شده با سد پتانسیل بیوند بیس امیتر کاملاً شکسته شود.

جریان ورودی زیاد باعث می‌شود که مقاومت ورودی ترانزیستورهای BJT نسبتاً کم باشد. ترانزیستورهای اثر میدان، ساختمان ساده‌تری نسبت به ترانزیستورهای دی‌یوندی دارند. این قطعات عناصری کنترل‌شده با ولتاژ هستند و در ساختمان آن‌ها فقط از دو نوع نیمه‌هادی استفاده شده است به همین دلیل به ترانزیستورهای «تک‌یوندی»^۱ یا «تک قطبی» نیز مشهورند.

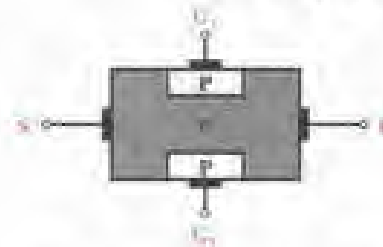
^۱ Junction Field Effect Transistor

^۲ Regular Junction Transistor

^۳ Unijunction Transistor

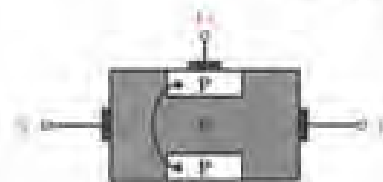
ترانزیستورهای FET بر دو نوع اند: یکی «JFET» که قبلاً توضیح داده شد و دیگری «MOSFET» که طرز ساخت آن با نوع JFET فرق می‌کند.

۷-۱-۲ ساختمان ترانزیستورهای JFET: ساختمان داخلی ترانزیستورهای JFET به این ترتیب است که ابتدا یک نیمه‌هادی، برای مثال از نوع N انتخاب می‌نمایند و سپس دو نیمه‌هادی نوع P در امتداد دو طرف به آن متصل می‌کنند (شکل ۷-۱). از دو طرف نیمه‌هادی نوع N دو سر بیرون می‌آید که یکی S (Source) و دیگری D (Drain) است؛ سپس از نیمه‌هادی‌های نوع P که در دو طرف قرار دارند یک سر بیرون می‌آید که به آن‌ها «Gate» می‌گویند. در نتیجه این ترانزیستور دارای دو گیت G_1 و G_2 است.



شکل ۷-۱- ساختمان ترانزیستور JFET

ترانزیستورهای FET با دو گیت گاهی به صورت مخلوط‌کننده دو سیگنال به کار می‌روند، اما اغلب، سازندگان این ترانزیستورها نیمه‌هادی‌های نوع P را که در دو طرف قرار گرفته‌اند از داخل به یک‌دیگر متصل نموده، یک سر مشترک به صورت گیت از آن بیرون می‌آورند. در این صورت، این ترانزیستورها دارای سه پایه‌ی D، S و G هستند (شکل ۷-۲).



شکل ۷-۲

این ترانزیستورها که از اتصال دو نیمه‌هادی مشابه در دو طرف یک نیمه‌هادی اصلی دیگر به وجود می‌آیند به ترانزیستورهای «FET اتصال» یا «بیوندی» معروف‌اند.

ترانزیستورهای JFET دو گونه ساخته می‌شوند. مانند ترانزیستورهای معمولی که از نوع PNP یا NPN بودند در این جا نیز می‌توان نیمه‌هادی اصلی را که به آن کانال «Channel» گفته می‌شود از نوع N یا P انتخاب نمود. در این صورت نیمه‌هادی دیگر از نوع مخالف خواهد بود. چنانچه نیمه‌هادی اصلی از نوع N باشد به ترانزیستور «کانال N» و اگر از نوع P باشد، به آن «کانال P» گفته می‌شود. در شکل ۷-۳ شمای فنی ترانزیستورهای JFET کانال N و P نشان داده شده است.



شکل ۷-۳- شمای فنی ترانزیستورهای JFET کانال N و کانال P

اگر بخواهیم ترانزیستورهای JFET را با ترانزیستورهای معمولی مقایسه کنیم می‌توان گفت: درین متناظر کلکتور، سورس متناظر امیتر و گیت متناظر بیس است.

۷-۱-۳ تغذیه‌ی JFET: روش‌های مختلفی برای تغذیه‌ی JFET وجود دارد که عبارت‌اند از: تغذیه با دو منبع ولتاژ مستقل یا باپاسینگ ثابت، باپاس سرخود یا سلف-باپاس و باپاس تقسیم ولتاژ.

در شکل ۷-۴ مدار باپاسینگ مستقل یا باپاسینگ ثابت نشان داده شده است.



شکل ۷-۴- باپاسینگ مستقل



شکل ۷-۶- تأمین بایاس تقسیم ولتاژ

۷-۱-۴- منحنی‌های مشخصه‌ی JFET: در شکل

۷-۷ تغذیه‌ی ترانزیستور JFET با دو منبع مستقل نشان داده شده است. در ترانزیستور JFET تغییرات جریان درین وابسته به تغییرات دو عامل « V_{DS} » و « V_{GS} » است. برای مشخص کردن میزان این وابستگی به هر یک از دو عامل باید یکی از آن دو را ثابت نگه داشته، اثر تغییرات عامل دیگر را بر جریان بررسی نماییم. بدین ترتیب، با تغییر پتانسیومترهای P_1 و P_2 در شکل ۷-۷ و تعیین مقادیر مختلف V_{GS} ، I_D و V_{DS} می‌توان منحنی تغییرات جریان I_D برحسب V_{DS} را با ثابت نگه‌داشتن V_{GS} رسم کرد. به این منحنی «مشخصه‌ی خروجی JFET» می‌گویند. هم‌چنین ضمن ثابت‌نگه‌داشتن V_{DS} می‌توان منحنی تغییرات I_D را برحسب V_{GS} رسم نمود که به آن «منحنی مشخصه‌ی انتقالی» می‌گویند. در شکل ۷-۸ الف و ب منحنی مشخصه‌ی خروجی و انتقالی JFET رسم شده است.

در این مدار به علت ناچیز بودن جریان گیت می‌توان از آن صرف نظر نمود؛ بنابراین نتیجه می‌شود:

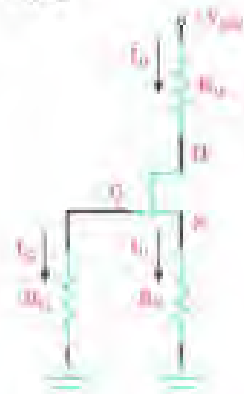
$$V_{GS} + V_{GD} = 0 \Rightarrow V_{GS} = -V_{GD}$$

در شکل ۷-۵ مدار تأمین بایاس سرخود یا سلفه بایاس

برای یک ترانزیستور JFET کانال N نشان داده شده است. چون $I_G = 0$ است؛ بنابراین:

$$V_{GS} + R_S I_D = 0$$

$$V_{GS} = -R_S I_D$$



شکل ۷-۵- تأمین بایاس سرخود

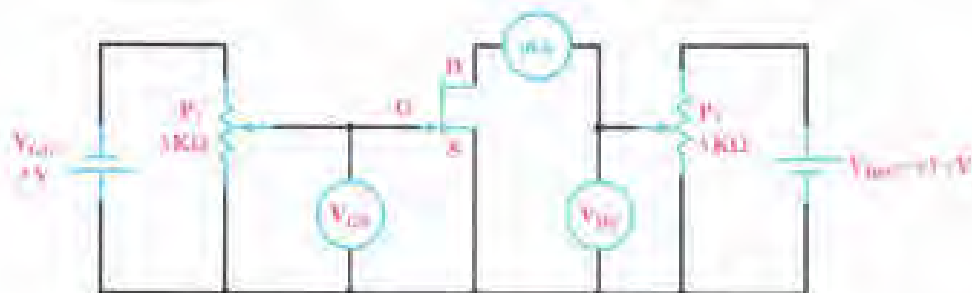
در شکل ۷-۶ تغذیه‌ی JFET به روش تقسیم ولتاژ نشان

داده شده است. مقاومت‌های R_1 و R_2 به مقاومت‌های تقسیم ولتاژ معروف‌اند.

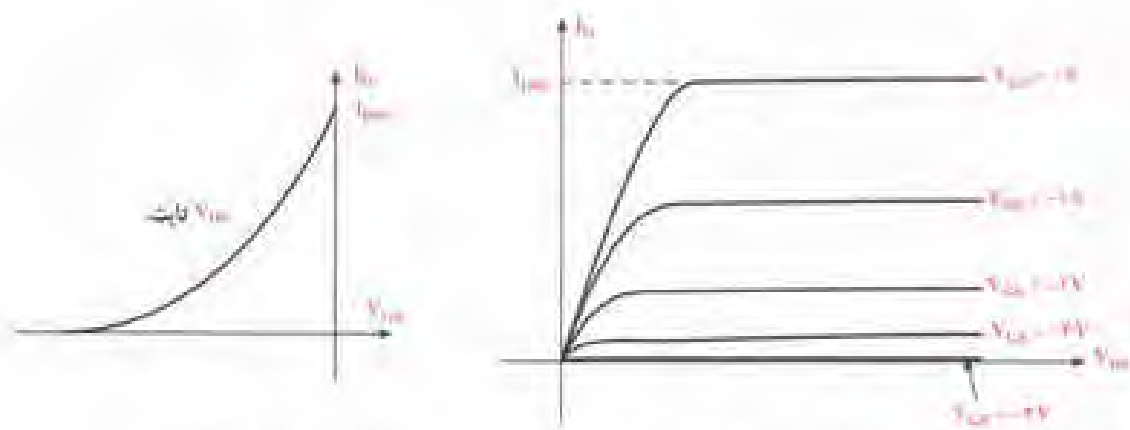
ولتاژ V_G برابر است با: $V_G = \frac{R_2}{R_1 + R_2} V_{DD}$ و ولتاژ V_{GS}

طبق رابطه‌ی: $V_G = V_{GS} + R_S I_D$ برابر است با:

$$V_{GS} = V_G - R_S I_D$$



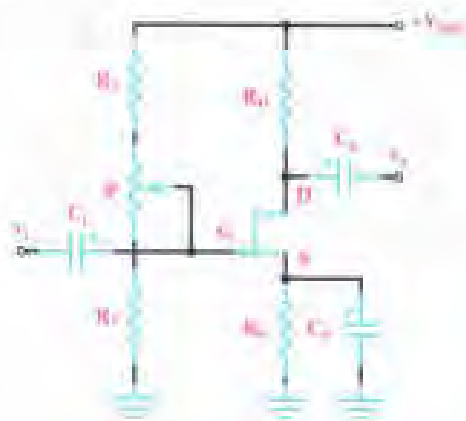
شکل ۷-۷- یک نمونه مدار آزمایشی برای به‌دست آوردن مشخصه‌های JFET



ب- مشخصه انتقالی JFET

الف- مشخصه خروجی JFET

شکل ۷-۸- منحنی‌های مشخصه‌ی خروجی و انتقالی JFET



شکل ۷-۱۰- تقویت‌کننده‌ی سورس مشترک به‌صورت تقسیم ولتاژ

۷-۱-۵- تقویت‌کننده‌ی سورس مشترک: در شکل

۷-۹ مدار تقویت‌کننده‌ی سورس مشترک با ترانزیستور JFET کانال N نشان داده شده است. تأمین بایاس ترانزیستور از نوع تغذیه سرخود است.



شکل ۷-۹- تقویت‌کننده‌ی سورس مشترک به‌صورت سلف بایاس

۷-۲- قطعات و تجهیزات مورد نیاز

- ۱ دستگاه - اسیلوسکوپ دوکاناله
- ۱ دستگاه - منحنی‌نگار
- ۱ دستگاه - منبع تغذیه DC
- ۱ دستگاه - میکنال ژنراتور صوتی
- ۱ دستگاه - مولتی‌متر دیجیتال
- ۱ عدد - بردبرد
- ۱ عدد - ترانزیستور 2N3819
- ۱ عدد - دیود 1N4001
- ۳ عدد - خازن 100nF، 25V
- ۱ عدد - مقاومت 1KΩ، 1/4 W

در این تقویت‌کننده بین دو سیگنال V_{GS} و V_{DS} اختلاف فاز وجود دارد. بهره‌ی تقریبی ولتاژ این مدار برابر

$-g_m R_D$ ، امپدانس ورودی مدار تقریباً مساوی R_G و امپدانس خروجی آن مساوی R_D است. در مدار تقویت‌کننده‌ی سورس مشترک می‌توان از تأمین بایاس تقسیم ولتاژ، مطابق شکل ۷-۱۰ استفاده کرد. در این مدار از پتانسیومتر P برای تنظیم V_{GS} استفاده می‌شود.

ل- منحنی مشخصه‌ی خروجی JFET را که روی صفحه‌ی اسیلوسکوپ مشاهده می‌کنید با دقت روی کاغذ میلی‌متری شکل ۷-۱۱ رسم کنید.



شکل ۷-۱۱- منحنی مشخصه‌ی خروجی JFET

۷-۳-۴- با استفاده از منحنی مشخصه‌ی خروجی برای $V_{GS} = 0$ و $V_{DS} = 15V$ مقدار I_D را محاسبه کنید.
 ۷-۳-۵- مدار شکل ۷-۱۲ را روی برد برد ببندید.



شکل ۷-۱۲- مدار تغذیه‌ی سرخود

۷-۳-۶- به وسیله‌ی مولتی‌متر DC ولتاژهای V_G ، V_D و V_S را نسبت به نقطه‌ی مبدا (شناسی) اندازه بگیرید و در جدول ۷-۱ درج نمایید.
 ۷-۳-۷- با توجه به نتایج آزمایش ۷-۳-۶ مقادیر I_D و I_G را محاسبه کنید:

$$I_D = \frac{V_G - V_D}{47K} = \dots\dots$$

$$I_G = \frac{V_G}{220K} = \dots\dots$$

۷-۳-۸- مدار شکل ۷-۱۳ را روی برد برد ببندید.

- مقاومت $2/2K\Omega$ ، $1/4$ W عدد ۱
- مقاومت $4/7K\Omega$ ، $1/4$ W عدد ۱
- مقاومت $220K\Omega$ ، $1/4$ W عدد ۱
- مقاومت $270K\Omega$ ، $1/4$ W عدد ۱

۷-۳-۳- مراحل آزمایش

۷-۳-۳-۱- به وسیله‌ی مولتی‌متر ترانزیستور JFET را آزمایش کنید و پایه‌های سورس-درین و گیت آن را مشخص نمایید.

۷-۳-۳-۲- مشخصات ترانزیستور JFET را از کتاب راهنمای ترانزیستور (Semiconductor data book) استخراج کرده و هر یک از پایه‌های آن را شناسایی کنید.

۷-۳-۳-۳- به وسیله‌ی منحنی نگار که در آزمایش شماره‌ی ۴ یا آن آشنا شده‌اید منحنی مشخصه‌ی خروجی JFET را به دست آورید و در شکل ۷-۱۱ رسم کنید. برای رسیدن به این هدف کلیدهای منحنی نگار را به صورت زیر تنظیم نمایید:

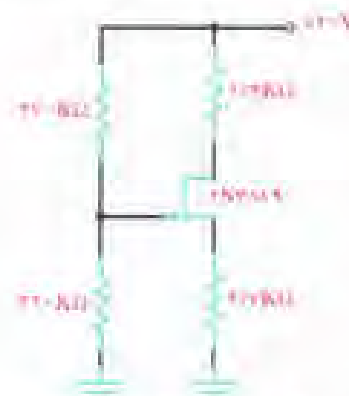
- الف- کلید Selector را روی FET قرار دهید.
- ب- کلید تعیین نوع کانال را روی N کانال قرار دهید.
- ج- سلکتور ولتاژ گیت را روی ۰/۲ ولت قرار دهید.
- د- سلکتور ولتاژ جابجایی را روی ۳۰ ولت قرار دهید.
- هـ- کلید تعیین جریان را روی Signal قرار دهید.
- و- ولوم H-length را تا انتها در جهت عقربه‌های ساعت بچرخانید.

- ز- کلید انتخاب کانال را تنظیم کنید.
- ح- ورودی عمودی اسیلوسکوپ را به خروجی قائم منحنی نگار متصل کنید.
- ط- ورودی افقی اسیلوسکوپ را به خروجی افقی منحنی نگار وصل نمایید.
- ی- زمین اسیلوسکوپ را به Ground منحنی نگار وصل کنید.
- ک- اسیلوسکوپ را روی H-in قرار دهید و منحنی نگار را روشن کنید.

۷-۳-۹- با مولتی متر DC ولتاژهای V_D و V_S و V_G را نسبت به تناسی اندازه بگیرید و در جدول ۷-۱ درج کنید.

جدول ۷-۱

تقسیم ولتاژ	سلف باپاس	
		V_D
		V_S
		V_G

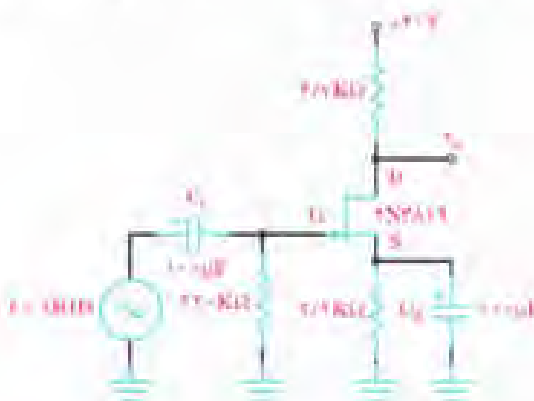


شکل ۷-۱۳ مدار تقسیم ولتاژ

۷-۳-۱۰- با توجه به نتایج آزمایش ۷-۳-۹ مقدار I_D را محاسبه کنید:

$$I_D = \frac{V_{CC} - V_D}{R_1 + R_2} = \dots$$

۷-۳-۱۱- مدار شکل ۷-۱۴ را روی برد برد ببندید.



شکل ۷-۱۴ تغذیه کنندهی سورس مشترک

۷-۳-۱۲- سیگنال ژنراتور را خاموش کنید و مقادیر V_D ، V_S و V_G را با مولتی متر DC اندازه گیری و یادداشت کنید:

$$V_D = \dots$$

$$V_S = \dots$$

$$V_G = \dots$$

۷-۳-۱۳- با توجه به نتایج آزمایش ۷-۳-۱۲ مشخصات نقطه‌ی کار ترانزیستور را محاسبه کنید:

$$I_{DQ} = \frac{V_{CC} - V_D}{R_1 + R_2} = \dots$$

$$V_{DSQ} = V_D - V_S = \dots$$

$$V_{GSQ} = V_G - V_S = \dots$$

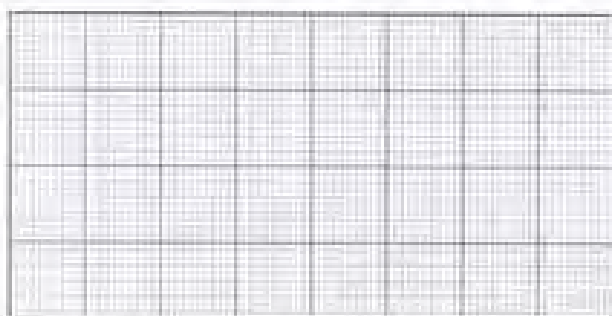
۷-۳-۱۴- سیگنال ژنراتور را روشن کنید و دامنه‌ی سیگنال سینوسی خروجی آن را به گونه‌ای تنظیم کنید که اعوجاج نداشته باشد.

۷-۳-۱۵- به وسیله‌ی اسیلوسکوپ مقدار قله به قله سیگنال را روی گیت و درین اندازه گیری و یادداشت کنید:

$$V_{opp} = \dots$$

$$V_{opp} = \dots$$

۷-۳-۱۶- شکل موج خروجی را روی کاغذ میلی متری شکل ۷-۱۵ با مقیاس مناسب رسم نمایید.



شکل ۷-۱۵

۷-۳-۱۷- با توجه به نتایج آزمایش ۷-۳-۱۵ مقدار بهره‌ی ولتاژ را محاسبه کنید:

$$A_V = \frac{V_{opp}}{V_{in}} = \dots$$

۷-۳-۱۸- با استفاده از اسیلوسکوپ اختلاف فاز بین ولتاژهای V_{in} و V_{out} را اندازه گیری کرده و مقدار دقیق آن را یادداشت نمایید :

$$\phi = \dots\dots\dots$$

۷-۳-۱۹- خازن C_S را برداشته، آزمایش ۷-۳-۱۵ را تکرار کنید :

$$V_{app} = \dots\dots\dots$$

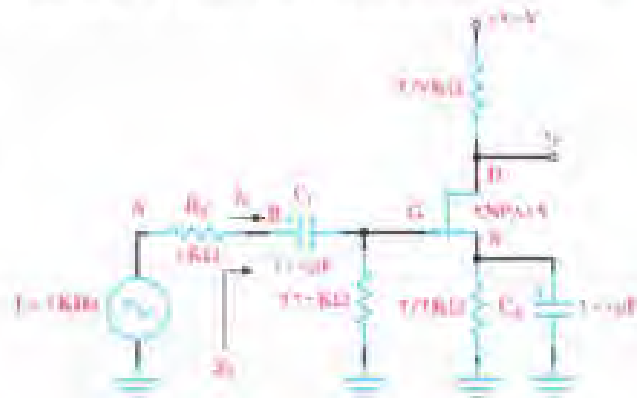
$$V_{opp} = \dots\dots\dots$$

۷-۳-۲۰- با توجه به نتایج آزمایش ۷-۳-۱۸ مقدار بهرهی ولتاژ را محاسبه کنید :

$$A_v = \frac{V_{opp}}{V_{app}} = \dots\dots\dots$$

۷-۳-۲۱- با حذف خازن C_S بهرهی ولتاژ زیاد می شود یا کم؟ چرا؟

۷-۳-۲۲- خازن C_S را در مدار قرار دهید و مقاومت $R_S = 1K\Omega$ را بر اساس شکل ۷-۱۶ با خازن C_i سری کنید.



شکل ۷-۱۶

۷-۳-۲۳- به وسیلهی اسیلوسکوپ دامنه قله به قله سیگنال نقاط A و B را نسبت به تقطعی مبنا اندازه گرفته، یادداشت نمایید :

$$V_{App} = \dots\dots\dots$$

$$V_{Opp} = \dots\dots\dots$$

۷-۳-۲۴- با توجه به نتایج آزمایش ۷-۳-۲۳ جریان

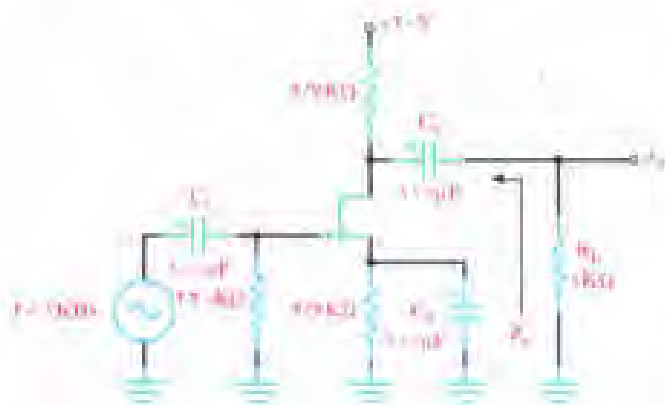
عبوری از R_S را محاسبه کنید :

$$I_S = \frac{V_{App} - V_{Opp}}{R_S} = \dots\dots\dots$$

۷-۳-۲۵- با استفاده از رابطهی $Z_i = \frac{V_B}{I_S}$ مقدار

امپدانس ورودی ثغویت کننده را محاسبه کنید :

$$Z_i = \dots\dots\dots$$



شکل ۷-۱۷

۷-۳-۲۶- مقاومت $R_S = 1K\Omega$ را از ورودی حذف کرده به جای R_L مطابق شکل ۷-۱۷ در خروجی قرار دهید. در این حالت خازن کوپلار $C_o = 100nF$ در خروجی قرار می گیرد.

۷-۳-۲۷- امپدانس خروجی مدار را از محلی که در شکل ۷-۱۷ نشان داده شده است اندازه گیری کنید.

تذکره: برای اندازه گیری امپدانس خروجی مقاومت R_L را برداشته، دامنهی سیگنال خروجی را با اسیلوسکوپ اندازه گیری و یادداشت کنید. این ولتاژ را با $V_{opp} = \dots\dots\dots$ نشان می دهند؛ سپس مقاومت R_L را در مدار قرار دهید و دامنهی سیگنال خروجی را با اسیلوسکوپ اندازه گیری و یادداشت کنید. این ولتاژ را نیز با $V_{opp} = \dots\dots\dots$ نشان می دهند.

با استفاده از رابطهی $Z_o = \frac{V_{out} - V_{off}}{V_{off}} \times R_L$ مقدار

امپدانس خروجی را محاسبه کنید :

$$Z_o = \dots\dots\dots$$

۷-۴- بررسی های آزمایش

۱- با توجه به مقدار جدول ۷-۱ می توان گفت در مدار تأمین بایاس شکل ۷-۱۲ دیود گیت سورس دیودی است یا:

- الف- بایاس معکوس ب- بایاس مستقیم ج- بایاس صفر
- ۲- در شکل ۷-۱۲ جریانی که از مقاومت $2/2K$ عبور می کند، ولتاژی برای سورس بدید می آورد که:
 - الف- منفی است ب- مثبت اما کم تر از V_{GS} است ج- مثبت ولی بزرگتر از V_{GS} است.
- ۳- با توجه به نتایج آزمایش ها، آیا مقدار V_{GS} در دو مدار ۷-۱۲ و ۷-۱۳ یکی است؟ چرا؟
- ۴- با توجه به مقدار A_V در آزمایش ۷-۱۷-۳ و معلوم بودن مقدار R_D در شکل ۷-۱۴ مقدار هدایت انتقالی g_m را از رابطه $A_V = -g_m R_D$ محاسبه کنید.

۵- رابطه $Z_{in} = \frac{V_{GS} - V_{GS}}{V_{GS}}$ را برای محاسبه ی امپدانس خروجی یک تقویت کننده اثبات نمایید.

۶- در شکل ۷-۱۸ با فرض $I_D = 1mA$ و $I_G = 0$ مقدار ولتاژهای V_{GS} و V_{DS} را محاسبه کنید:

$$V_{DS} = \dots\dots\dots$$

$$V_{GS} = \dots\dots\dots$$



شکل ۷-۱۸

۷- در شکل ۷-۱۹ با فرض $V_{BE} = 0.7V$ ، $V_{GS} = 0$ ، $I_D = 0$ ، $\beta = 200$ مقدار V_{DS} و I_D و V_{CE} را محاسبه کنید:

$$V_{CE} = \dots\dots\dots$$

$$I_D = \dots\dots\dots$$

$$V_{DS} = \dots\dots\dots$$



شکل ۷-۱۹

۸- از طریق مدار شکل ۷-۲۰ می‌توان مشخصه‌ی خروجی ترانزیستور JFET را روی صفحه‌ی اسیلوسکوپ مشاهده کرد. چگونگی آن را شرح دهید :



شکل ۷-۲۰

۹- از طریق مدار شکل ۷-۲۱ می‌خواهیم مشخصه‌ی انتقالی ترانزیستور JFET را روی صفحه‌ی اسیلوسکوپ مشاهده کنیم. محل اتصال مدار به اسیلوسکوپ را در شکل مشخص نمایید.



شکل ۷-۲۱



آزمایش تقویت‌کننده‌های چند طبقه

هدف کلی آزمایش

بررسی تقویت‌کننده‌های دو طبقه با کوبلاز RC، زوج‌دار لینگتون و تقویت‌کننده‌ی کاسکود.

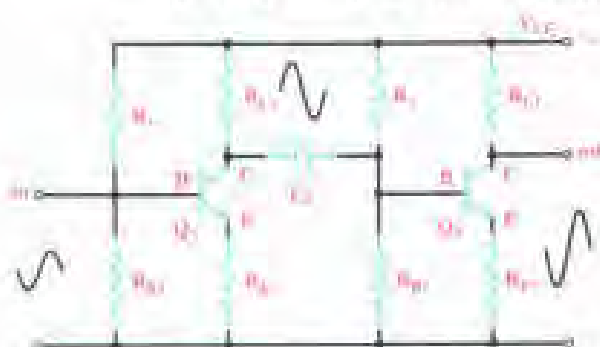
هدف‌های رفتاری: در پایان این آزمایش از قرائتگر انتظار می‌رود:

- ۱- مدار یک تقویت‌کننده‌ی دو طبقه با کوبلاز خازنی را بسازد.
- ۲- نقطه‌ی کار ترازیستورها را در تقویت‌کننده‌ی دو طبقه اندازه بگیرد.
- ۳- بهره‌ی ولتاژ تقویت‌کننده‌ی دو طبقه را اندازه بگیرد.
- ۴- به پرسش‌های مربوط به تقویت‌کننده‌ی دو طبقه پاسخ دهد.
- ۵- مدار تقویت‌کننده‌ی آشاری را بسازد.
- ۶- نقطه‌ی کار ترازیستورهای تقویت‌کننده‌ی آشاری را اندازه بگیرد.
- ۷- بهره‌ی ولتاژ تقویت‌کننده‌ی آشاری را اندازه بگیرد.
- ۸- امپدانس ورودی تقویت‌کننده‌ی آشاری را اندازه بگیرد.
- ۹- امپدانس خروجی تقویت‌کننده‌ی آشاری را اندازه بگیرد.
- ۱۰- به پرسش‌های مربوط به آزمایش تقویت‌کننده‌ی آشاری پاسخ دهد.

۸-۱- اطلاعات اولیه

ترازیستور مونوتوری بهتر است. در این مدار به دلیل ایجاد 180° درجه اختلاف فاز در هر طبقه سیگنال خروجی با سیگنال ورودی هم‌فاز می‌شود. برای بررسی دقیق مدار به کتاب «الکترونیک عمومی ۱» مراجعه شود.

در شکل ۸-۱ مدار یک تقویت‌کننده‌ی دو طبقه با کوبلاز خازنی نشان داده شده است. ترازیستورهای Q_1 و Q_2 هر دو به صورت آمپتر مشترک بسته شده‌اند. منحنی پاسخ فرکانس یک تقویت‌کننده‌ی دو طبقه با کوبلاز خازنی در مقایسه با کوبلاز



شکل ۸-۱- یک تقویت‌کننده‌ی دو طبقه با کوبلاز RC (خازنی)

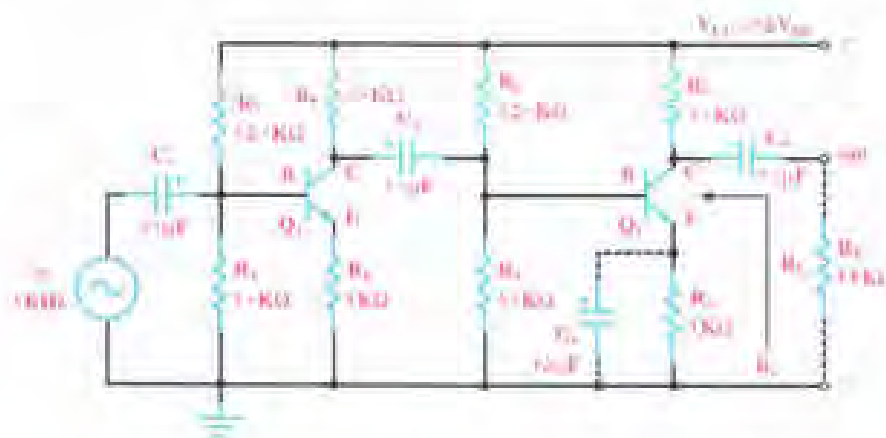
۸-۲ قطعات و تجهیزات مورد نیاز

- ۴ عدد - مقاومت $10K\Omega, \frac{1}{4}W$
- ۲ عدد - مقاومت $150K\Omega, \frac{1}{4}W$
- ۱ عدد - مقاومت $22K\Omega, \frac{1}{4}W$

- ۱ دستگاه - اسیلوسکوپ دوکاناله
- ۱ دستگاه - منبع تغذیه DC
- ۱ دستگاه - سیگنال ژنراتور صوتی
- ۱ دستگاه - ولت‌متر DC
- ۲ عدد - ترانزیستور 2N2219
- ۳ عدد - خازن $10\mu F, 25V$
- ۱ عدد - خازن $25\mu F, 25V$
- ۲ عدد - مقاومت $1K\Omega, \frac{1}{4}W$

۸-۳ مراحل آزمایش

مدار شکل ۸-۲ را روی برد پین‌دید و این آزمایش‌ها را انجام دهید:



شکل ۸-۲ مدار آزمایش تقویت‌کننده دو طبقه با کربلاز خازنی

۸-۳-۱ منبع تغذیه $+15V$ ولت را به مدار وصل کنید.

در حالی که سیگنال ژنراتور خاموش است به وسیله ولت‌متر DC ولتاژ هر یک از پایه‌های ترانزیستور را نسبت به نقطه میانه اندازه بگیرید و در جدول ۸-۱ درج نمایید.

جدول ۸-۱

ولتاژ پایه‌ها	V_C	V_B	V_E
ترانزیستور			
Q_1			
Q_2			

۸-۳-۲ سیگنال ژنراتور را روشن کنید و به وسیله

اسیلوسکوپ شکل موج نقاط زیر را مشاهده و در شکل ۸-۳ رسم کنید. (دامنه‌ی ورودی را طوری تنظیم کنید که خروجی V_o حداکثر بدون اعوجاج باشد).

الف - V_o ب - V_B ج - V_{C1} د - V_{B1}

ه - V_{C2} و V_o در هر حالت مقدار دامنه‌ی قله به قله سیگنال را اندازه گرفته و یادداشت کنید.

۸-۷-۱ منبع تغذیه‌ی +۱۵ ولت را به مدار وصل کنید. در حالی که سیگنال ژنراتور خاموش است، با ولت متر DC ولتاژ هر یک از پایه‌های دو ترانزیستور Q_1 و Q_2 را نسبت به نقطه‌ی مبدا اندازه بگیرید و در جدول ۸-۲ درج کنید.

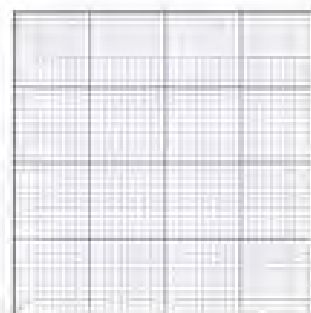
جدول ۸-۲

ولتاژ پایه‌ها ترانزیستور	V_C	V_B	V_E
Q_1			
Q_2			

۸-۷-۲ سیگنال ژنراتور را روشن کنید و آن را روی فرکانس ۱ کیلوهرتز سینوسی تنظیم نمایید.

۸-۷-۳ اسیلوسکوپ را به دو سر مقاومت بار وصل کنید. دامنه‌ی سیگنال V_o را طوری تنظیم کنید که دامنه‌ی ولتاژ خروجی V_o حداکثر و بدون اعوجاج باشد.

۸-۷-۴ سیگنال ولتاژ V_o را مشاهده و در شکل ۸-۶ رسم کنید. مقدار دامنه‌ی مقدار قله به قله سیگنال خروجی را اندازه بگیرید و یادداشت نمایید.



شکل ۸-۶ شکل موج خروجی مدار

۸-۷-۵ مقاومت بار R_L را قطع کنید و در این حالت دامنه‌ی قله به قله ولتاژ خروجی را اندازه گرفته، یادداشت کنید:

$$V_{OPP} = \dots\dots\dots$$

۸-۷-۶ با توجه به نتایج آزمایش‌های بالا امپدانس خروجی تقویت کننده را یا استفاده از این رابطه محاسبه کنید:

$$R_o = \frac{(V_{oNL} - V_{oFL})}{V_{oFL}} \times R_L = \dots\dots\dots$$

۸-۷-۷ بار R_L را وصل کنید و به وسیله‌ی اسیلوسکوپ دامنه‌ی قله به قله سیگنال‌های V_{in} و V_o را اندازه بگیرید و یادداشت نمایید:

$$V_{inPP} = \dots\dots\dots$$

$$V_oPP = \dots\dots\dots$$

۸-۷-۸ با استفاده از رابطه‌ی $I_S = \frac{V_{SPP} - V_{inPP}}{R_S}$

$$I_S = \dots\dots\dots \text{ مقدار جریان } I_S \text{ را محاسبه کنید.}$$

۸-۷-۹ با استفاده از رابطه‌ی $R_{in} = \frac{V_{inPP}}{I_S}$ مقدار

$$R_{in} = \dots\dots\dots$$

امپدانس ورودی تقویت کننده را محاسبه کنید. 10^{-3} V_{oPP} در دو آزمایش ۸-۷-۷ و ۸-۷-۹ بهره‌ی ولتاژ تقویت کننده را محاسبه کنید:

$$A_V = \frac{V_{oPP}}{V_{inPP}} = \dots\dots\dots$$

۸-۸- بررسی‌های آزمایش

- ۱- با توجه به مقادیر جدول ۸-۲ توضیح دهید هر ترانزیستور در چه کلاسی کار می‌کند؟
- ۲- کار مقاومت R_C در این تقویت‌کننده چیست؟
- ۳- قطع مقاومت R_L چه تأثیری در دامنه‌ی قله به قله ولتاژ خروجی تقویت‌کننده دارد؟



تقویت‌کننده‌های قدرت

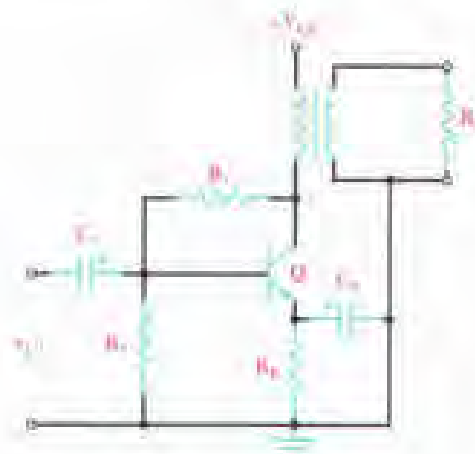
هدف کلی آزمایش

بررسی تقویت‌کننده‌های قدرت کلاس A و AB.

- هدف‌های رفتاری: در پایان این آزمایش از فراگیر انتظار می‌رود:
 - ۱- تقویت‌کننده‌ی قدرت کلاس A با بار ترانسفورماتوری را ببیند.
 - ۲- راندمان تقویت‌کننده‌ی قدرت کلاس A را اندازه بگیرد.
 - ۳- تقویت‌کننده‌ی با ترانسفورهای مکمل را ببیند.
 - ۴- حالت‌های کلاس B و کلاس AB تقویت‌کننده با ترانسفورهای مکمل را بررسی کند.
 - ۵- قدرت DC دریاغی از خط تغذیه را اندازه بگیرد.
 - ۶- قدرت AC اعمال‌شده به بار را اندازه بگیرد.
 - ۷- راندمان تقویت‌کننده را اندازه بگیرد.
 - ۸- به پرسش‌های آزمایش پاسخ دهد.

۹-۱- اطلاعات اولیه

در شکل ۹-۱ مدار تقویت‌کننده‌ی قدرت کلاس A نشان داده شده است.



شکل ۹-۱- تقویت‌کننده‌ی قدرت کلاس A

در این مدار از ترانسستور Q به صورت امیتر مشترک استفاده شده است. مقاومت‌های R_1 و R_2 تغذیه‌ی ترانسستور را تأمین می‌کنند. علاوه بر این مقاومت R_3 مقداری از سیگنال کلکتور را به بیس برگشت می‌دهد که موجب کاهش میزان اعوجاج سیگنال خروجی می‌شود. مقاومت R_4 امیتر را تغذیه می‌کند و خازن C_1 که به آن خازن پای‌باس امیتر می‌گویند امیتر را در سیگنال AC به زمین وصل می‌کند.

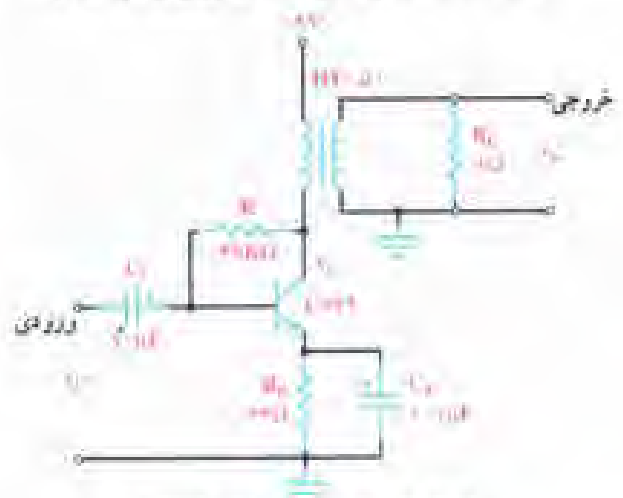
ترانسفورماتور علاوه بر انتقال جریان متناوب کلکتور به بار عمل تطبیق امپدانس مدار را نیز ممکن می‌سازد. مقاومت بار که برای نمونه می‌تواند یک بلندگو باشد به ثانویه‌ی ترانسفورماتور وصل می‌شود. تقویت‌کننده در کلاس A باپاس شده است.

۹-۲ قطعات و تجهیزات مورد نیاز

۱ دستگاه	- اسیلوسکوپ دو کاناله
۱ دستگاه	- منبع تغذیه DC
۱ دستگاه	- مولتی متر
۱ دستگاه	- سیگنال ژنراتور صوتی
۱ عدد	- ترانسفورماتور HT-5
۱ عدد	- ترانزیستور BC 107
۱ عدد	- ترانزیستور C 829
۱ عدد	- ترانزیستور BC 177
۱ عدد	- خازن $10\mu F, 25V$
۱ عدد	- خازن $100\mu F, 25V$
۱ عدد	- خازن $220\mu F, 25V$
۱ عدد	- مقاومت $8/2\Omega, 1W$
۲ عدد	- مقاومت $2/2\Omega, 1W$
۱ عدد	- مقاومت $33\Omega, \frac{1}{4}W$
۳ عدد	- مقاومت $1K\Omega, \frac{1}{4}W$
۱ عدد	- مقاومت $27K\Omega, \frac{1}{4}W$
۱ عدد	- مقاومت $27K\Omega, \frac{1}{4}W$
۲ عدد	- دیود 1N2148

۹-۳ مراحل آزمایش

۹-۳-۱ مدار شکل ۹-۲ را روی برد بسازید.



شکل ۹-۲- القویت کننده قدرت کلاس A

۹-۳-۲ ولتاژ تغذیه‌ی مدار (V_{CC}) را

وصل کنید.

۹-۳-۳ به وسیله‌ی مولتی متر DC ولتاژ هر یک از

پایه‌های ترانزیستور را نسبت به نقطه‌ی مبدا اندازه گرفته و یادداشت نمایید:

$$V_C = \dots\dots\dots$$

$$V_B = \dots\dots\dots$$

$$V_E = \dots\dots\dots$$

۹-۳-۴ یک میلی متر آمپر DC با منبع +۹ ولت سری

کنید و در حالی که سیگنال ژنراتور خاموش است جریان مدار را اندازه گرفته یادداشت نمایید:

$$I_B = \dots\dots\dots$$

۹-۳-۵ سیگنال ژنراتور را روشن کنید و فرکانس

آن را روی ۱ کیلوهرتز تنظیم نمایید.

۹-۳-۶ اسیلوسکوپ را به دو سر بار وصل نموده

دامنه‌ی سیگنال ورودی را به گونه‌ای تنظیم کنید که دامنه‌ی سیگنال خروجی به حداکثر مقدار ممکن بدون اعوجاج برسد.

۹-۳-۷ جریان مصرفی مدار را به وسیله‌ی میلی آمپر متر

DC اندازه بگیرید:

$$I_C = \dots\dots\dots$$

۹-۳-۸ با استفاده از رابطه‌ی $P_{DC} = V_{CC} \times I_C$

قدرت دریافتی از منبع تغذیه را محاسبه کنید:

$$P_{DC} = \dots\dots\dots$$

۹-۳-۹ به وسیله‌ی اسیلوسکوپ شکل موج هر یک

از نقاط زیر را مشاهده و در شکل ۹-۳ روی کاغذ میلی متری رسم کنید.

در هر حالت دامنه‌ی قله به قله سیگنال را اندازه بگیرید

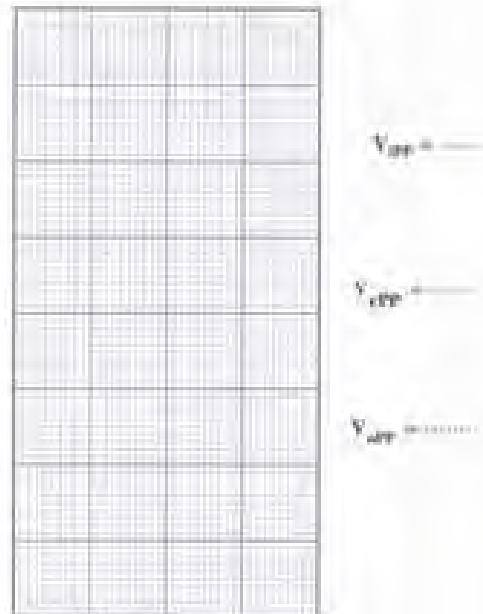
و یادداشت نمایید: الف - V_i ب - V_C ج - V_E

۱۰-۳-۹ یا استفاده از این رابطه توان منتقل شده به بار R_L را محاسبه کنید:

$$P_{out} = \frac{(V_{opp})^2}{4R_L} = \dots\dots\dots$$

۱۱-۳-۹ یا استفاده از این رابطه راندمان تقویت کننده را محاسبه کنید:

$$\eta = \frac{P_{out}}{P_{cc}} \times 100 = \dots\dots\dots$$



شکل ۹-۲- سیگنال‌های ورودی و خروجی تقویت کننده.

۹-۴- بررسی‌های آزمایش

- ۱- آیا جریان مصرفی مدار در دو حالت وصل و قطع سیگنال AC تغییر می‌کند؟ چرا؟
- ۲- با توجه به نتایج به دست آمده آزمایش ۳-۳-۹ توضیح دهید ترانزیستور در چه کلاسی کار می‌کند؟
- ۳- آیا راندمان به دست آمده مناسب است؟
- ۴- با توجه به مقادیر توان‌های اندازه‌گیری شده، توان مصرف‌شده در ترانزیستور چه قدر است؟
- ۵- موارد استفاده مدار شکل ۹-۲ را بنویسید.
- ۶- آیا با قطع خازن CE نقطه‌ی کار ترانزیستور تغییر می‌کند؟
- ۷- با توجه به نتایج آزمایش ۹-۳-۹ مقادیر بهره‌ی ولتاژ و توان را محاسبه کنید:

$$A_{V_i} = \frac{V_{opp}}{V_{CIP}} = \dots\dots\dots$$

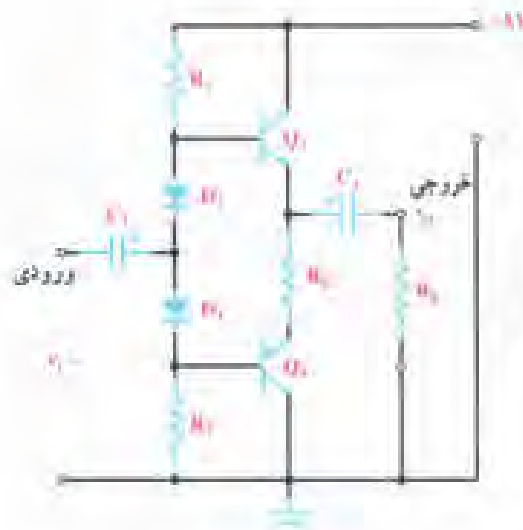
$$A_{V_o} = \frac{V_{opp}}{V_{opp}} = \dots\dots\dots$$

نیم‌سیکل مثبت سیگنال ورودی ترانزیستور Q_1 روشن و Q_2 قطع است و خازن C_E شارژ می‌شود. در نیم‌سیکل منفی سیگنال ورودی ترانزیستور Q_2 روشن و Q_1 قطع است و خازن C_E از مسیر کلکتور امپنر Q_1 شارژ می‌شود؛ بنابراین، در هر نیم‌سیکل یکی از دو ترانزیستور سیگنال ورودی را تقویت می‌کند. در این مدار هر دو ترانزیستور به صورت کلکتور مشترک بسته شده‌اند.

۹-۵- تقویت کننده با ترانزیستورهای مکمل^۱

در شکل ۹-۴ مدار یک تقویت کننده با ترانزیستورهای مکمل دیده می‌شود. در این مدار از دو ترانزیستور NPN و PNP استفاده شده است. مقاومت R_E ، پایداری حرارتی مدار را افزایش می‌دهد. دیودهای D_1 و D_2 و مقاومت‌های R_1 و R_2 نقطه‌ی کار ترانزیستورها را در کلاس AB قرار می‌دهند. در

^۱ Complementary



- $D_1 = D_2 = 1N717A$
- $R_1 = R_2 = 1\text{ k}\Omega$
- $R_E = 270\Omega$
- $R_C = 1\text{ k}\Omega$
- $Q_1 = BC107$
- $Q_2 = BC177$
- $C_1 = 10\mu\text{F}$
- $C_2 = 220\mu\text{F}$

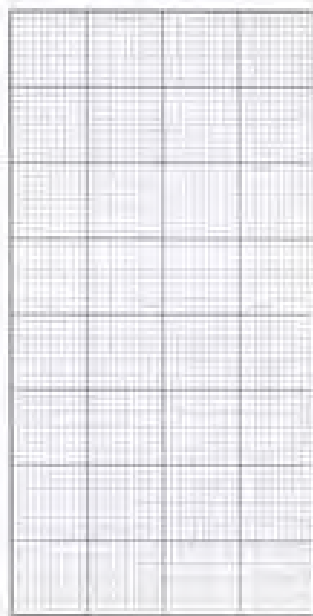
شکل ۹-۴- تقویت کننده با ترانزیستورهای مکمل

۹-۶- مراحل آزمایش

- ۹-۶-۱- مدار شکل ۹-۴ را روی برد برد کنید.
- ۹-۶-۲- در حالی که سیگنال ورودی قطع است، به وسیله مولتی متر DC ولتاژ پایه های دو ترانزیستور Q_1 و Q_2 را نسبت به نقطه صفر اندازه بگیرید و در جدول ۹-۱ یادداشت نمایید.

جدول ۹-۱

	V_C	V_B	V_E
Q_1			
Q_2			



$V_{pp} = \dots\dots\dots$

$V_{pp} = \dots\dots\dots$

شکل ۹-۵- سیگنال های ورودی و خروجی

- ۹-۶-۳- به ورودی مدار یک سیگنال سینوسی با فرکانس ۱ کیلوهرتز وصل کنید و اسیلوسکوپ را به دو سر مقاومت بار متصل نمایید. دامنه سیگنال ورودی را به گونه ای تنظیم کنید که دامنه سیگنال خروجی به حداکثر مقدار بدون اعوجاج برسد.
- ۹-۶-۴- به وسیله اسیلوسکوپ شکل موج های دو سر بار و ورودی مدار را مشاهده و روی کاغذ میلی متری در شکل ۹-۵ به دقت رسم کنید و در هر حالت دامنه ی قله به قله سیگنال را اندازه بگیرید و یادداشت نمایید :

- ۹-۶-۵- دیوهای D_1 و D_2 را اتصال کوتاه کرده، به وسیله اسیلوسکوپ، شکل موج دو سر بار را مشاهده و در شکل ۹-۶ رسم کنید. در این حالت نیز V_{pp} را اندازه بگیرید و یادداشت نمایید :

$$I_L = \frac{V_{opp}}{R_L} = \dots\dots\dots$$

۹-۶-۹ مقدار بهره‌ی جریان را از این رابطه محاسبه کنید:

$$A_i = \frac{I_L}{I_S} = \dots\dots\dots$$

۱۰-۶-۹ با سری کردن یک میلی‌آمپر DC با منبع تغذیه‌ی جریان منبع را در دو حالت زیر اندازه بگیرید و یادداشت نمایید:

$$I_1 = \dots\dots\dots \text{ سیگنال زئرانور خاموش}$$

$$I_2 = \dots\dots\dots \text{ سیگنال زئرانور روشن}$$

۱۱-۶-۹ مقدار متوسط جریانی را که در اثر سیگنال در مدار به وجود می‌آید محاسبه کنید:

$$I_S = I_2 - I_1 = \dots\dots\dots$$

۱۲-۶-۹ با استفاده از این رابطه قدرت گرفته شده از منبع تغذیه را محاسبه کنید:

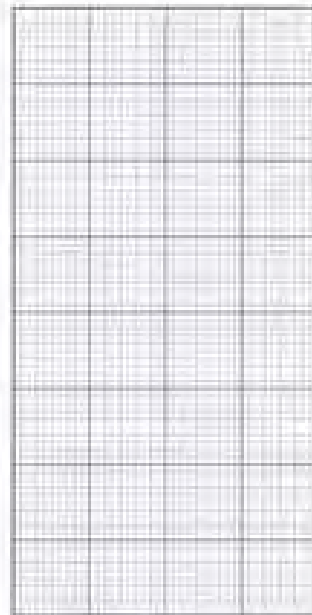
$$P_{DC} = V_{DC} \times I_S = \dots\dots\dots$$

۱۳-۶-۹ با توجه به مقدار V_{opp} در آزمایش ۹-۶-۴ توان اعمال شده به بار را محاسبه کنید:

$$P_o = \frac{(V_{opp})^2}{4R_L}$$

۱۴-۶-۹ با استفاده از این رابطه راندمان نفوذت کننده را محاسبه نمایید:

$$\eta = \frac{P_o}{P_{DC}} \times 100 = \dots\dots\dots$$



$V_{opp} = \dots\dots\dots$

شکل ۹-۶-۹ سیگنال خروجی مدار

$$V_{opp} = \dots\dots\dots$$

۶-۶-۹ اتصال کوتاه دیودها را بردارید و یک مقاومت $R_S = 1K$ مسابری ۱ کیلو اهم با منبع ورودی سری کنید.
۷-۶-۹ به وسیله‌ی امپلوسکوپ دامنه‌ی ولتاژ دو سر مقاومت R_S را اندازه بگیرید و با استفاده از این رابطه جریان ورودی مدار را محاسبه کنید:

$$I_S = \frac{V_{RS}}{R_S} = \dots\dots\dots$$

۸-۶-۹ با توجه به دامنه‌ی ولتاژ خروجی در مرحله‌ی ۲-۶-۹ و با استفاده از این رابطه جریان بار را محاسبه کنید:

۷-۹- بررسی‌های آزمایش

- ۱- با اتصال کوتاه دیودهای D_1 و D_2 چه تغییری در شکل موج خروجی به وجود می‌آید؟
- ۲- آیا راندمان تقویت‌کننده مناسب است؟
- ۳- مزایای این تقویت‌کننده نسبت به تقویت‌کننده‌ی کلاس A چیست؟
- ۴- آیا می‌توان مدار تقویت‌کننده‌ی ترانزیستورهای مکمل را به صورت «مدار مجتمع» ساخت؟
- ۵- آیا در این مدار جریان مصرفی در حالت بار سیگنال و بدون سیگنال برابر است؟ چرا؟



تقویت‌کننده‌ی عملیاتی^۱

هدف کلی آزمایش

بررسی تقویت‌کننده‌ی تفاضلی، تقویت‌کننده‌ی عملیاتی و استفاده از تقویت‌کننده‌ی عملیاتی به صورت تقویت‌کننده‌های با ضریب تقویت مثبت و منفی، جمع‌کننده، مقایسه‌کننده و مدارات مشتق‌گیر و انتگرال‌گیر.

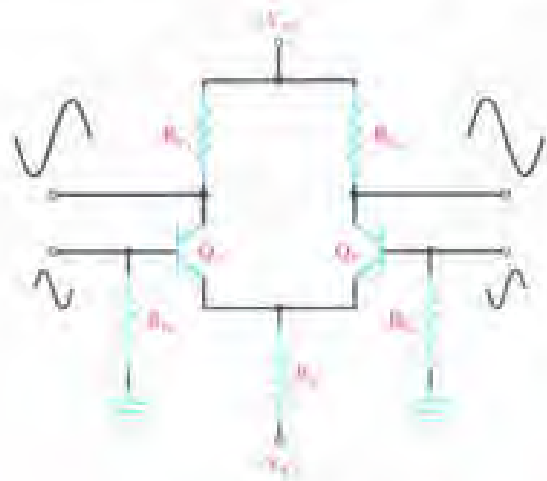
هدف‌های رفتاری: در پایان این آزمایش از فراگیر انتظار می‌رود:

- ۱- مدار تقویت‌کننده‌ی تفاضلی را ببندد.
- ۲- نقطه‌ی کار ترانزیستورها را در تقویت‌کننده‌ی تفاضلی اندازه بگیرد.
- ۳- خروجی تقویت‌کننده‌ی تفاضلی را نسبت به ورودی‌های هم‌فاز و با فاز مخالف مشاهده کند.
- ۴- پایه‌های آی سی ۷۲۱ را شناسایی کند.
- ۵- تقویت‌کننده‌ی معکوس‌کننده را با OP-Amp ببندد.
- ۶- بهره‌ی ولتاژ تقویت‌کننده‌ی معکوس‌کننده را اندازه بگیرد.
- ۷- مدارات بافر مثبت و بافر منفی را ببندد.
- ۸- تقویت‌کننده‌ی غیرمعکوس‌کننده را ببندد.
- ۹- بهره‌ی ولتاژ تقویت‌کننده‌ی غیرمعکوس‌کننده را اندازه بگیرد.
- ۱۰- مدار جمع‌کننده را با OP-Amp ببندد.
- ۱۱- مدار مقایسه‌کننده با OP-Amp را ببندد.
- ۱۲- ولتاژ خروجی مقایسه‌کننده را با ولتاژ مینا مقایسه کند.
- ۱۳- مدارهای مشتق‌گیر و انتگرال‌گیر را با OP-Amp ببندد.
- ۱۴- شکل موج خروجی مشتق‌گیر و انتگرال‌گیر را به ازای ورودی‌های سینوسی و مربعی مشاهده کند.
- ۱۵- شکل موج ولتاژ خروجی مدار مشتق‌گیر را به وسیله‌ی اسیلوسکوپ رسم نماید.
- ۱۶- شکل موج ولتاژ خروجی مدار انتگرال‌گیر را به وسیله‌ی اسیلوسکوپ رسم کند.

۱-۱۰- اطلاعات اولیه در مورد تقویت‌کننده‌ی تفاضلی
تقویت‌کننده‌ی تفاضلی دارای دو ترانزیستور کاملاً مشابه است که امپدانس آن‌ها مستقیماً به یکدیگر وصل می‌شود. هر دو ترانزیستور سیگنالی را که از اختلاف دو سیگنال بیس حاصل می‌شود تقویت می‌کنند. در شکل ۱-۱۰ مدار یک تقویت‌کننده‌ی

^۱ Operational Amplifier (OP-Amp).

تفاضلی با سیگنال‌های ورودی و خروجی نشان داده شده است.



شکل ۱-۱ مدار تقویت‌کننده‌ی تفاضلی

در تقویت‌کننده‌ی تفاضلی قطعات به کار رفته برای دو نیمه

مدار کاملاً مشابه هستند:

$$Q_1 = Q_2$$

$$R_{c1} = R_{c2}$$

$$R_{b1} = R_{b2}$$

در تقویت‌کننده‌ی تفاضلی اگر دو موج با دامنه‌های مساوی

اما فازهای مختلف هم‌زمان به بیس ترانزیستورهای Q_1 و Q_2 اعمال شود، دو سیگنال با فازهای مختلف روی دو کلکتور تولید می‌شود.

اگر دو سیگنال با فاز و دامنه‌ی مساوی هم‌زمان به دو ورودی تقویت‌کننده‌ی تفاضلی اعمال شود، برای هر دو ترانزیستور پدیده‌های مشابهی رخ خواهد داد که باعث می‌شود خروجی بین کلکتورها بدون تغییر باقی بماند؛ به گونه‌ای که هر دو خروجی در یک جهت تغییر کرده بکدام‌یک را خنثی می‌کنند. این کار یکی از مزایای استفاده از تقویت‌کننده‌ی تفاضلی به‌شمار می‌آید، زیرا سیگنال‌های مشترکی که به‌وسیله‌ی بارزمت، تغییرات ولتاژ منبع تغذیه و درجه‌ی حرارت پدید می‌آید و تغییراتشان در هر دو ترانزیستور یکی است، کاملاً حذف می‌شوند.

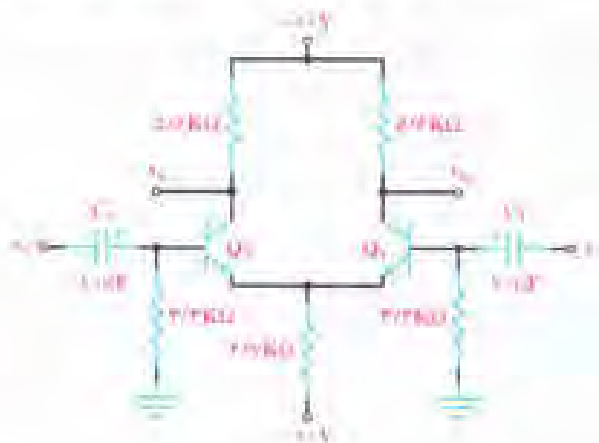
۱-۲ قطعات و تجهیزات موردنیاز

- اسپلیت‌کوپ دو کاناله ۱ دستگاه
- منبع تغذیه‌ی دوبل ۱ دستگاه

- مولتی‌متر دیجیتال ۱ دستگاه
- سیگنال ژنراتور صوتی ۱ دستگاه
- ترانزیستور BC107 ۳ عدد
- خازن $1\mu F, 25V$ ۳ عدد
- پتانسیومتر خطی $5k\Omega, \frac{1}{4}W$ ۱ عدد
- مقاومت $39k\Omega, \frac{1}{4}W$ ۲ عدد
- مقاومت $3/3k\Omega, \frac{1}{4}W$ ۲ عدد
- مقاومت $2/7k\Omega, \frac{1}{4}W$ ۲ عدد
- مقاومت $5/6k\Omega, \frac{1}{4}W$ ۲ عدد
- مقاومت $33k\Omega, \frac{1}{4}W$ ۲ عدد
- مقاومت $39k\Omega, \frac{1}{4}W$ ۲ عدد

۱-۳-۱ مراحل آزمایش

۱-۳-۱-۱ مدار شکل ۱-۲ را روی برد پین‌بند



شکل ۱-۲ مدار آزمایش تقویت‌کننده‌ی تفاضلی

۱-۳-۲-۱ قبل از وصل سیگنال‌های ورودی

به‌وسیله‌ی مولتی‌متر DC ولتاژ پایه‌های دو ترانزیستور Q_1 و Q_2 را نسبت به نقطه‌ی مبدا اندازه‌گیری کنید و در جدول ۱-۱ درج کنید.

۱۰-۳-۴-۱- در شکل ۱۰-۳ در حالت بدون سیگنال‌های V_1 و V_2 ، به وسیله‌ی مولتی متر DC، نقطه‌ی کار دو ترانزیستور Q_1 و Q_2 را اندازه بگیرید و در جدول ۱۰-۲ درج نمایید.

جدول ۱۰-۲

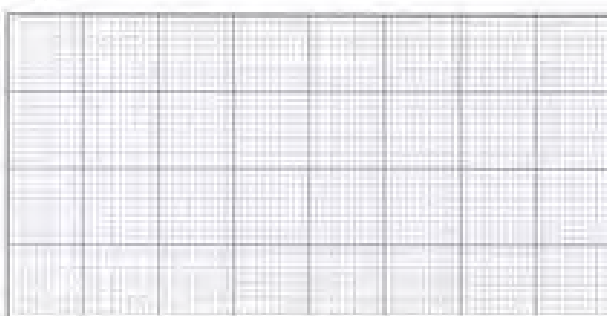
	Q_1	Q_2
V_B		
V_C		
V_E		

۱۰-۳-۵- سیگنال ژنراتور صوتی را روی سیگنال سینوسی یا فرکانس ۱ کیلوهرتز تنظیم کنید.

۱۰-۳-۶- خروجی سیگنال ژنراتور را هم‌زمان به ورودی‌های V_1 و V_2 اعمال کنید. در این صورت، دو سیگنال هم‌فاز و هم دامنه به ورودی‌های تقویت کننده‌ی تفاضلی اعمال شده است.

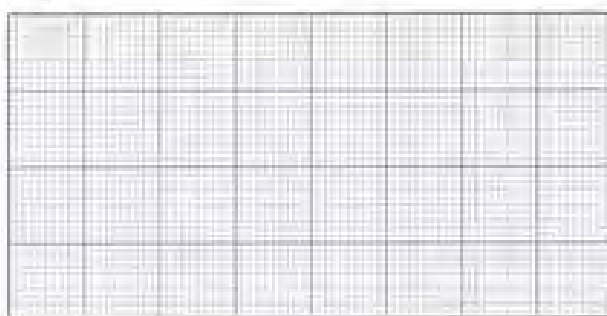
۱۰-۳-۷- به وسیله‌ی اسیلوسکوپ سیگنال‌های V_{O1} و V_{O2} را مشاهده کرده در شکل ۱۰-۴ الف و ب رسم کنید. (ولوم کنترل دامنه‌ی سیگنال ژنراتور را به گونه‌ای تنظیم کنید که خروجی‌های V_{O1} و V_{O2} به حداکثر دامنه‌ی ممکن بدون اعوجاج برسند.) دامنه‌ی قله به قله‌ی V_{O1} و V_{O2} را اندازه گرفته یادداشت نمایید.

$V_{O1,pp} = \dots\dots\dots$



الف

$V_{O2,pp} = \dots\dots\dots$



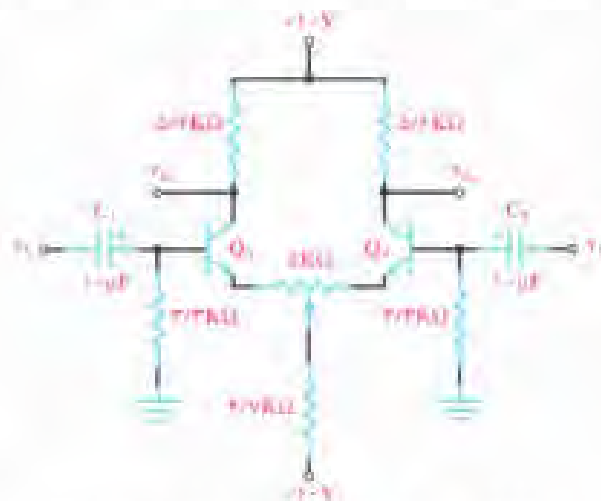
ب

شکل ۱۰-۴-۱- شکل موج‌های خروجی تقویت کننده‌ی تفاضلی

جدول ۱۰-۱

	Q_1	Q_2
V_B		
V_C		
V_E		

۱۰-۳-۳- با توجه به مقادیر جدول ۱۰-۱ آیا نقطه‌ی کار دو ترانزیستور کاملاً یکسان است؟ در صورت یکسان نبودن نقطه‌ی کار، مطابق شکل ۱۰-۳ ۱۰ پتانسیومتر ۵ کیلو را در مسیر امپدانس ترانزیستورها قرار دهید و آن را به گونه‌ای تنظیم کنید که ولتاژ کلکتور دو ترانزیستور با یکدیگر کاملاً مساوی شوند.



شکل ۱۰-۳-۲- تقویت کننده‌ی تفاضلی با پتانسیومتر متعادل کننده

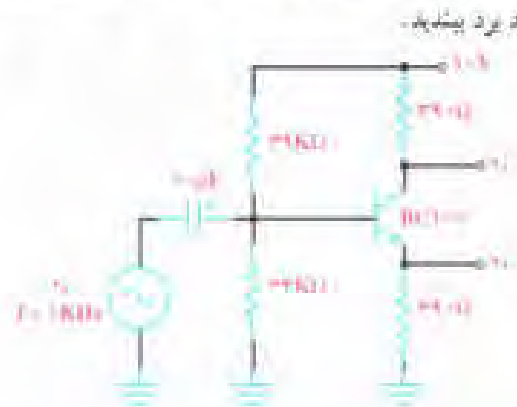
۸-۳-۱- با توجه به شکل موج‌های ۱-۴ اختلاف

فاز ϕ و اختلاف دامنه‌ی V_{O_1} در سیگنال V_{O_2} و V_{O_3} را اندازه بگیرید و یادداشت نمایید:

$$\phi = \dots\dots\dots$$

$$V_{O_2} = |V_{O_1} - V_{O_3}|$$

۹-۳-۱ مدار جداکننده‌ی فاز را طبق شکل ۱-۵ روی برد برد کنید.



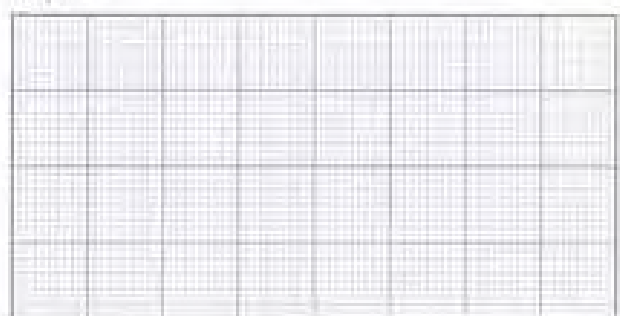
شکل ۱-۵ مدار جداکننده‌ی فاز

$$V_{spp} = \dots\dots\dots$$



الف

$$V_{O_1,pp} = \dots\dots\dots$$



ب

۱۰-۳-۱- خروجی‌های V_1' و V_2' را به ترتیب به

ورودی‌های V_1 و V_2 تقویت‌کننده‌ی تفاضلی وصل کنید.

۱۱-۳-۱- دامنه‌ی خروجی سیگنال ژنراتور را

طوری تنظیم کنید که دامنه‌ی خروجی‌های V_{O_1} و V_{O_2} به حداکثر مقدار ممکن بدون امواج برگردد.

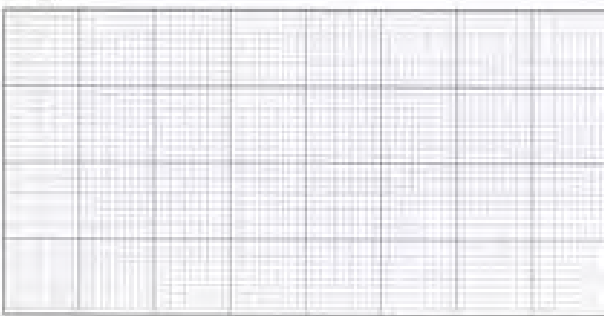
۱۲-۳-۱- به وسیله‌ی اسیلوسکوپ سیگنال‌های V_1

و V_2' و V_{O_1} و V_{O_2} را مشاهده و در شکل ۱-۶ رسم کنید. دامنه‌ی قله به قله‌ی هر سیگنال را اندازه گرفته یادداشت نمایید:

۱۳-۳-۱- در شکل ۱-۶ اختلاف فاز دو سیگنال

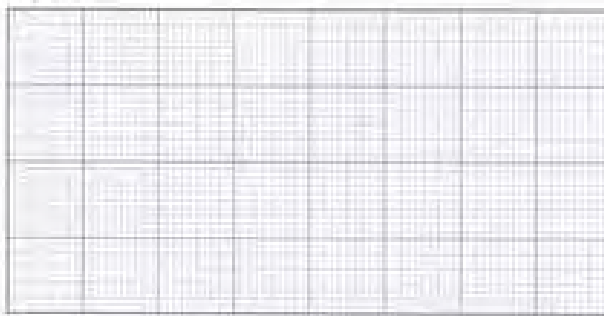
بجاء ϕ و θ چند درجه است؟ $\phi = \dots\dots\dots$

$$V_{i,pp} = \dots\dots\dots$$



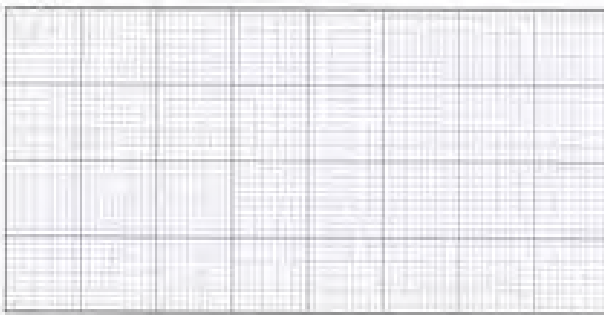
الف

$$V_{O_1,pp} = \dots\dots\dots$$



ب

$$V_{O_2,pp} = \dots\dots\dots$$



ج

شکل ۱-۶- سیگنال‌های ورودی و خروجی تقویت‌کننده‌ی تفاضلی

۴-۱- بررسی‌های آزمایش

۱- تقویت‌کننده‌ی تفاضلی وقتی به حالت تعادل درمی‌آید که:

- الف - سیگنال‌های ورودی و خروجی مساوی باشند.
- ب - اختلاف پتانسیل بین کلکتورهای ترانزیستورها «صفر» باشد.
- ج - اختلاف فازی بین ورودی و خروجی وجود نداشته باشد.
- د - پتانسیومتر متعادل کننده داشته باشد.

۲- تقویت‌کننده‌ی تفاضلی می‌تواند را تقویت کند.

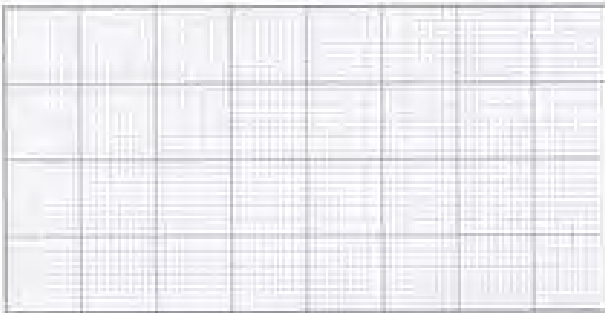
- الف - اختلاف بین سیگنال‌های ورودی
- ب - اختلاف سیگنال‌های ورودی و زمین
- ج - اختلاف بین سیگنال‌های ورودی و ولتاژ مبدا
- د - هر سه مورد الف، ب و ج درست است.

۳- معمولاً به وسیله‌ی می‌توان تقویت‌کننده‌ی تفاضلی را متعادل کرد.

- الف - یک مقاومت متغیر
- ب - یک سیم پیچ متغیر
- ج - یک خازن متغیر
- د - یک مقاومت ثابت

۴- به غیر از مدار جداکننده‌ی فاز، از چه مدارهایی می‌توان برای تولید دو سیگنال هم دامنه و با فاز مخالف استفاده نمود؟ مدار مورد نظر را رسم کنید.

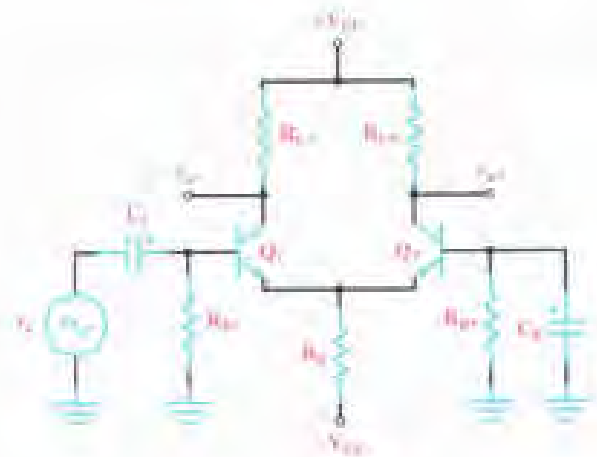
۵- در تقویت‌کننده‌ی شکل ۷-۱ الف هر ترانزیستور در چه حالتی (CE, CB, CC) به کار رفته است؟ با توجه به سیگنال ورودی، شکل موج‌های V_{ce1} و V_{ce2} را روی شکل‌های ۷-۱ ب و پ رسم کنید. و $R_{C1} = R_{C2}$ و $R_{B1} = R_{B2}$ و $Q_1 = Q_2$ خازن‌ها را اتصال کوتاه در نظر بگیرید.



ب



پ



الف

شکل ۷-۱

۵-۱- اطلاعات اولیه درباره‌ی تقویت‌کننده‌ی عملیاتی

تقویت‌کننده‌ی عملیاتی دارای دو یا چند طبقه تقویت تفاضلی است که خروجی‌های هر طبقه به ورودی‌های طبقه‌ی دیگر متصل شده است و در انتها یک تقویت‌کننده‌ی جریان که معمولاً یک مدار کامبیلی مشتاری است، جریان خروجی

تقویت‌کننده‌ی تفاضلی آخر را تقویت می‌کند. خروجی تقویت‌کننده‌ی عملیاتی، خروجی مدار تقویت جریان و ورودی‌های آن، ورودی‌های اولین تقویت‌کننده‌ی تفاضلی است؛ بنابراین، تقویت‌کننده‌ی عملیاتی دارای دو ورودی و یک خروجی است. در شکل ۸-۱۰، بلوک دیاگرام مدار داخلی «OP-Amp» و پایه‌های ورودی، خروجی و تغذیه‌ی آن نشان داده شده است.



شکل ۸-۱۰- تقویت‌کننده‌ی عملیاتی

یک ورودی تقویت‌کننده‌ی عملیاتی که با علامت منفی مشخص شده است «ورودی معکوس‌کننده» نام دارد و اگر سیگنالی به آن داده شود تقویت شده‌ی آن با ۱۸۰ درجه اختلاف فاز در خروجی دیده می‌شود. ورودی دیگر که با علامت مثبت مشخص شده است «ورودی غیرمعکوس‌کننده» نام دارد که اگر سیگنالی به آن اعمال شود، تقویت شده‌ی آن بدون اختلاف فاز در خروجی دیده می‌شود. یک تقویت‌کننده‌ی عملیاتی ایده‌آل دارای این مشخصات است:

- الف- مقاومت ورودی بی‌نهایت: $R_i = \infty$
- ب- مقاومت خروجی صفر: $R_o = 0$
- ج- ضریب تقویت ولتاژ بی‌نهایت: $A_v = \infty$
- د- ضریب تقویت جریان بی‌نهایت: $A_i = \infty$

البته در عمل چنین تقویت‌کننده‌ای وجود ندارد اما سازندگان این عناصر سعی می‌کنند مشخصات فنی تولیدات آن‌ها به مشخصات عناصر ایده‌آل نزدیک باشند.

تقویت‌کننده‌های عملیاتی به صورت مدارات مجتمع

یک پارچه عرضه می‌شوند که یکی از معمول‌ترین آن‌ها با شماره‌ی ۷۴۱ به بازار عرضه می‌شود و دارای این مشخصات است:

$$A_v = 5 \times 10^5$$

$$A_i = 2 \times 10^5$$

$$R_i = 2 \text{ M}\Omega$$

$$R_o = 50 \Omega$$

ماکزیمم جریان خروجی این تقویت‌کننده‌ی عملیاتی

۲۵mA است.

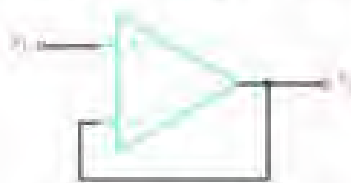
در شکل ۹-۱۰ پایه‌های این تقویت‌کننده‌ی عملیاتی ۸ پایه

را مشاهده می‌کنید.



شکل ۹-۱۰

می‌آید. در شکل ۱۰-۱۲ مدار بافر مثبت نشان داده شده است.



شکل ۱۰-۱۲-۱ بافر مثبت

۶-۱- قطعات و تجهیزات مورد نیاز

- ۱ دستگاه - اسیلوسکوپ دو کاناله
- ۱ دستگاه - منبع تغذیه‌ی دوول
- ۱ دستگاه - مولتی‌متر دیجیتال
- ۱ دستگاه - سیگنال ژنراتور صوتی
- ۱ عدد - تقویت‌کننده‌ی عملیاتی ۷۴۱
- ۱ عدد - مقاومت $10\text{ k}\Omega, \frac{1}{4}\text{ W}$
- ۱ عدد - مقاومت $22\text{ k}\Omega, \frac{1}{4}\text{ W}$
- ۱ عدد - مقاومت $27\text{ k}\Omega, \frac{1}{4}\text{ W}$
- ۱ عدد - مقاومت $100\text{ k}\Omega, \frac{1}{4}\text{ W}$
- ۲ عدد - پتانسیومتر خطی $50\text{ k}\Omega, \frac{1}{4}\text{ W}$
- ۱ عدد - مقاومت $1\text{ k}\Omega, \frac{1}{4}\text{ W}$
- ۱ عدد - دیود نوردخنده (LED)
- ۱ عدد - مقاومت $1\text{ M}\Omega, \frac{1}{4}\text{ W}$
- ۱ عدد - خازن $0.1\text{ }\mu\text{F}, 25\text{ V}$

۷-۱- مراحل آزمایش

۷-۱-۱- تقویت‌کننده‌ی OP-Amp با ضریب

تقویت منفی:

الف) مدار شکل ۱۰-۱۳ را روی برد برد بیندید. در حالت بدون سیگنال به وسیله‌ی مولتی‌متر DC ولتاژ پایه‌های آی‌سی را

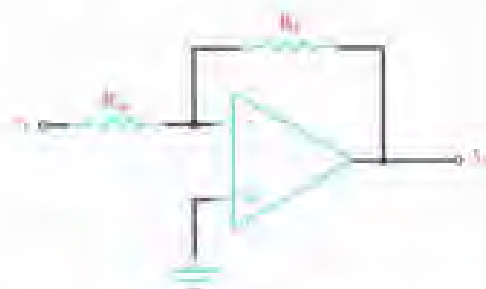
پایه‌های ۵ و ۱ ورودی‌های «offsets» یا «offset Null» و

پایه‌ی ۸ آن از درون به مدار اتصالی ندارد و فقط برای رعایت تقارن نصب شده است.

۵-۱-۱- تقویت‌کننده‌ی عملیاتی با ضریب

تقویت منفی: در شکل ۱۰-۱۰ مدار یک تقویت‌کننده‌ی عملیاتی با ضریب تقویت منفی نشان داده شده است. با توجه به ایده‌آل بودن OP-Amp می‌توان نتیجه گرفت:

$$\frac{V_o}{V_i} = -\frac{R_f}{R_{in}}$$



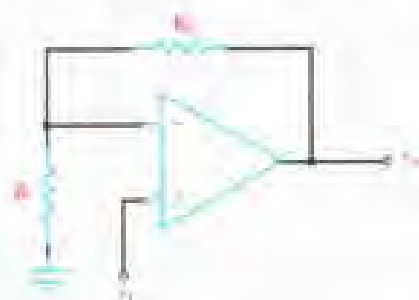
شکل ۱۰-۱۰-۱ تقویت‌کننده‌ی معکوس‌کننده

اگر $R_f = R_{in}$ باشد، تقویت‌کننده به بافر منفی تبدیل

می‌شود در این صورت: $A_v = -1$

۲-۵-۱- تقویت‌کننده‌ی عملیاتی با ضریب تقویت

مثبت: در شکل ۱۰-۱۱ مدار یک تقویت‌کننده‌ی عملیاتی با ضریب تقویت مثبت نشان داده شده است. با توجه به ایده‌آل بودن

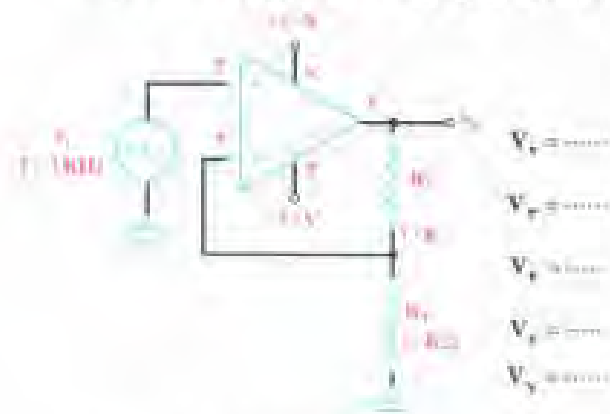


شکل ۱۰-۱۱-۱ تقویت‌کننده‌ی OP-Amp غیر معکوس‌کننده

می‌توان بهره‌ی ولتاژ را از رابطه‌ی $\frac{V_o}{V_i} = 1 + \frac{R_f}{R_1}$

بدست آورد: اگر $R_f = \infty$ و $R_1 = 0$ باشد بافر مثبت به دست

به وسیله ی مولتی متر DC اندازه گیری و یادداشت نمایید :



شکل ۱۰-۱۲ OP-Amp با ضریب تقویت مثبت

ب- مقاومت R_1 را مطابق جدول ۱۰-۴ تغییر دهید. هر بار دانه ی قلّه به قلّه و اختلاف فاز ولتاژهای V_p و V_n را اندازه گرفته در جدول ۱۰-۴ درج کنید.

جدول ۱۰-۴

R_1	۱۰K	۲۲K	۳۳K	۱۰۰K
V_{in}				
V_o				
$A_v = \frac{V_o}{V_i}$				
ϕ				

ج- با توجه به مقادیر V_p و V_n در جدول ۱۰-۴ مقدار بهره ی ولتاژ را محاسبه و جدول آن را کامل کنید.

۱۰-۷-۳-۱- آزمایش بافر مثبت:

الف- مدار شکل ۱۰-۱۵ را روی برد بچینید. قبل از وصل سیگنال ورودی به وسیله ی مولتی متر، ولتاژ DC هر یک از پایه های آی سی را اندازه گیری و یادداشت نمایید.

نسبت به تناسی اندازه گیری و یادداشت نمایید.



شکل ۱۰-۱۳ تقویت کننده ی منفی OP-Amp

ب- به ورودی مدار یک سیگنال سینوسی یا تریگنوس ۱ کیلوهرتز وصل کنید. مقاومت R_1 را مطابق جدول ۱۰-۴ تغییر دهید و هر بار دامنه ی قلّه به قلّه (بیک تو بیک) و اختلاف فاز ولتاژهای V_p و V_n را اندازه گرفته در جدول ۱۰-۴ درج کنید :

جدول ۱۰-۴

R_1	۱۰K	۲۲K	۳۳K	۱۰۰K
V_{in}				
V_o				
$A_v = \frac{V_o}{V_i}$				
ϕ				

ج- با توجه به مقادیر V_p و V_n در جدول ۱۰-۴ مقدار بهره ی ولتاژ را محاسبه و جدول را کامل کنید.
د- با توجه به مقادیر V_p و V_n در کدام حالت تقویت کننده به بافر منفی تبدیل می شود؟ در این حالت A_v چه قدر است؟
 $A_v = \dots\dots\dots$

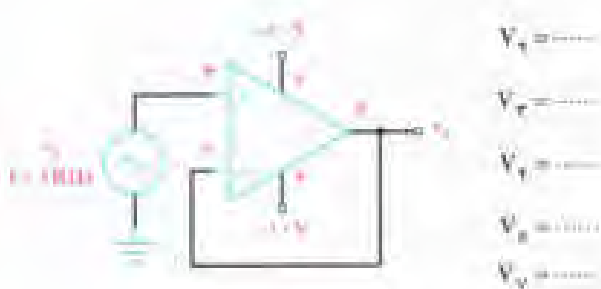
۱۰-۷-۳-۲- آزمایش OP-Amp با ضریب تقویت

مثبت:

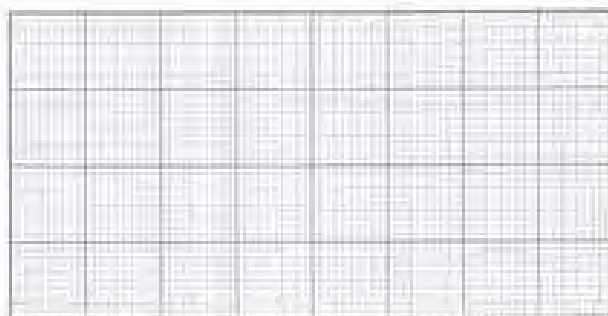
الف- مدار شکل ۱۰-۱۴ را روی برد بچینید. قبل از وصل سیگنال ورودی ولتاژ DC هر یک از پایه های آی سی را

۱- یک تو بیک سیگنال خروجی در حالت بدون ابرجای اندازه گیری نمود.

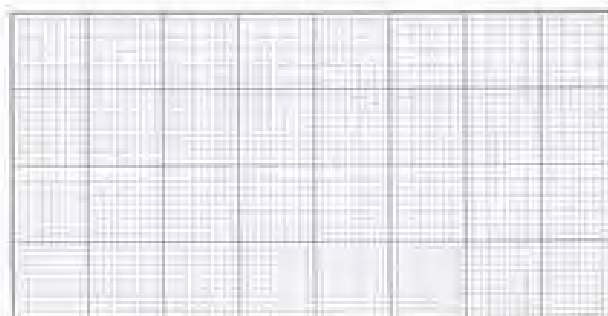
ب- به وسیله‌ی اسیلوسکوپ سیگنال‌های V_i و V_o را در حالت خروجی ماکزیمم و بدون اغوجاج در شکل ۱۰-۱۶ رسم کنید. دامنه‌ی قله به قله و اختلاف فاز V_o و V_i را اندازه گرفته یادداشت نمایید.



شکل ۱۵-۱۰- بافر مثبت



دالته



صیه

شکل ۱۶-۱۰

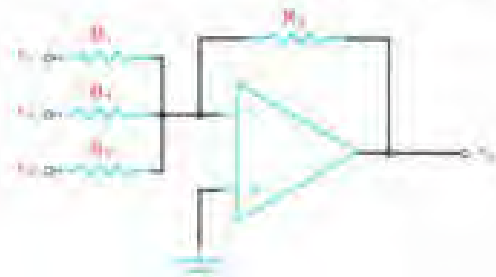
۸-۱۰- بررسی‌های آزمایش

- ۱- در شکل ۱۰-۱۳ بهره‌ی نظری ولتاژ چه مقدار است؟
- ۲- موارد کاربرد مدار شکل ۱۰-۱۳ را بنویسید.
- ۳- در شکل ۱۰-۱۴ مقدار بهره‌ی نظری ولتاژ چه مقدار است؟
- ۴- در شکل ۱۰-۱۲ آیا ولتاژ دوسر R_2 با ولتاژ ورودی برابر است؟
- ۵- موارد کاربرد شکل ۱۰-۱۲ را بنویسید.
- ۶- چگونه می‌توان مدار شکل ۱۰-۱۲ را به بافر مثبت تبدیل کرد؟
- ۷- در شکل ۱۰-۱۳ اگر پایه‌ی ۳ «آی سی» با یک مقاومت 10^4 کیلو به شاسی وصل شود بهره‌ی ولتاژ چه تغییری می‌کند؟
- ۸- در شکل ۱۰-۱۴ اگر یک مقاومت 10^4 کیلو با منبع ورودی سری شود، بهره‌ی ولتاژ چه تغییری می‌کند؟
- ۹- در شکل ۱۰-۱۱ از پایه‌های «۱» و «۵» آی سی چه استفاده‌ای می‌شود؟

۹-۱ مدارهای جمع کننده و مقایسه کننده با OP-AmP

۹-۱-۱ اطلاعات اولیه (جمع کننده با OP-AmP):

به وسیله ی تقویت کننده ی عملیاتی می توان عمل جمع چند سیگنال را انجام داد. در شکل ۹-۱۷ مدار یک جمع کننده با استفاده از تقویت کننده ی عملیاتی نشان داده شده است.



شکل ۹-۱۷ مدار جمع کننده با استفاده از OP-AmP

اگر OP-AmP در نظر گرفته شده است، ولتاژ

خروجی از این رابطه بدست می آید:

$$V_o = -R_f \left(\frac{V_1}{R_1} + \frac{V_2}{R_2} + \frac{V_3}{R_3} \right)$$

که اگر $R_1 = R_2 = R_3 = R$ باشند، برابر می شود با:

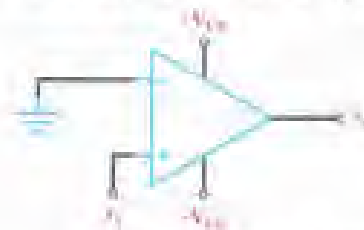
$$V_o = -\frac{R_f}{R} (V_1 + V_2 + V_3)$$

۹-۱-۲ اطلاعات اولیه (مقایسه کننده با OP-AmP)

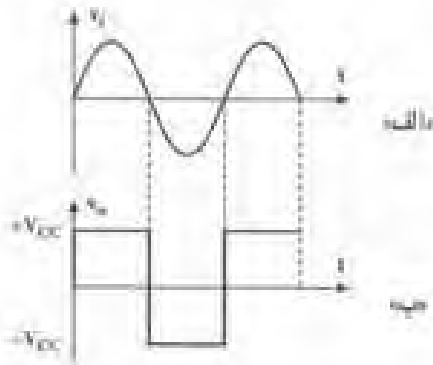
OP-AmP: در شکل ۹-۱۸ نمونه ای از مدار مقایسه کننده نشان داده شده است.

چون ورودی منفی OP-AmP به ولتاژ صفر اتصال

دارد دامنه ی سیگنال V_1 با ورودی صفر مقایسه شده نیم سیگنال مثبت سیگنال، ورودی OP-AmP را به اشباع مثبت و نیم سیگنال منفی آن را به اشباع منفی می برد. سیگنال های ورودی و خروجی OP-AmP در شکل ۹-۱۹ الف و ب نشان داده شده است.



شکل ۹-۱۸ مدار مقایسه کننده



شکل ۹-۱۹ الف- سیگنال های ورودی و خروجی مقایسه کننده

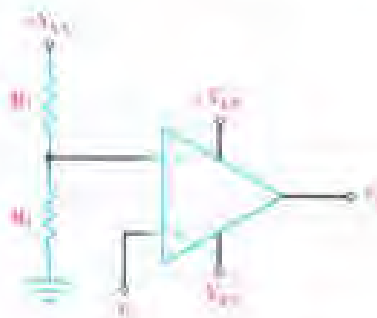
در شکل ۹-۲۰ نمونه ی دیگری از مدارات مقایسه کننده

نشان داده شده است که ولتاژ مرجع آن برابر است با:

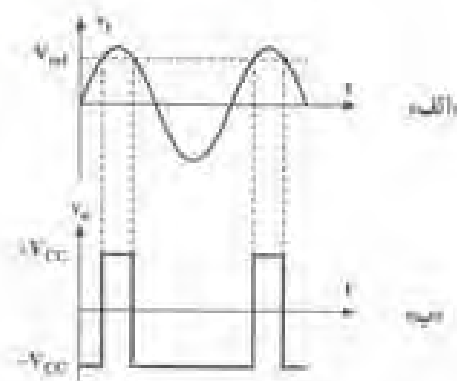
$$V_{ref} = \frac{R_2}{R_1 + R_2} (+V_{CC})$$

سیگنال های ورودی و خروجی در شکل ۹-۲۱ الف-

الف و ب نشان داده شده است.



شکل ۹-۲۰ مدار مقایسه کننده



شکل ۹-۲۱ الف- موج های ورودی و خروجی مقایسه کننده

و $V_p = 2V$ را انتخاب کنید. در این حالت، ولتاژ DC خروجی را اندازه گرفته یادداشت نمایید:

$$V_o = \dots\dots\dots$$

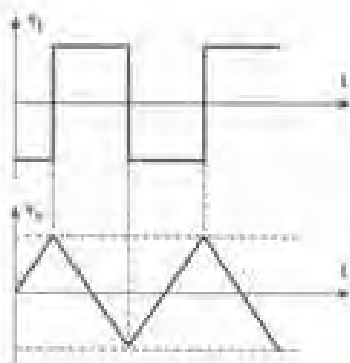
۸-۱۰-۱- به وسیله‌ی مولتی متر DC ولتاژ خروجی مدار را اندازه گرفته، یادداشت نمایید:

$$V_o = \dots\dots\dots$$

۹-۱۰-۱- ولتاژهای ورودی به صورت $V_i = 2V$

۱۰-۱۱- بررسی‌های آزمایش

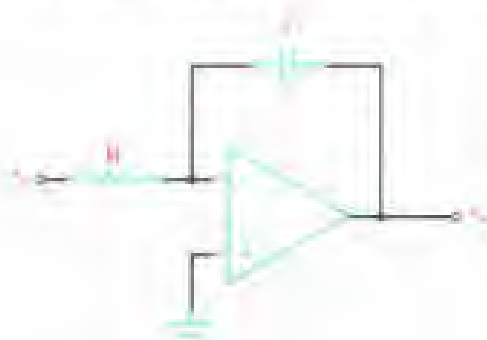
- ۱- از مدار مقایسه‌کننده چه استفاده‌ای می‌شود؟
- ۲- از مدار جمع‌کننده چه استفاده‌ای می‌شود؟
- ۳- چگونه می‌توان یک مدار جمع‌کننده با دو ورودی را به مدار تفریق‌کننده تبدیل نمود؟ با رسم شکل شرح دهید.
- ۴- در شکل ۱۰-۲۲ رابطه‌ی V_o با ورودی‌های V_1 و V_2 را بنویسید.



شکل ۱۰-۲۴- سیگنال‌های ورودی و خروجی اینگرال‌گیر

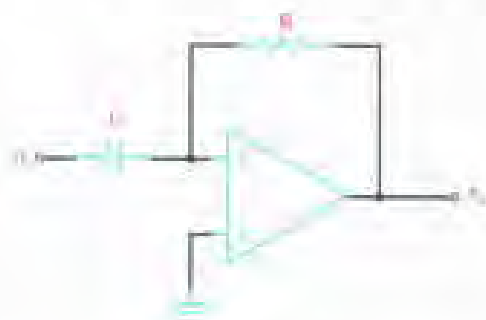
۱۰-۱۲- اطلاعات اولیه

مدارهای مشتق‌گیر و اینگرال‌گیر، در شکل ۱۰-۲۵ یک مدار اینگرال‌گیر با OP-AmP نشان داده شده است.



شکل ۱۰-۲۵- مدار اینگرال‌گیر

در شکل ۱۰-۲۵ اگر جای خازن با مقاومت عوض شود مطابق شکل ۱۰-۲۷ مدار مشتق‌گیر به دست می‌آید.



شکل ۱۰-۲۷- مدار مشتق‌گیر

در این مدار در صورت ایده‌آل بودن OP-AmP می‌توان V_o را برحسب V_i و RC به صورت:

$$V_o = -\frac{1}{RC} \int V_i dt$$

اگر $C = 1\mu F$ و $R = 1M\Omega$ فرض شود

$$\frac{1}{RC} = \frac{-1}{1.0^6 \times 1.0^{-6}} = -1$$

اگرچه ورودی مدار یک موج مربعی اعمال شود سیگنال خروجی یک موج مثلثی است. در شکل ۱۰-۲۶ سیگنال‌های ورودی و خروجی مدار نشان داده شده است.

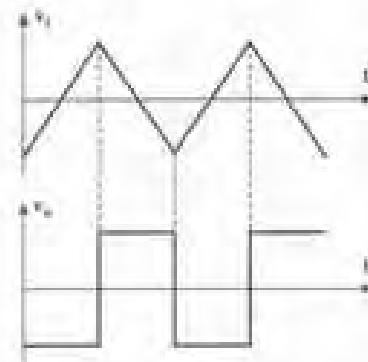
در این مدار در صورت اهدآل بودن OP - Amp ولتاژ

$$V_o = -RC \frac{dV_i}{dt}$$

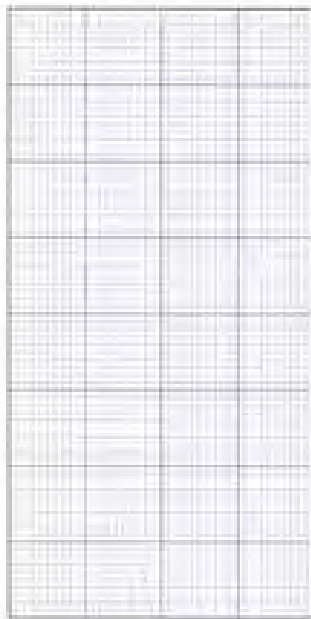
به دست می آید.

با وصل یک سیگنال مثلثی به ورودی مدار می توان

مطابق شکل ۱۰-۲۸ یک سیگنال مربعی از خروجی آن دریافت نمود.



شکل ۱۰-۲۸ سیگنال های خروجی و ورودی مدار مشتق گیر



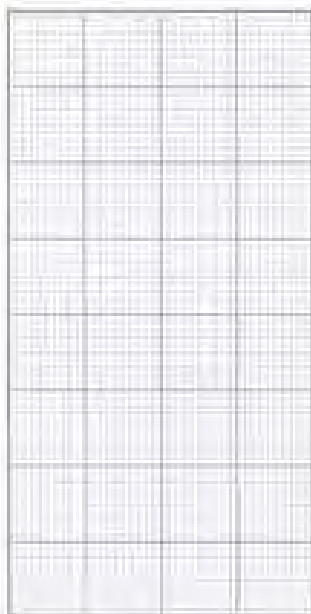
شکل ۱۰-۳۰ سیگنال های ورودی و خروجی مشتق گیر

۱۰-۱۳-۳ آزمایش ۱۰-۱۳-۲ را با ورودی مثلثی

تکرار کنید و شکل موج های ورودی و خروجی را با حفظ رابطه ی

زمانی در شکل ۱۰-۳۱ رسم کنید. دامنه ی هر یک را اندازه

گرفته یادداشت نمایید.



شکل ۱۰-۳۱ سیگنال های ورودی و خروجی مشتق گیر

۱۰-۱۳-۱ آزمایش مدار مشتق گیر

۱۰-۱۳-۱ مدار شکل ۱۰-۲۹ را روی برد برد

بستید.



شکل ۱۰-۲۹ مدار مشتق گیر

۱۰-۱۳-۲ دامنه ی ولتاژ ورودی را روی ۱ ولت و

فرکانس آن را روی ۱ کیلوهرتز ستوسی تنظیم کنید. شکل

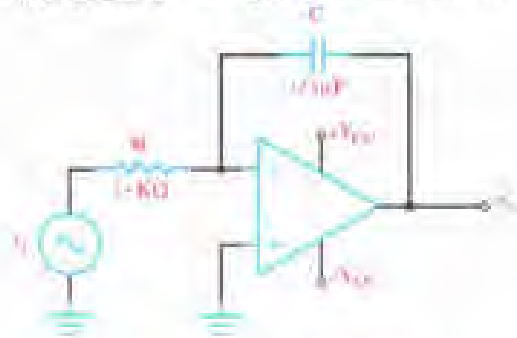
موج های ورودی و خروجی مدار را با حفظ رابطه ی زمانی در

شکل ۱۰-۳۱ رسم کنید. دامنه ی هر یک را اندازه گرفته یادداشت

نمایید :

۱۰-۱۴-۱ آزمایش مدار انتگرال گیر

۱۰-۱۴-۱-۱ مدار شکل ۱۰-۲۲ را روی برد ببندید.



شکل ۱۰-۲۲-۱ مدار انتگرال گیر

۱۰-۱۴-۲-۱ وقتی که $V_i = 0$ است به وسیله‌ی

مولتی متر ولتاژ DC خروجی را اندازه بگیرید و یادداشت نمایید:

$$V_o = \dots\dots\dots$$

۱۰-۱۴-۲-۲ آیا OP-Amp در ناحیه‌ی فعال است؟

چرا؟

۱۰-۱۴-۳-۱ یک مقاومت ۱ مگا اهم را با جازن موازی

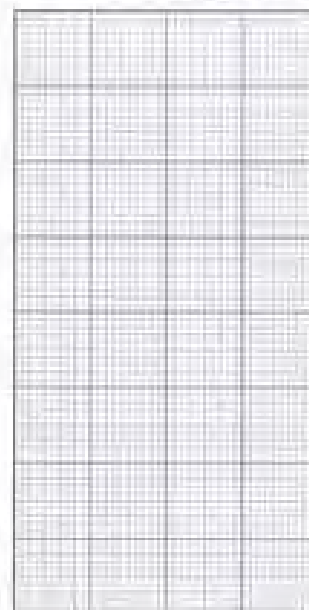
کرده سیگنال سینوسی ورودی را روی فرکانس ۱ کیلوهرتز و

دامنه‌ی ۱ ولت تنظیم کنید.

۱۰-۱۴-۳-۲ شکل موج های ورودی و خروجی را با

حفظ رابطه‌ی زمانی در شکل ۱۰-۲۳ رسم کنید؛ سپس دامنه‌ی

هر یک را اندازه گرفته یادداشت نمایید:



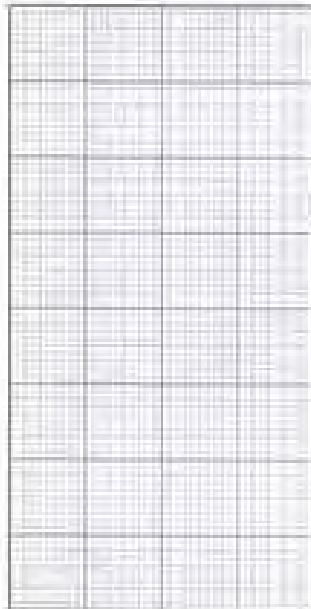
شکل ۱۰-۲۳-۲ سیگنال های ورودی و خروجی انتگرال گیر

۱۰-۱۴-۴-۱ آزمایش ۵-۱۴-۱۰ را با ورودی مربعی

تکرار کنید و شکل موج های ورودی و خروجی را با حفظ رابطه‌ی

زمانی در شکل ۱۰-۲۴ رسم کنید. دامنه‌ی هر یک را اندازه

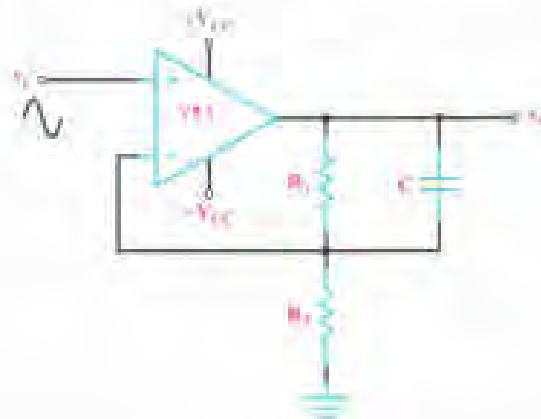
گرفته یادداشت نمایید.



شکل ۱۰-۲۴-۱ سیگنال های ورودی و خروجی انتگرال گیر

۱۵-۱- بررسی‌های آزمایش

- ۱- در شکل ۱۰-۳۰ اختلاف فاز بین V_o و V_i چند درجه است؟
- ۲- در شکل ۱۰-۲۹ اگر دامنه‌ی سیگنال ورودی دو برابر شود دامنه‌ی سیگنال خروجی چه تغییری می‌کند؟
- ۳- در شکل ۱۰-۳۳ اختلاف فاز بین V_o و V_i چند درجه است؟
- ۴- در شکل ۱۰-۳۲ اگر یک مقاومت ۱ مگا اهم با خازن موازی شود چه اثری روی شکل موج خروجی دارد؟
- ۵- در شکل ۱۰-۲۹ فرکانس قطع فیلتر چه قدر است؟
- ۶- در شکل ۱۰-۳۲ فرکانس قطع فیلتر چه قدر است؟
- ۷- در شکل ۱۰-۲۵ مدار یک فیلتر اکتیو با OP-Amp نشان داده شده است. این فیلتر از نوع بالاگذر است یا پایین‌گذر؟ این مدار مشتق‌گیر است یا انتگرال‌گیر؟ فرکانس قطع فیلتر از چه رابطه‌ای به دست می‌آید؟



شکل ۱۰-۳۵



ج) LMP117 تنظیم کننده‌ی ولتاژ منبسط کننده است که سه پایه دارد و می‌تواند جریان بار ۱/۵۸ را برای ولتاژهای خروجی ۱/۲۵ تا ۳۷ ولت تأمین کند.

د) LM220 یک رگولاتور ۵- ولتی با جریان دهی ماکزیمم ۱/۵ آمپر است.

هـ) RC2115 یک رگولاتور ۵ پایه با ولتاژ فریبدهی ± 1.5 ولت و جریان دهی خروجی ۱/۱۵ آمپر است.

در شکل ۱۱-۴ شکل ظاهری چند نمونه رگولاتور سه پایه نشان داده شده است.



شکل ۱۱-۴ چند نمونه رگولاتور سه پایه‌ی متداول

۱۱-۳-۱ مراحل آزمایش

۱۱-۳-۱-۱ آزمایش رگولاتور AN7805

الف- مدار شکل ۱۱-۳ را روی برد پین‌هد



شکل ۱۱-۳-۱-۱ مدار رگولاتور با آی‌سی AN7805

ب- منبع تغذیه V_1 را روی مقادیری میزان کنید که در جدول ۱۱-۱ نشان داده شده است ولتاژهای خروجی تنظیم کننده را با مولتی متر دیجیتال اندازه بگیرید و در جدول ۱۱-۱ درج کنید.

ولتاژ تثبیت شده از آن‌ها خارج می‌شود! همچنین پایه‌ی مشترک نیز به مثبت متصل می‌گردد. بیشترین کاربرد رگولاتورهای منفی برای تولید ولتاژ فریبدهی رگولاتورهای مثبت است.

رگولاتورهای سه پایه با ولتاژهای مختلف در جریان‌های مختلف، ساخته می‌شوند که چند نمونه از آن‌ها را بررسی می‌کنیم: الف) رگولاتور AN7805 یک رگولاتور ۵ ولتی مثبت با جریان یک آمپر است.

ب) LM317 به دو صورت «۵-TO» با حداکثر جریان ۱۰۰ میلی آمپر و «۳-TO» با حداکثر جریان یک آمپر یا ولتاژ ۵+ ولت عرضه می‌شود.

۱۱-۳-۲ قطعات و تجهیزات مورد نیاز

- منبع تغذیه DC ۱ دستگاه
- مولتی متر دیجیتال ۱ دستگاه
- آی سی AN7805 ۱ عدد
- آی سی LM317 ۱ عدد
- آی سی LM337 ۱ عدد
- خازن $10\mu F, 25V$ ۲ عدد
- پتانسیومتر خطی $5k\Omega, \frac{1}{4}W$ ۱ عدد
- مقاومت $18k\Omega, \frac{1}{4}W$ ۱ عدد
- مقاومت $10k\Omega, \frac{1}{4}W$ ۱ عدد
- مقاومت $15k\Omega, \frac{1}{4}W$ ۱ عدد
- مقاومت $18k\Omega, \frac{1}{4}W$ ۱ عدد

جدول ۱۱-۱

ولت V_{in}	۱	۵	۱۰	۱۱	۱۲	۱۳	۱۴	۱۵
V_{out}								

و به وسیله‌ی مولتی‌متر دیجیتال ولتاژ V_{OUT} را اندازه بگیرید و یادداشت کنید:

$$V_{OUT} = \dots$$

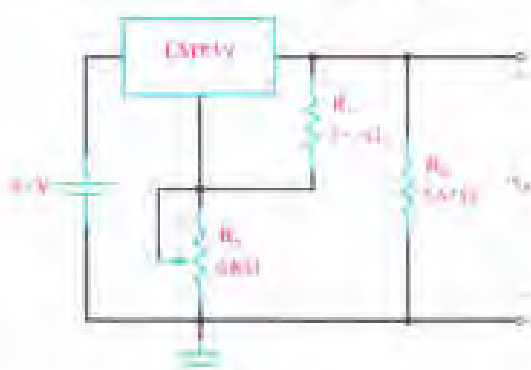
ز- مقاومت R_L را یک‌بار ۱۰۰ اهم و بار دیگر ۱۸۰ اهم انتخاب کنید و در هر حالت ولتاژ خروجی را اندازه بگیرید و یادداشت نمایید:

$$R_L = 100\Omega \Rightarrow V_{OUT} = \dots$$

$$R_L = 180\Omega \Rightarrow V_{OUT} = \dots$$

۱۱-۳-۲- آزمایش و گولانور LM317:

الف- مدار شکل ۱۱-۵ را روی برد ببندید.



شکل ۱۱-۵- رگولاتور LM317

ب- با تغییر ولوم ۵ کیلو اهم مقادیر حداکثر و حداقل ولتاژ خروجی را با مولتی‌متر DC اندازه گرفته یادداشت نمایید:

$$V_{OUT\ max} = \dots$$

$$V_{OUT\ min} = \dots$$

ج- به جای R_L مقاومت ۲۷۰Ω قرار دهید و آزمایش مرحله‌ی «ب» را تکرار کنید:

$$V_{OUT\ max} = \dots$$

$$V_{OUT\ min} = \dots$$

ج- در شکل ۱۱-۳ ولتاژ ورودی را روی ۱۵ ولت تنظیم کنید و مقدار R_L را مطابق جدول ۱۱-۲ تغییر دهید. در هر حالت، ولتاژ خروجی را اندازه گرفته در جدول ۱۱-۲ درج نمایید.

جدول ۱۱-۲

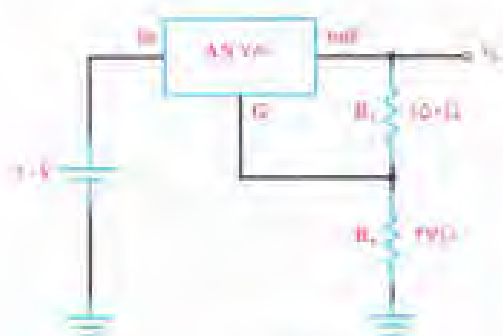
مقدار R_L اهم	۲۷	۱۰۰	۱۸۰
V_{out}			

د- با توجه به مقادیر ولتاژ خروجی اندازه گرفته شده در حالت «ج» مقدار جریان خروجی را محاسبه کرده در جدول ۱۱-۳ درج کنید.

جدول ۱۱-۳

I_{out}	R_L
	۲۷Ω
	۱۰۰Ω
	۱۸۰Ω

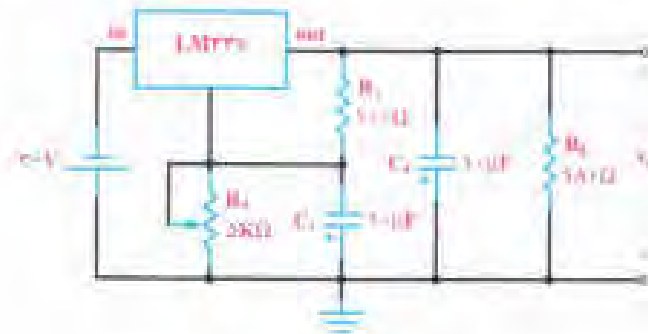
ه- مدار شکل ۱۱-۴ را روی برد ببندید.



شکل ۱۱-۴

۳-۱۱-۳ - آزمایش بار رگولاتور LM۳۳۷:
الف - مدار شکل ۱۱-۶ را روی برد برد بیندید.

د - در مدار شکل ۱۱-۵ رابطه‌ی ولتاژ خروجی با مقاومت‌های R_1 و R_2 و ولتاژ تثبیت شده چیست؟



شکل ۱۱-۵ - رگولاتور LM۳۳۷

ج - به جای R_2 مقاومت 275Ω قرار دهید و آزمایش مرحله‌ی «ب» را تکرار کنید.

$$V_{OUT \max} = \dots$$

$$V_{OUT \max} = \dots$$

ب - با تغییر ولوم ۵ کیلو اهم مقادیر حداقل و حداکثر ولتاژ خروجی را به وسیله‌ی مولتی‌متر DC اندازه گرفته یادداشت نمایید:

$$V_{OUT \max} = \dots$$

$$V_{OUT \max} = \dots$$

۱۱-۴- بررسی‌های آزمایش

۱- در آزمایش ۱۱-۳-۱ مرحله‌ی «ب» کم‌ترین ولتاژ ورودی که به ازای آن تنظیم کننده به کار می‌افتد چه قدر است؟

$$V_1 \min = \dots\dots$$

۲- در شکل ۱۱-۳ اگر پایه‌ی مشترک G به شاسی اتصال کوتاه شود ولتاژ خروجی چه تغییری می‌کند؟ دلیل این امر را توضیح دهید.

۳- در شکل ۱۱-۵ اگر سر آزاد ولوم به شاسی نزدیک شود ولتاژ خروجی زیاد می‌شود یا کم؟ چرا؟

۴- در شکل ۱۱-۶ نقش هر یک از خازن های C_1 و C_2 را توضیح دهید.

۵- در شکل ۱۱-۴ اگر سر آزاد ولوم به شاسی نزدیک شود ولتاژ خروجی زیاد می‌شود یا کم؟ چرا؟



الکترونیک صنعتی

هدف کلی آزمایش

این آزمایش مربوط به یک‌سوساز قابل کنترل سیلیکاتی (SCR) و تریاک (Triac) است که اغلب در مدارهای کنترل قدرت به کار می‌روند. همچنین آزمایش ترانزیستور نگه پیوندی (UJT) و دیاک (DIAC) که در مدارهای فرمان ترستوری کاربرد دارند.

هدف‌های رفتاری: در پایان این آزمایش از فراگیر انتظار می‌رود:

- ۱- پایه‌های SCR را به وسیله‌ی اهم‌تر آزمایش و بررسی کند.
- ۲- مدار آتش SCR را ببیند.
- ۳- نحوه‌ی روشن کردن SCR را مشاهده کند.
- ۴- تریاک را با اهم‌تر آزمایش کند.
- ۵- مدارات روشن کننده‌ی دیاک و تریاک را ببیند.
- ۶- به وسیله‌ی اسیلوسکوپ و لثاژ آتش دیاک و تریاک را اندازه بگیرد.
- ۷- به وسیله‌ی اهم‌تر پایه‌های UJT را تشخیص دهد.
- ۸- مدار نوسان‌ساز با UJT را ببیند.
- ۹- شکل موج‌های خروجی نوسان‌ساز UJT را به وسیله اسیلوسکوپ مشاهده کند.
- ۱۰- مدار یک دیمر را به وسیله‌ی دیاک و تریاک ببیند.
- ۱۱- زاویه‌ی آتش تریاک را به وسیله‌ی اسیلوسکوپ اندازه بگیرد.
- ۱۲- به پرسش‌های آزمایش پاسخ دهد.

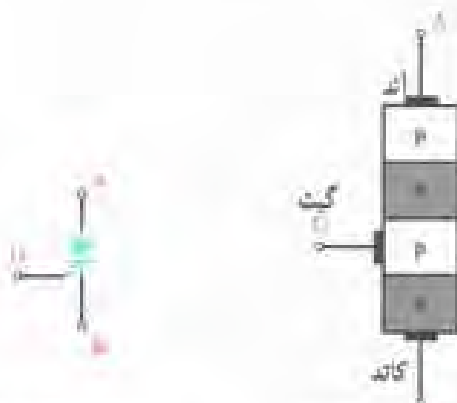
۱۲-۱- اطلاعات اولیه

برای دسته‌بندی به مطالب تئوری مربوط به الکترونیک صنعتی به کتاب «الکترونیک عمومی ۱» مراجعه کنید. در این قسمت به گویه‌ای مختصر عناصر SCR - دیاک - تریاک و UJT را بررسی می‌کنیم.

۱۲-۱-۱- یک‌سوساز قابل کنترل سیلیکاتی

(SCR): در شکل ۱۲-۱-الف ساختمان SCR و در شکل

۱۲-۱-ب سمبل مداری SCR نشان داده شده است.



ب- سمبل مداری SCR-

الف- ساختمان «SCR»

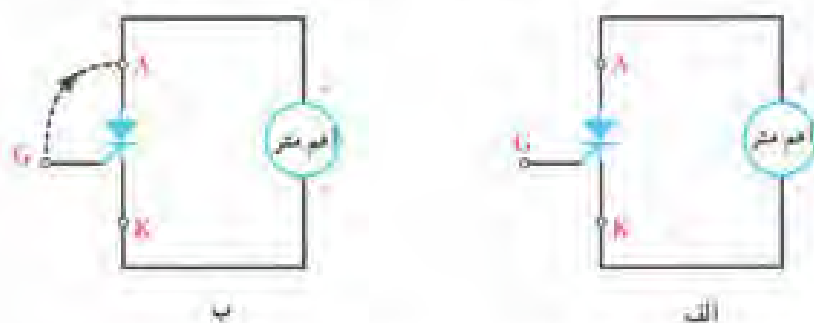
شکل ۱۲-۱- ساختمان و سمبل مداری SCR

به شکل موازی و معکوس یا دیود بین گیت و کاتد است. در نتیجه، اگر گیت و کاتد این نوع ترستورها را به اهم متر متصل کنیم از هر دو طرف راه می‌دهد. بدین ترتیب، نمی‌توان گیت و کاتد را از هم تشخیص داد.

۱۲-۱-۳-۱-۴ تشخیص صحت SCR با اهم متر: سیم مثبت اهم متر را به آند و سیم منفی آن را به کاتد SCR وصل کنید. اهم متر باید مقدار مقاومت بی‌نهایت را نشان دهد در همین حالت، گیت را به آند متصل کنید که در نتیجه، اهم متر مقاومت کمی را نشان می‌دهد. حال، گیت را از آند جدا کنید؛ اهم متر باید همچنان مقدار مقاومت کم را نشان دهد. در شکل ۱۲-۲-الف، اهم متر بی‌نهایت را نشان می‌دهد، اما اهم متر در شکل ۱۲-۲-ب نشان دهنده‌ی اهم کم است. این روش برای ترستورهای با قدرت کم، ماکزیمم تا ۸ آمپر میسر است.

همان گونه که در ساختمان داخلی SCR دیده می‌شود، بین دو پایه‌ی گیت و کاتد یک اتصال PN وجود دارد، مشابه یک دیود، که آند دیود پایه‌ی گیت و کاتد دیود همان پایه‌ی کاتد ترستور است. همچنین بین دو پایه‌ی آند و کاتد سه اتصال دیودی وجود دارد که از چهار لایه‌ی PNPN به وجود می‌آید. پایه‌ی آند به کاتد P اتصال دارد.

۱۲-۱-۲-۱-۲ تشخیص پایه‌های SCR به وسیله‌ی اهم متر: با توجه به ساختمان داخلی SCR، به وسیله‌ی اهم متر پایه‌های گیت و کاتد را می‌توان تشخیص داد که در نتیجه پایه‌ی سوم نیز مشخص می‌شود، اما این روش دو اشکال دارد. نخست آن که با این روش به سالم بودن اتصال‌های بین گیت و آند نمی‌توان پی برد و دیگر آن که در بعضی از ترستورها، بین گیت و کاتد دیودی برای محافظت اتصال PN فرار می‌دهند که این دیود



شکل ۱۲-۲- آزمایش صحت SCR

هم چنین مقدار اهم خوانده شده بین آند و کاتد در جدول آمده است.

در شکل ۱۲-۳ حالت‌های مختلف اتصال اهم متر به آند و کاتد در دو حالت قطع و وصل کلید نشان داده شده است.



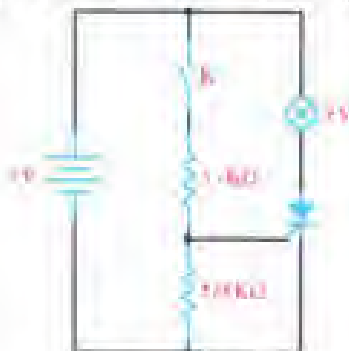
شکل ۱۲-۳- آزمایش SCR با اهم متر

۱۲-۲- قطعات و تجهیزات مورد نیاز

۱ دستگاه	- اسیلوسکوپ
۱ دستگاه	- منبع تغذیه
۱ دستگاه	- مولتی متر دیجیتال
۱ عدد	- برد برد
۱ عدد	- ترانزیستور C 106
۱ عدد	- دیود 1N 575A
۱ عدد	- تریاک SC139B
۱ عدد	- ترانزیستور 2N2646 UJT
۱ عدد	- ترانسفورماتور 220/4
۱ عدد	- لامپ نینیا توری 6V
۱ عدد	- لامپ 220V, 60W
۱ عدد	- خازن 100µF, 25V
۱ عدد	- خازن 10µF, 100V
۱ عدد	- پتانسیومتر خطی 50kΩ, 1/4W
۱ عدد	- مقاومت 100Ω, 1W
۱ عدد	- مقاومت 1/5kΩ, 1/4W
۱ عدد	- مقاومت 1kΩ, 1W
۱ عدد	- مقاومت 2/2kΩ, 1W
۱ عدد	- مقاومت 10kΩ, 1W
۱ عدد	- مقاومت 22kΩ, 1/4W

۱۲-۳-۲- روشن و خاموش کردن ترانزیستور:

الف- مدار شکل ۱۲-۵ را روی برد برد ببندید.
 ب- در حالی که کلید K قطع است تغذیه ی ۶ ولت DC را روشن کنید. آیا لامپ روشن می شود یا خاموش می ماند؟ توضیح دهید در این حالت ترانزیستور روشن است یا خاموش؟
 ج- کلید K را در یک لحظه وصل، سپس قطع کنید. توضیح دهید چه اتفاقی رخ می دهد؟
 د- در حالت «ج» ولتاژ ۶ ولت DC را به تدریج کم کنید تا به صفر ولت برسد. در نور لامپ چه تغییری حاصل می شود؟ آیا با کم کردن ولتاژ DC، ترانزیستور روشن باقی می ماند؟
 ه- ولتاژ DC را از صفر ولت به تدریج افزایش دهید تا دوباره به ۶ ولت برسد آیا لامپ روشن است یا خاموش؟ برای ترانزیستور چه اتفاقی افتاده است؟
 و- دوباره کلید K را برای لحظه ای وصل و قطع کنید. حال با یک سیم برای لحظه ای آند و کاتد را به یکدیگر اتصال کوتاه کنید. توضیح دهید پس از قطع سیم چه اتفاقی رخ می دهد؟



شکل ۱۲-۵- روشن کردن ترانزیستور

۱۲-۳-۳-۱- ترانزیستور در جریان متناوب:

الف- مدار شکل ۱۲-۶ را روی برد برد ببندید.



شکل ۱۲-۶- ترانزیستور در جریان متناوب ۶ ولت

۱۲-۳-۳- مراحل آزمایش

۱-۲-۳-۱- به وسیله ی مولتی متر باید های ترانزیستور C106 را مشخص کنید. شکل ظاهری ترانزیستور را رسم کنید و نام پایه های آن را روی شکل شویید (شکل ۱۲-۴).



شکل ۱۲-۴- شکل ظاهری ترانزیستور C106

ب- در حالی که کلید K قطع است ولتاژ ۶ ولت DC و ولتاژ ۲۲۰ ولت برق شهر را وصل کنید، آیا در این حالت لامپ روشن می‌شود؟ چرا؟

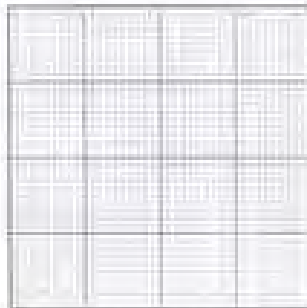
ج- کلید K را وصل کنید و شکل موج V_{AK} ترستور را به وسیله‌ی اسیلوسکوپ مشاهده و در شکل ۱۲-۷ رسم کنید.



شکل ۱۲-۷- شکل موج ولتاژ V_{AK}

د- کلید K را وصل کنید در این حالت لامپ روشن است یا خاموش؟

ه- در حالی که کلید K وصل است شکل موج ولتاژ دو سر ترستور (V_{AK}) را به وسیله‌ی اسیلوسکوپ مشاهده و در شکل ۱۲-۸ رسم کنید.



شکل ۱۲-۸- شکل موج ولتاژ V_{AK}

و- با توجه به شکل ۱۲-۸ زاویه‌ی آتش ترستور را اندازه بگیرید و یادداشت نمایید: $\theta = \dots\dots\dots$

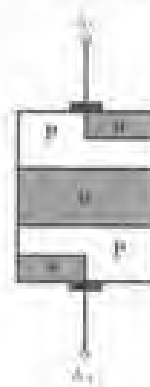
ز- ولتاژ ۶ ولت DC را به تدریج کاهش دهید و اثر آن را بر روی زاویه‌ی آتش ترستور بنویسید.

۱۲-۴- بررسی‌های آزمایش

- ۱- ترستور چند لایه‌ی نیمه هادی دارد؟
الف- یک لایه ب- دو لایه
ج- سه لایه د- چهار لایه
- ۲- ترستور دارای چند پیوند PN است؟
الف- یک پیوند ب- دو پیوند
ج- سه پیوند د- چهار پیوند
- ۳- حداقل جریانی که ترستور را در حال هدایت نگه می‌دارد ... نامیده می‌شود.
الف- جریان آند ب- جریان نگه‌دارنده
ج- جریان حداقل د- جریان حداکثر
- ۴- کدام یک از این جملات کاملاً صحیح است؟
الف- به وسیله‌ی ولتاژ تحریک گیت می‌توان ترستور را به حالت هدایت و قطع برد.
ب- ترستور به وسیله‌ی ولتاژ آند به کار می‌افتد و به وسیله‌ی ولتاژ گیت خاموش می‌شود.
ج- ترستور به وسیله‌ی ولتاژ گیت تحریک می‌شود و با برداشتن ولتاژ آند از کار می‌افتد.
د- ترستور به وسیله‌ی ولتاژ آند روشن و با برداشتن ولتاژ گیت خاموش می‌شود.

۱۲-۵- اطلاعات اولیه در مورد دیاک و تریاک

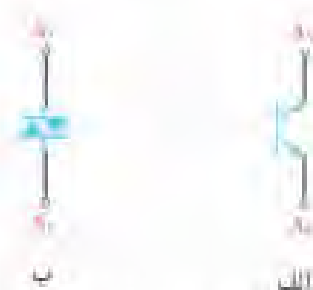
۱۲-۵-۱- دیاک: یک دیود جریان متناوب است که دارای دو پایه است که با هم هیچ فرقی ندارند. در شکل ۱۲-۹ ساختمان دیاک نشان داده شده است.



شکل ۱۲-۹- ساختمان دیاک

با اهمیت به هیچ وجه نمی توان دیاک را امتحان کرد، زیرا اهمیت از هر دو طرف مقاومت بی نهایت را نشان می دهد.

در شکل ۱۲-۱۰ الف و ب نمای فنی دیاک نشان داده شده است.



شکل ۱۲-۱۰

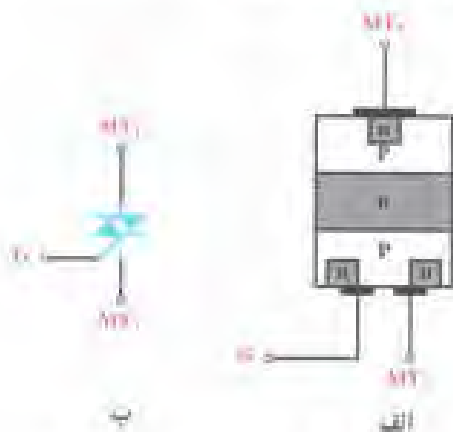
وقتی که ولتاژ دو سر دیاک در جهت مثبت یا در جهت منفی به مقدار مشخصی (۳۰ تا ۶۰ ولت) برسد، دیاک سریعاً هدایت کرده، ولتاژ دو سرش کم شده جریان آن نیز به سرعت افزایش می یابد. هنگامی که دیاک هادی می شود نشان دهنده ی مقاومت منفی در مدار است. از همین خاصیت دیاک در مدارات «تریگر» استفاده می شود.

دیاک ها از نظر شکل ظاهری نظیر دیودهای استوانه ای

هستند. دو مشخصه ی مهم دیاک ولتاژ شکست و جریان شکست نرمال آن است؛ برای مثال، دیاک ۱N5058 دارای ولتاژ شکست $27 \pm 27V$ و جریان شکست نرمال $2mA$ است.

۱۲-۵-۲- تریاک (Triac): عیب بزرگ ترستور آن است که جریان را فقط در یک جهت کنترل می کند و در جهت دیگر عایق است. با این وجود، این عیب در تریاک برطرف شده است.

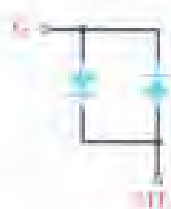
تریاک یک کلید دو طرفه ی نیمه هادی و دارای سه پایه است. هم چنین تریاک قادر به کنترل جریان در هر دو جهت است از این رو، دارای آند و کاتد نیست. پایه های تریاک را با MT₁ (Main Terminal)، MT₂ و G نشان می دهند. در شکل ۱۲-۱۱ الف ساختمان تریاک و در شکل ۱۲-۱۱ ب نمای فنی تریاک نشان داده شده است.



شکل ۱۲-۱۱- ساختمان و نمای فنی تریاک

۱۲-۵-۳ تشخیص پایه های تریاک با اهم متر:

تریاک پایه ی گیت نسبت به پایه ی MT₁ از هر دو طرف مقاومت کمی را با اهم متر نشان می دهد. مطابق شکل ۱۲-۱۲ بین این دو پایه دو دیود موازی و معکوس قرار دارد.



شکل ۱۲-۱۲

۱- روش های مختلف روشن کردن ترستور و تریاک را نیز می نامند.

د- آیا ولتاژ شکست دیاک در هر دو جهت یکسان است؟
 ۱۲-۶-۲- آزمایش تریاک روش های مختلف تریاک کردن:

الف- مدار شکل ۱۲-۱۵ را روی برد پندید.
 ب- ولتاژهای ولتاژهای V_1 و V_2 را مطابق جدول ۱۲-۱ تغییر دهید و در هر حالت وضعیت لامپ را از نظر روشن یا خاموش بودن در جدول بنویسید.

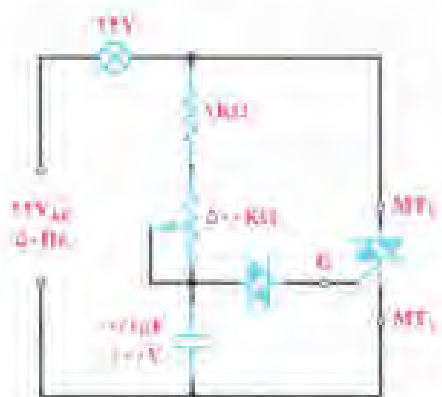


شکل ۱۲-۱۵- آزمایش تریاک

جدول ۱۲-۱

پلاریته	مثبت منفی		منفی مثبت	
	MT_1	MT_2	MT_1	MT_2
مثبت				
منفی	MT_1			
مثبت				
منفی		MT_2		

۱۲-۶-۳- آزمایش دیمر با دیاک و تریاک:
 الف- مدار شکل ۱۲-۱۶ را روی برد پندید.



شکل ۱۲-۱۶- مدار دیمر

پایه MT_1 نسبت به پایه MT_2 و پایه گیت نسبت به پایه MT_2 از هر دو طرف با اهم متر مقاومت بی نهایت را نشان می دهد؛ بنابراین، تنها پایه ای که می توان به وسیله اهم متر تشخیص داد MT_2 است که نسبت به دو پایه دیگر عایق است، به عبارت دیگر، دو پایه گیت و MT_1 را نمی توان با اهم متر تشخیص داد.

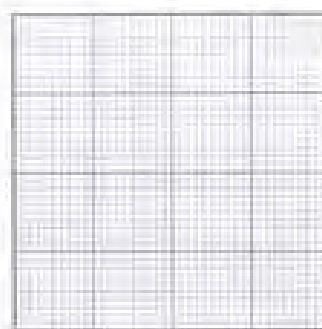
۱۲-۶-۱- مراحل آزمایش

۱۲-۶-۱-۱- آزمایش دیاک:

الف- مدار شکل ۱۲-۱۳ را روی برد پندید.
 ب- به وسیله اسبلوسکوپ شکل موج ولتاژ دو سر دیاک را در شکل ۱۲-۱۴ رسم کنید.



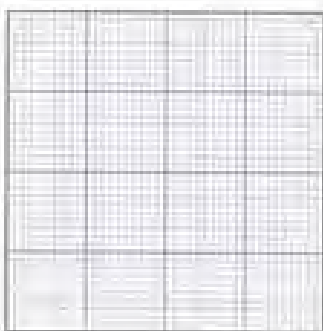
شکل ۱۲-۱۳- مدار آزمایش دیاک



شکل ۱۲-۱۴- شکل موج ولتاژ دو سر دیاک

ج- با توجه به شکل ۱۲-۱۴ ولتاژ شکست دیاک را اندازه گیری و یادداشت نمایید:

$$V_b = \dots\dots\dots$$



- ب - براب اسیلوسکوپ را روی ضرب ۱۰ قرار دهید!
- ج - به وسیله ی اسیلوسکوپ شکل موج ولتاژ بین MT_1 و MT_2 را نسبت به زمان در شکل ۱۷-۱۲ رسم کنید.
- د - با توجه به شکل ۱۷-۱۲ زاویه ی آتش تریاک را اندازه بگیرید.

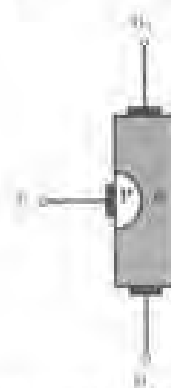
شکل ۱۷-۱۲ - شکل موج ولتاژ دو سر تریاک

۱۲-۷ - پرسش های آزمایش

- ۱- در یک تریاک چند پیوند دیودی بین گیت و MT_1 قرار دارد؟
 - الف - یک پیوند ب - دو پیوند ج - سه پیوند د - چهار پیوند
- ۲- کدام یک از عبارات نشان دهنده ی مشابهت بین دیاک و تریاک است؟
 - الف - هر دو دارای سه پایه هستند.
 - ب - هر دو دارای چهار لایه نیمه هادی هستند.
 - ج - هر دو نیاز به تحریک گیت دارند.
 - د - هر دوی آنها دو جهت هستند.
- ۳- کدام یک از این عبارات درباره ی دیاک درست نیست؟
 - الف - از خود مقاومت منفی نشان می دهد.
 - ب - ولتاژ شکست آن در دو جهت متقارن است.
 - ج - برای تحریک تریاک به کار می رود.
 - د - دارای چهار حالت تحریک است.
- ۴- هرگاه، ولتاژ از حد شکست موافق در یک تریاک فراتر نرود یکی از این پدیده های درون آن رخ می دهد.
 - الف - هدایت، حالت پیوسته دارد و به سرعت افزایش می یابد.
 - ب - هدایت، حالت کاهش دارد و به سرعت کم می شود.
 - ج - هدایت تغییر نمی کند.
 - د - هیچ کدام
- ۵- تریاک دارای چند حالت تحریک است؟
 - الف - یک ب - دو ج - چهار د - هشت
- ۶- آیا در شکل ۱۶-۱۲ به جای دیاک می توان از یک لامپ نئون که ولتاژ هدایت آن با ولتاژ شکست دیاک برابر است استفاده کرد؟ چرا؟

۸-۱۲- اطلاعات اولیه درباره‌ی UJT

ترانزیستور تک پیوندی که به اختصار «UJT» نامیده می‌شود دارای یک پیوند PN است. ساختمان UJT ظاهراً شبیه به دیود است اما کاملاً با دیود تفاوت دارد؛ بدین صورت که ترانزیستور UJT از میله‌ای از ماده‌ی نوع N و از جنس سیلیکون تشکیل شده است و مقاومت دو طرف این میله اهمی است. شکل ۸-۱۲-۱۸ ساختمان ترانزیستور UJT نشان داده شده است. به دو سر میله‌ی N بیس‌های B_1 و B_2 اتصال دارد. سیمی از جنس آلومینیم روی قطعه‌ی سیلیکون نزدیک به B_2 جوش خورده. هنگام اتصال این میله‌ی سیلیکونی، آلیاژی به وجود می‌آید که از نوع P است و به آن «بیس ترانزیستور» می‌گویند.



شکل ۸-۱۲-۱۸- ساختمان UJT

بایه‌ی امپتر نسبت به بیس‌ها مانند دیود عمل می‌کند. چنانچه اگر سیم منفی اهم‌تر به امپتر و سیم مثبت آن به هر کدام از بیس‌ها متصل شود، مقدار مقاومت زیاد نشان داده می‌شود و اگر سیم‌های اهم‌تر را تعویض کنیم و سیم مثبت اهم‌تر را به امپتر و سیم منفی را به یکی از بیس‌ها متصل کنیم مقدار مقاومت کم نشان داده می‌شود؛ بنابراین، بایه‌ای که نسبت به دو بایه‌ی دیگر مانند دیود عمل کند امپتر UJT است. در این اندازه‌گیری متوجه می‌شویم که یکی از بایه‌ها نسبت به امپتر در بایاس موافق، مقاومت کم‌تری نسبت به بایه‌ی دیگر نشان می‌دهد. این بایه همان بایه‌ی بیس دو بوده و بایه‌ی دیگر که مقاومت بیش‌تری دارد بیس یک است. دو بیس نسبت به یک‌دیگر مانند مقاومت عمل می‌کنند و از هر دو طرف مقاومتی بین ۵ تا ۶۰ کیلو اهم نشان داده می‌شود. این مقاومت را «مقاومت داخلی بیس» (Interbase Resistance) می‌نامند و با « R_{BB} » نمایش می‌دهند که به شماره‌ی UJT بستگی دارد.

۲-۸-۱۲- ترانزیستور UJT به عنوان توسان‌ساز

موج دندانه‌ارهای ساده‌ترین مدار توسان‌ساز دندانه‌ارهای با استفاده از UJT است که به آن «توسان‌ساز لخت» (Relaxation oscillator) نیز می‌گویند. در شکل ۲-۸-۱۲ مدار توسان‌ساز لخت نشان داده شده است.



شکل ۲-۸-۲۰- مدار توسان‌ساز لخت با UJT

شارژ خازن از طریق R_1 و خط تغذیه صورت می‌گیرد که در طول مسافت شارژ، ترانزیستور خاموش است. وقتی که ولتاژ دو سر خازن به حد معینی رسید ترانزیستور هدایتی

۳-۸-۱۲- تشخیص بایه‌های UJT به وسیله‌ی

اهم‌تر؛ در شکل ۱۲-۱۹- الف شمای فنی UJT و در شکل ۱۲-۱۹- ب مدار معادل UJT با دیود و دو مقاومت نشان داده شده است.



شکل ۱۲-۱۹- الف- شمای فنی و مدار معادل دیودی ترانزیستور UJT

می‌شود و دشارژ خازن از طریق E_B و مقاومت R_B انجام می‌گیرد.

با تکرار تراز و دشارژ خازن می‌توان از هر پایه‌ی UJT نسبت به شاسی یک شکل موج دریافت نمود.

از سیگنال خروجی UJT می‌توان برای ترانزیستور نزدیک استفاده کرد. فرکانس نوسانات UJT به مقادیر R_B و C و ولتاژ V_{CC} بستگی دارد.

۱۲-۹-۱ مراحل آزمایش

۱-۱۲-۹-۱ اندازه‌گیری مقاومت بین پایه‌های B_1 و B_2 .

B_1 و B_2 توانزیستور UJT :

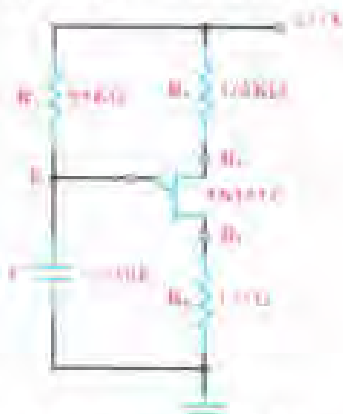
الف- به کمک مولتی متر پایه‌های B_1 و B_2 و E ترانزیستور ۲N۲۶۴۶ را شناسایی کنید. شکل ظاهری ترانزیستور را در شکل ۱۲-۲۱ رسم نموده نام پایه‌های UJT را روی شکل مشخص کنید.



شکل ۱۲-۲۱- شکل ظاهری UJT

۱۲-۹-۲ آزمایش نوسان ساز UJT

الف- مدار شکل ۱۲-۲۲ را روی برد سوراخ‌دار



شکل ۱۲-۲۲- نوسان ساز UJT

ب- به وسیله‌ی اسیلوسکوپ شکل موج ولتاژ هر یک از پایه‌های E ، B_1 و B_2 را نسبت به شاسی مشاهده و به دقت رسم کنید. شکل (۱۲-۲۳ الف- ب- ج) استفاده از شکل موج‌های رسم شده در مرحله‌ی ب مقادیر R_B و C فرکانس و دامنه‌ی قله به قله‌ی هر یک را اندازه‌گیری و روی شکل یادداشت نمایید :

ب- مقاومت بین B_1 و B_2 را در حالی که امپتر باز است به وسیله‌ی مولتی متر اندازه‌گیری کرده یادداشت نمایید :

$$R_{B1B2} = \dots\dots\dots$$

ج- اتصال‌های اهم‌تر را معکوس کرده مجدداً مقاومت R_{B1B2} را اندازه‌گیری و یادداشت کنید :

$$R_{B1B2} = \dots\dots\dots$$

د- مقاومت موافق بین امپتر و B_1 را اندازه‌گیری و یادداشت نمایید :

$$R_{B1} = \dots\dots\dots$$

ه- اتصال‌های اهم‌تر را معکوس کرده مجدداً مقاومت اهمی بین امپتر و B_1 را اندازه‌گیری و یادداشت کنید :

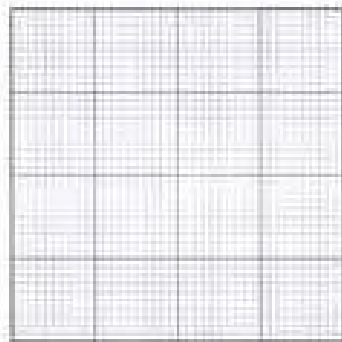
$$R_{B1} = \dots\dots\dots$$

و- مقاومت موافق بین امپتر و B_2 را اندازه‌گیری و یادداشت نمایید.

$$R_{B2} = \dots\dots\dots$$

ز- اتصال‌های اهم‌تر را معکوس کرده مجدداً مقاومت اهمی بین امپتر و B_2 را اندازه‌گیری و یادداشت نمایید :

$$R_{B2} = \dots\dots\dots$$



$V_{pp} = \dots\dots\dots$

$T = \dots\dots\dots$

$F = \dots\dots\dots$

الف - شکل موج پایداری آمپلیتر

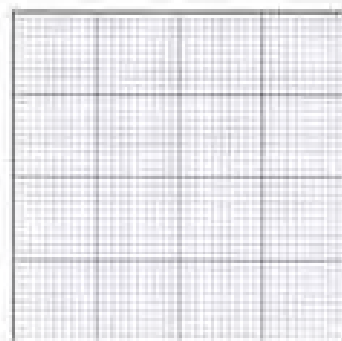


$V_{pp} = \dots\dots\dots$

$T = \dots\dots\dots$

$F = \dots\dots\dots$

ب - شکل موج پایداری B



$V_{pp} = \dots\dots\dots$

$T = \dots\dots\dots$

$F = \dots\dots\dots$

ج - شکل موج پایداری B

۱۲-۱- بررسی‌های آزمایش

- ۱- آیا مقدار مقاومت R_{BBQ} در UJT به نحوه‌ی اتصال اهم‌تر به دو پایه‌ی B_1 و B_2 بستگی دارد؟ چرا؟
- ۲- با توجه به شکل موج ۱۲-۲۳- الف ولتاژ آنتی امپتر چند ولت است؟
- ۳- نوسان‌ساز UJT جزء کدام دسته از نوسان‌سازهاست؟
- ۴- آیا مقدار مقاومت R_T در شکل ۱۲-۲۱ تأثیری در فرکانس نوسان‌ساز دارد؟
- ۵- اگر بخواهیم از ترکیب شکل ۱۲-۲۴ به جای تریازستور UJT استفاده کنیم اولاً پایه‌های E و B_1 و B_2 آن را مشخص کنید، ثانیاً طرز کار آن را شرح دهید.



شکل ۱۲-۲۴- مدار معادل UJT



آشنایی با دروازه‌های منطقی

هدف کلی آزمایش

ورسی دروازه‌های منطقی پایه که اجزای تشکیل دهنده‌ی سیستم‌های منطقی هستند.

هدف‌های رفتاری: در پایان این آزمایش از فراگیر انتظار می‌رود:

- ۱- دروازه‌های منطقی AND، OR و NOT را بشناسد.
- ۲- ظرفیت ورودی دروازه‌های AND و OR را بتواند افزایش دهد.
- ۳- اتعادهای منطقی اساسی را به‌وسیله‌ی دروازه‌های منطقی AND، OR و NOT انجام دهد.
- ۴- دروازه‌های ترکیبی NAND، NOR و X-OR را بشناسد.
- ۵- دروازه‌های منطقی پایه را به‌وسیله‌ی دروازه‌های NAND و NOR بسازد.
- ۶- توابع ساده‌ی منطقی را در فرم NAND - NAND انجام دهد.

۱-۱۳- اطلاعات اولیه

نشان می‌دهند.

متغیرهای بول را می‌توان با حروف A، B و ... نمایش داد؛ برای نمونه، اگر یک متغیر را با حرف A نشان دهیم، A می‌تواند مساوی «۰» یا مساوی «۱» باشد. در جبر بول عملیات ممکن بین متغیرها، ظاهراً به‌وسیله‌ی قوانین ساده‌ای نظم داده می‌شوند. این متغیرها در جبر بول فقط دارای دو مقدار «۰» و «۱» هستند؛ از این‌رو، تعداد حالات ممکن در عملیات جبری محدود است و می‌توان آن‌ها را در جدولی که به آن «جدول صحت» می‌گویند، خلاصه کرد.

در این بخش با مدارهای منطقی نسبتاً ساده آشنا خواهید شد. در هر مورد باید جدول صحت مدار را به‌دست آورید. برای انجام آزمایش‌های این بخش، علاوه بر چند آی‌سی، به تجهیزات خاصی نیاز دارید که عبارت‌اند از:

الف - تجهیزات عمومی مورد نیاز برای انجام آزمایش‌ها:

- یک تخته‌ی نصب آی‌سی (Bread Board) و سایر قطعات مدار.

کامپیوتر دیجیتال، ترکیبی از یک سلسله مدارهای الکترونیکی است که بین دو حد تعریف ندهی منطقی (۰، ۱) کار می‌کند. مدارهای کامپیوتر نیز مانند همه‌ی سیستم‌های منطقی، تابع قوانین جبر بول هستند.

جبر بول نوعی دستگاه ریاضی است که بر اساس متغیرهایی بناشده است که دارای دو حالت ممکن هستند، بسیاری از مسائل را می‌توان با متغیرهای دوحالته توصیف کرد؛ برای مثال، «هوا بارانی است» یا «هوا بارانی نیست»، «لامپ روشن است» یا «لامپ خاموش است». در اکثر حالت‌ها یک وضعیت ضد وضعیت دیگر است. تئوری منطقی نیز مربوط به متغیرهایی است که دوحالته ممکن دارند؛ بدین ترتیب که موضوع را می‌توان با استفاده از یکی از حالت‌های درست یا غلط تعریف کرد. ارتباط بین این دو حالت تابع قوانین است و این قوانین را دانشمند انگلیسی به نام «جورج بول» بر اساس یک قاعده‌ی ریاضی بیان کرده است و به همین دلیل این سیستم به نام جبر بول شهرت یافته است.

در جبر بول دو حالت یک متغیر را با دو رقم «۰» و «۱»

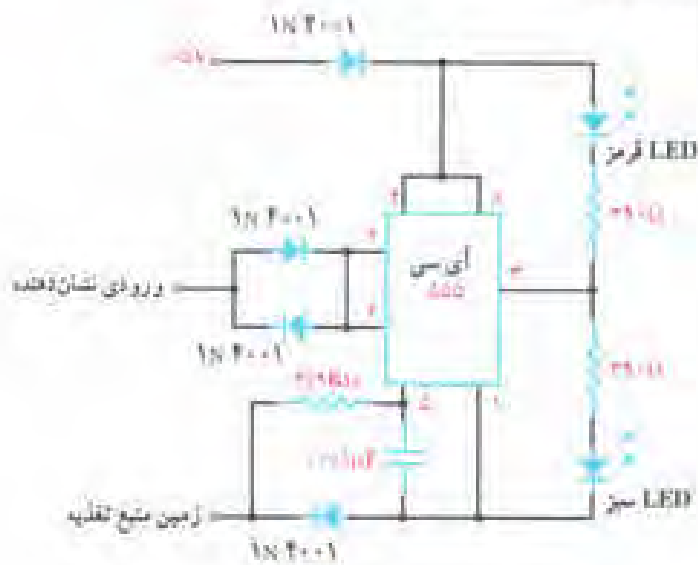
چند کلید مینیاتوری سه‌پایه برای ایجاد حالت‌های مختلف ورودی.
 (اگر آزمایش‌ها را با دقت انجام دهید می‌توانید از این کلیدها صرف‌نظر کنید.)

یک منبع تغذیه DC با ولتاژ ثابت 5 ولت.
 (اگر این منبع تغذیه را در دسترس ندارید می‌توانید آن را مطابق شکل ۱۳-۱ بسازید.)

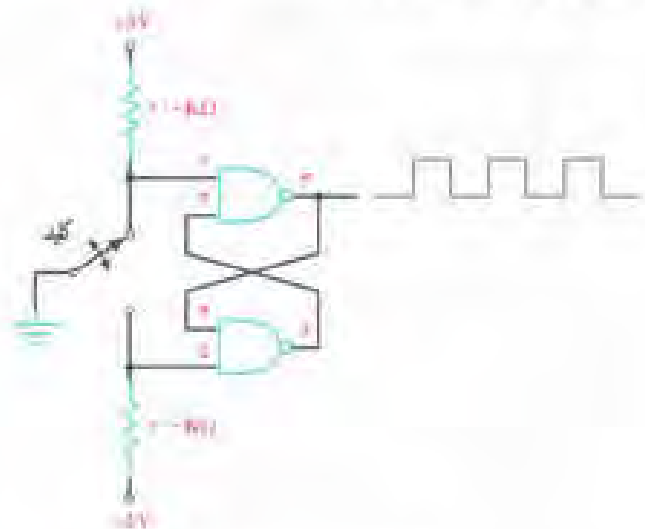


شکل ۱۳-۱ - منبع تغذیه ۵V ثابت

مدار مولد موج مربعی که از آن به عنوان پالس (Pulsar) برای آزمایش قلیب قلاب‌ها و شمارنده‌ها استفاده خواهید کرد. (این مدار را می‌توانید با استفاده از یک آی‌سی ۷۴-۰۱ مطابق شکل ۱۳-۲ بسازید.)



شکل ۱۳-۲ - مدار Logic Probe



شکل ۱۳-۲ - مدار پالس

هرگاه سیم ورودی نشان‌دهنده را به نقطه‌ی مورد نظر وصل کنید، اگر وضعیت منطقی آن نقطه در حالت «۱» باشد، لامپ قرمز روشن می‌شود و اگر این نقطه در حالت منطقی «۰» باشد لامپ سبز روشن می‌شود و چنانچه ورودی نشان‌دهنده را درست وصل نکرده باشید یا مدار اشکال داشته باشد، هر دو لامپ روشن خواهد شد.

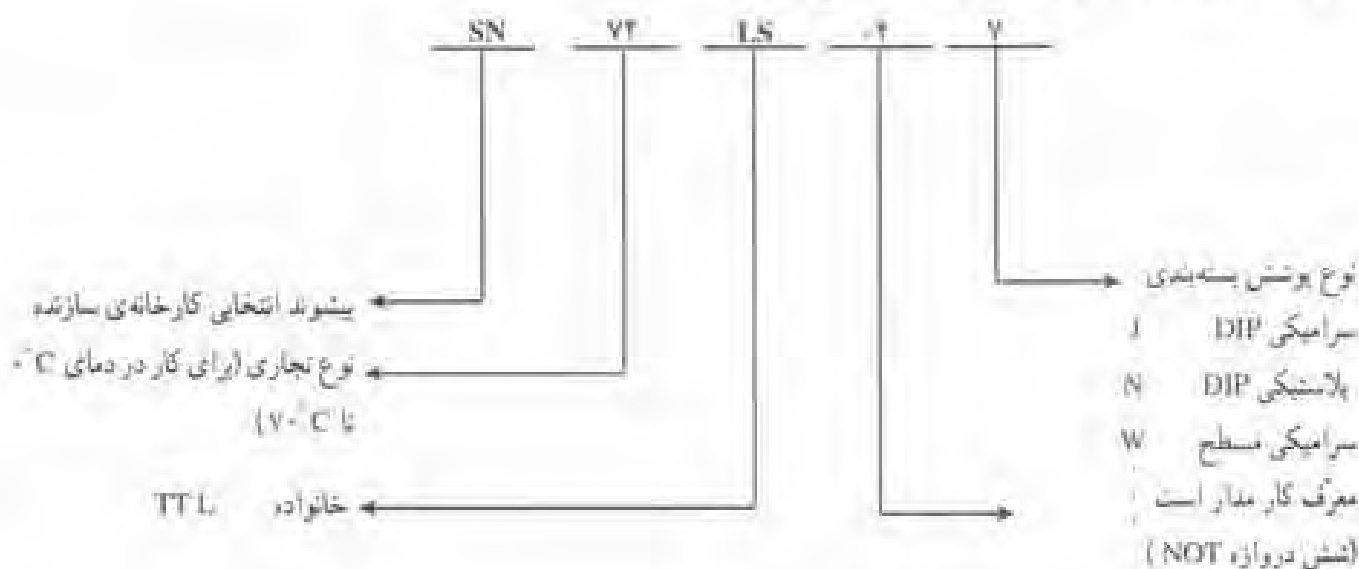
نشان‌دهنده‌ی وضعیت مدار (Logic Probe)

برای ساختن Logic Probe می‌توانید از مدار شکل ۱۳-۳ استفاده کنید.

اگر می‌خواهید از این مدار استفاده کنید در اولین جلسه‌ی آزمایشگاه آن را کاملاً تمیز و منظم در گوشه‌ی سمت راست

برگردید بندهد و تا انجام کلیه آزمایشها آن را باز نکنید*
 تب - آی سی های مورد نیاز: کلیه آی سی های که برای
 آزمایشها از آنها استفاده خواهید کرد از نوع TTL معمولی
 انتخاب شده اند. این آی سی ها به سری ۷۴ مشهورند، زیرا دو
 رقم سمت چپ شماره ی سریال همه ی آن ها با ۷۴ شروع می شود.

ممکن است بعد از این دو رقم یک تا سه حرف آمده باشند و پس
 از این حروف نیز دو یا سه رقم دیگر و سرانجام یک یا دو حرف
 بعد از آن درج شده باشد که هر یک از آن ها مفهوم خاصی دارد.
 در مثال زیر این مفاهیم بیان شده است.



۷۴۰۴	نوع استاندارد	بدون حروف
۷۴H۰۴	نوع سریع	H (High-Speed)
۷۴L۰۴	کم مصرف	L (Low Power)
۷۴S۰۴	نوع شاتکی	S (Schottky)
۷۴LS۰۴	کم مصرف شاتکی	LS (Low Power Schottky)
۷۴AS۰۴	شاتکی اصلاح شده	AS (Advanced Schottky)
۷۴ALS۰۴	کم مصرف شاتکی اصلاح شده	ALS (Advanced Low Power Schottky)

۲-۱۴ قطعات و تجهیزات مورد نیاز

- ۱ عدد ۵- آی سی ۷۴۳۲
- ۱ عدد ۶- آی سی ۷۴۸۶
- ۲ عدد ۷- دیود نوردسته ی قرمز
- ۳ عدد ۸- مقاومت ۱۵۰ اهم، $\frac{1}{4}$ وات

- ۱ عدد ۱- آی سی ۷۴۰۰
- ۱ عدد ۲- آی سی ۷۴۰۴
- ۱ عدد ۳- آی سی ۷۴۰۴
- ۱ عدد ۴- آی سی ۷۴۰۸

* اگر آزمایشگاه هرستان شما مجهز به دستگاه آموزشی مدارهای منطقی باشد کلیه ی تجهیزات مورد نیاز روی آن نصب شده است و نیازی به ساختن این مدارها نخواهد داشت.

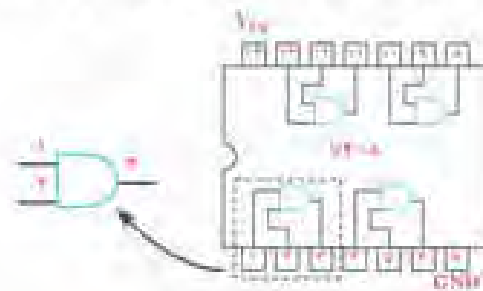
۳-۱۳- مراحل آزمایش

۳-۱۳-۱- آشنایی با دروازه AND

عمل منطقی ای است که دو یا چند متغیر بول را دربرمیگیرد. خروجی دروازه AND فقط هنگامی «۱» می‌شود که همه‌ی ورودی‌های آن «۱» باشند. در حالات دیگر خروجی آن «۰» خواهد بود. دروازه AND اساسی دو ورودی دارد. تعداد ورودی‌های دروازه AND را می‌توان با سری کردن چند دروازه دو ورودی به ۳، ۴ یا بیش‌تر افزایش داد.

الف- ترانزیستری ۷۴۰۸: این ترانزستور یک آی‌سی ۱۴ پایه

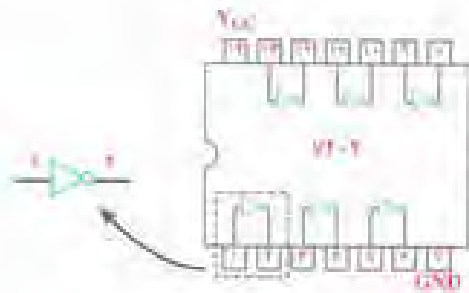
است که دارای چهار دروازه AND اساسی مطابق شکل ۱۳-۴ است.



شکل ۱۳-۴- ساختار ترانزیستری ۷۴۰۸

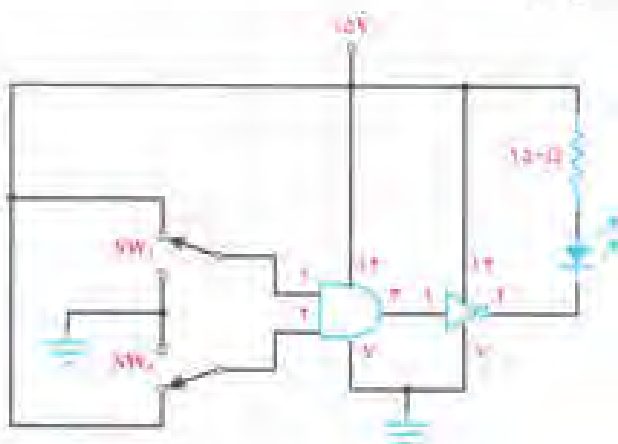
آی‌سی ۷۴۰۴ نیز یک آی‌سی ۱۴ پایه شامل ۶ دروازه‌ی

NOT مطابق شکل ۱۳-۵ است.



شکل ۱۳-۵- ساختار ترانزیستری ۷۴۰۴

به وسیله‌ی ترانزستورهای ۷۴۰۴ و ۷۴۰۸ مدار شکل را بسازید و با قطع و وصل کلیدهای SW_1 و SW_2 وضعیت خاموش یا روشن لامپ LED را مشاهده نموده سپس جدول ۱۳-۱ را کامل کنید.



شکل ۱۳-۶- آزمایش دروازه AND با دو ورودی

جدول ۱۳-۱

ورودی‌ها		خروجی
$B = SW_2$	$A = SW_1$	$F = L_1$
قطع	قطع	خاموش
قطع	وصل	
وصل	قطع	
وصل	وصل	

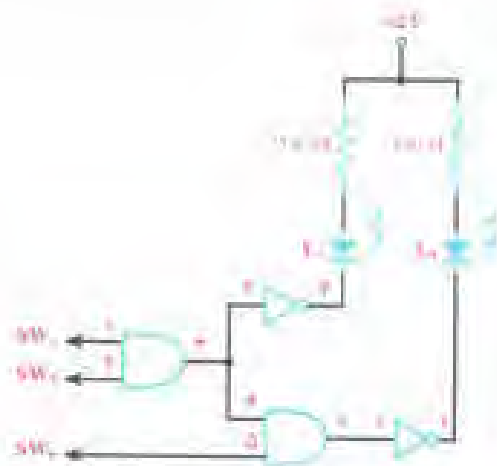
۰ = لامپ خاموش = کلید قطع
۱ = لامپ روشن = کلید وصل

B	A	F
۰	۰	۰
۰	۱	
۱	۰	
۱	۱	

حالت‌های خاموش یا روشن لامپ‌های A و B را مشاهده و نتیجه‌ی مشاهدات خود را در جدول ۱۳-۱ یادداشت کنید:

ب- توسعه‌ی دروازه AND: مداری مطابق شکل

۱۳-۷ بسازید و با تغییر وضعیت کلیدهای SW_1 و SW_2 و SW_3

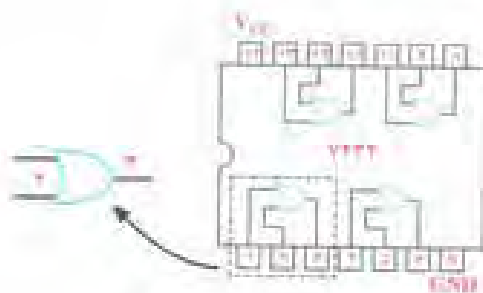


شکل ۱۳-۷ - ترسعتی دروازه‌ی AND

جدول ۱۳-۲

وضعیت ورودی‌ها			حالت خروجی‌ها	
$SW_3 = C$	$SW_2 = B$	$SW_1 = A$	$L_1 = AB$	$L_2 = ABC$
۰	۰	۰	۰	۰
۰	۰	۱	۰	۰
۰	۱	۰	۰	۰
۰	۱	۱	۱	۰
۱	۰	۰	۰	۰
۱	۰	۱	۰	۰
۱	۱	۰	۰	۰
۱	۱	۱	۱	۱

- ۰ = کلید قطع
- ۱ = کلید وصل
- ۰ = لامپ خاموش
- ۱ = لامپ روشن



شکل ۱۳-۸ - ساختار ترانه‌ی ۷۴۳۲

آی سی را روی بردبرد مطابق شکل ۱۳-۹ ببندید و با قطع و وصل کلیدهای SW_1 و SW_2 وضعیت روشن یا خاموش لامپ LED را مشاهده کنید.

۱۳-۲-۲ - آشنایی با دروازه‌ی OR : OR نیز عمل

منطقی اساسی است که دو یا چند متغیر را دور می‌گیرد. خروجی یک دروازه‌ی OR هنگامی «۱» می‌شود که حداقل یکی از ورودی‌های آن «۱» باشد یا خروجی آن فقط زمانی «۰» می‌شود که همه‌ی ورودی‌های آن «۰» باشند. دروازه‌ی OR اساسی دو ورودی دارد. می‌توان با سری کردن چند دروازه‌ی دو ورودی دروازه‌هایی با ۲، ۳ و ... ورودی ساخت. الف - ترانه‌ی ۷۴۳۲ یک آی سی ۱۴ پایه و شامل چهار دروازه‌ی OR اساسی، مطابق شکل ۱۳-۸ است.

جسی جدول ۱۳-۳ را تکمیل کنید.



شکل ۱۳-۹- آزمایش دروازه‌های OR در ورودی

جدول ۱۳-۳

وضعیت ورودی‌ها		حالت خروجی
$SW_1 = B$	$SW_2 = A$	$F = L_1$
قطع	قطع	خاموش
قطع	وصل	
وصل	قطع	
وصل	وصل	

ورودی‌ها		خروجی
B	A	F
-	-	
-	۱	
۱	-	
۱	۱	

یا

- مادرش به او اجازه می‌دهد $\leftarrow B$

- اردشیر یا اتومبیل به سراخ او می‌آید $\leftarrow C$

یا

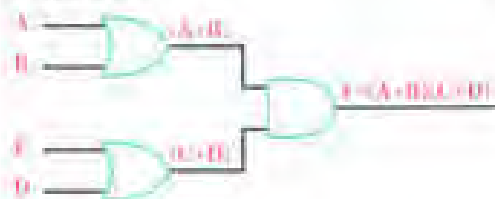
- بهمن یا اتومبیل به سراخ او می‌آید $\leftarrow D$

حال عبارت فوق را به این صورت بیان می‌کنیم:

$$F = (A + B) \cdot (C + D)$$

مدار تابع فوق به شکل ۱۳-۱۰ خواهد بود.

مدار را روی برد برد بزنید و جدول ۱۳-۴ را کامل کنید.



شکل ۱۳-۱۰- اجزای یک تابع حاصل ضرب مجزوع‌ها

ب- با استفاده از دروازه‌های AND و OR می‌توان

بسیاری از عبارات منطقی را در شکل روابط بول بیان کرد. برای

مثال، این عبارت را در نظر بگیرید:

«اگر خسرو نتواند از پدر یا مادرش اجازه بگیرد و اردشیر

یا بهمن یا اتومبیل به سراخ او بیایند، به کنار دریا می‌رود.»

این عبارت را می‌توان در شکل یک تابع بول بیان کرد.

متغیرهای این تابع را چنین تعریف می‌کنیم:

- خسرو به کنار دریا می‌رود $\leftarrow F$

- پدرش به او اجازه می‌دهد $\leftarrow A$

جدول ۱۳-۲

ورودی های مدار				خروجی های مدار		
A	B	C	D	$f_1 = (A+B)$	$f_2 = (C+D)$	$F = (A+B)(C+D)$

دروازه NAND یک دروازه کامل منطقی است، یعنی فقط با به کار بردن دروازه NAND می توان هر تابع منطقی را اجرا کرد.

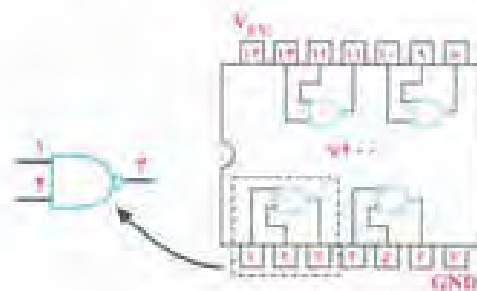
الف - ترانزیستور ۷۴۰۰: این ترانزستور یک آی سی ۱۲ پایه با چهار دروازه NAND دو ورودی مطابق شکل زیر است. (شکل ۱۳-۱۱ الف)

شرط این که خسرو به کنار دریا برود چیست؟
 ۱۳-۳-۳-۱۳-۳-۳ آشنایی با دروازه NAND : می توان هر تابع منطقی را با استفاده از دروازه های AND ، OR ، NOT اجرا کرد.

استفاده از ترانزستورهای مختلف مدار را از نظر اندازه بیش از اندازه بزرگ و از نظر هزینه تمام شده گران می سازد.



شکل ۱۳-۱۱ ب



شکل ۱۳-۱۱ الف - ساختار ترانزیستور ۷۴۰۰

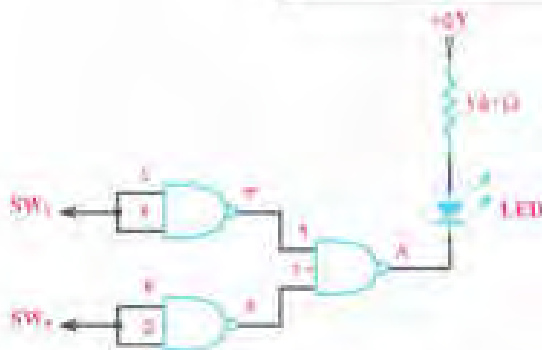
LED را مشاهده نموده پس جدول ۱۳-۵ را کامل کنید.

آی سی را مطابق شکل ۱۳-۱۲ روی برد بردارید و با قطع و وصل کلیدهای SW_۱ و SW_۲ وضعیت روشنایی

جدول ۱۳-۱۳

وضعیت ورودی‌ها		وضعیت خروجی
$SW_1 = A$	$SW_2 = B$	LED = F

- = کلید قطع
- ۱ = کلید وصل
- ۰ = لامپ خاموش
- ۱ = لامپ روشن



شکل ۱۳-۱۲ - بررسی قضیه‌ی دمورگان

ب - تحقیق در مورد قضیه‌ی دمورگان:

۱- با استفاده از سه دروازه‌ی NAND مدار شکل ۱۳-۱۲

را بسازید و جدول ۱۳-۱۳ را کامل کنید.

جدول ۱۳-۶

وضعیت ورودی‌ها		وضعیت خروجی
$SW_1 = A$	$SW_2 = B$	LED = F

- = کلید قطع
- ۱ = کلید وصل
- ۰ = لامپ خاموش
- ۱ = لامپ روشن



شکل ۱۳-۱۳ - بررسی قضیه‌ی دمورگان

با مدار شکل ۱۳-۱۲ کدام عمل منطقی را می‌توان اجرا

نمود؟

۲- مدار شکل ۱۳-۱۳ را با استفاده از آی‌سی ۷۴۰۰

روی برد برد بسازید و با تغییر وضعیت کلیدهای SW_1 تا SW_2

جدول ۱۳-۱۳ را کامل کنید.

جدول ۷-۱۳

وضعیت ورودی‌ها				وضعیت خروجی
SW _۱ A	SW _۲ B	SW _۳ C	SW _۴ D	LED = F

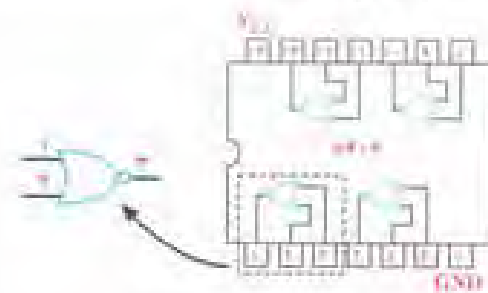
- = کلید قطع
- ۱ = کلید وصل
- = لامپ خاموش
- ۱ = لامپ روشن

آی‌سی را روی برد نصب کنید و به کمک یکی از دروازه‌های داخلی آن مدار شکل ۱۳-۱۵ را بسازید و جدول صحت ۱۳-۸ را کامل کنید:



شکل ۱۳-۱۵ - آزمایش دروازه‌ی NOR

تابع منطقی خروجی مدار شکل ۱۳-۱۲ را بنویسید.
 ۱۳-۳-۴ - آشنایی با دروازه‌ی NOR ۱ دروازه‌ی NOR نیز یک دروازه‌ی منطقی کامل است. یعنی به تنهایی می‌تواند برای اجرای هر تابع منطقی به کار رود.
 الف - تراشه‌ی ۷۴۰۳: این تراشه یک آی‌سی ۱۴ پایه است که داخلی آن چهار دروازه‌ی NOR دو ورودی، مطابق شکل ۱۳-۱۲ جای گرفته است.



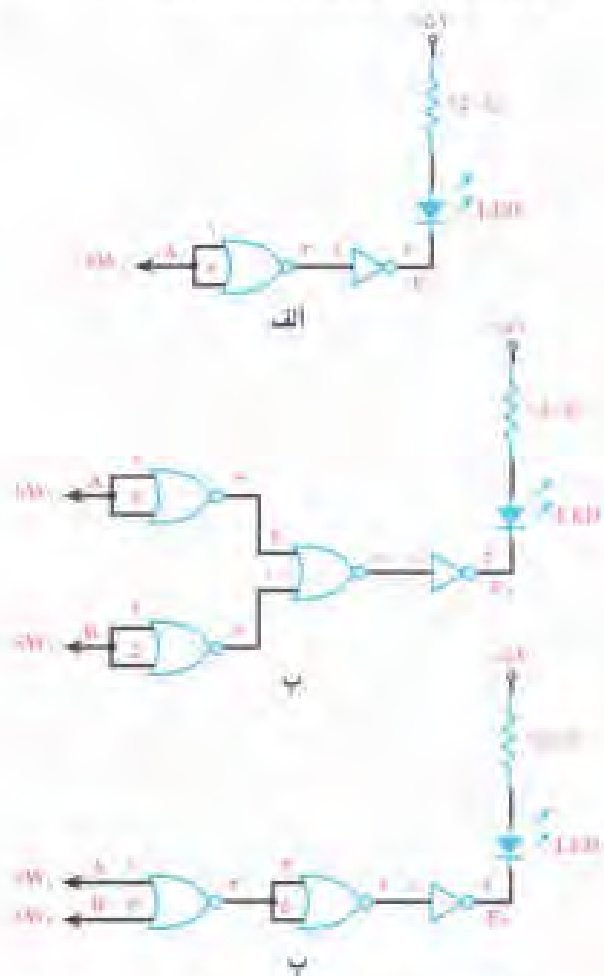
شکل ۱۳-۱۲ - ساختار تراشه‌ی ۷۴۰۳

جدول ۸-۱۳

وضعیت ورودی‌ها		وضعیت خروجی
SW _۱ = A	SW _۲ = B	LED = F

- = کلید قطع
- ۱ = کلید وصل
- = لامپ خاموش
- ۱ = لامپ روشن

ب - تحقیق در مورد قضیه‌ی دمورگان: با ترانه‌ی ۷۳-۲ هر یک از مدارهای شکل ۱۶-۱۳ را بسازید و با انجام آزمایش جدول صحت هر یک را به دست آورید.



شکل ۱۶-۱۳- روش ساختن دروازه‌های منطقی پایه‌ی پوسیلدی دروازه‌ی NOR

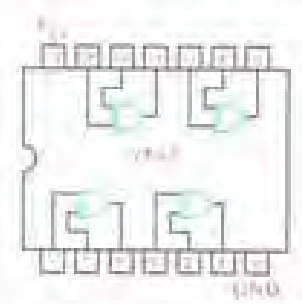
رابطه‌ی بولی هر یک از توابع F_1 , F_2 و F_3 را بنویسید. - آیا می‌توانید این توابع را با دروازه‌ی NAND نیز اجرا کنید؟

۳-۳-۱- آشنایی با دروازه‌ی Exclusive OR یا XOR: در اغلب مدارهای محاسباتی، مدارهای مقایسه‌گر و مدارهای تشخیص خطا تابعی به فرم $A\bar{B} + \bar{A}B$ ظاهر می‌شود. این تابع را «بای انحصاری A و B» می‌نامند. یعنی تابع $F = A\bar{B} + \bar{A}B$ هنگامی «۱» می‌شود که منحصرأ یکی از دو

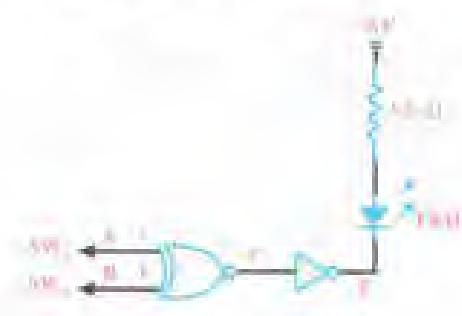
متغیر A یا B در حالت «۱» باشد.

الف - ترانه‌ی ۷۴۸۶: این ترانه یک آی‌سی ۱۴ پایه است که مطابق شکل ۱۷-۱۳ داخل آن چهار دروازه‌ی EX,OR گنجانده شده است.

آی‌سی را روی بردبرد نصب کنید و مدار شکل ۱۸-۱۳ را بسازید و جدول صحت ۹-۱۳ را کامل کنید.



شکل ۱۷-۱۳- ساختار دروازه‌ی X-OR



شکل ۱۸-۱۳- آزمایش دروازه‌ی X-OR

جدول ۹-۱۳

وضعیت ورودی‌ها		وضعیت خروجی
SW _۱ = A	SW _۲ = B	LED = F

ب - اجرای تابع XOR با استفاده از دروازه‌ی NAND: با آی‌سی ۷۴۰۰ مدار شکل ۱۹-۱۳ را روی بردبرد

یلتدید و با تغییر وضعیت کلیدها وضعیت روشنایی لامپ را مشاهده کنید + سپس جدول صحت + ۱۳-۱ را کامل کنید.

هر یک از خروجی های F_1, F_2, F_3, F_4 و F را بر حسب متغیرهای A و B بیان کنید.



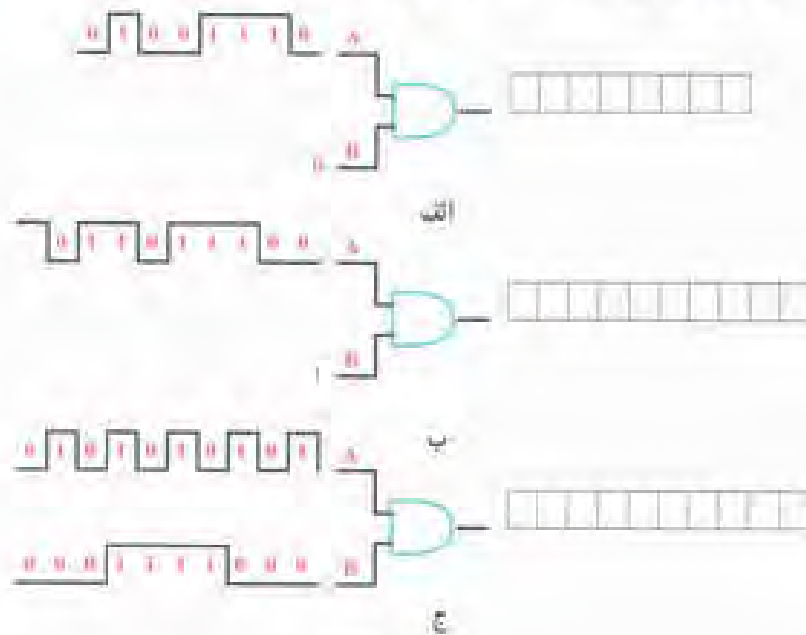
شکل ۱۱-۱۳- اجرای تابع XOR با دروازه NAND

جدول ۱۰-۱۳

وضعیت ورودی ها		وضعیت خروجی
SW ₁ = A	SW ₂ = B	LED = F

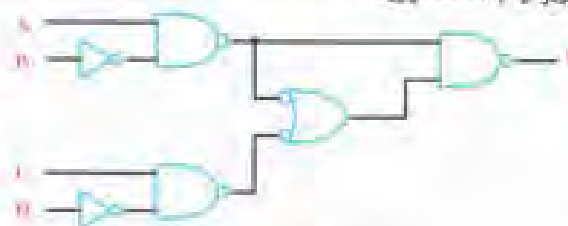
۴-۱۳- بررسی‌های آزمایش

۱- شکل موج خروجی دروازه AND را در هر یک از حالت‌های زیر رسم کنید:



شکل ۴-۲۰

- ۲- با چند دروازه‌ی AND دو ورودی می‌توانیم یک دروازه‌ی AND چهار ورودی بسازیم!
- ۳- یکی از سه ورودی یک دروازه‌ی NOR در حالت «۱» منطقی و وضعیت ورودی‌های دیگر آن تا مشخص است. خروجی این دروازه در کدام حالت زیر است!
 - الف - حالت منطقی «۱» ب - حالت منطقی «۰» ج - حالت آن را نمی‌توان حدس زد.
- ۴- در یک هواپیما چهار سیستم مهم کار گذاشته شده است که عملیات هر یک از آن‌ها مستقل از دیگری است. برای اطمینان از عملکرد درست کلیدی سیستم‌ها یک لامپ خطر در کابین خلبان کار گذاشته شده است. کار این لامپ اعلام خطر کردن وضعیت اضطراری است. این چهار حالت خطرناک این‌گونه تعریف شده است:
 - الف - سیستم‌های A و B از کار بازایستند.
 - ب - سیستم‌های A ، D و C از کار باز ایستند.
 - ج - سیستم‌های B ، C و D از کار باز ایستند.
 - د - سیستم‌های A و D از کار باز ایستند.
- تابع اعلام خطر F را بر حسب متغیرهای A ، B ، C و D بیان کنید.
- ش- تابع منطقی مدار شکل زیر را به دست آورید:



شکل ۴-۲۱

مدارهای جمعگر و تفریقگر

هدف کلی آزمایش

بررسی چگونگی عمل جمع یا تفریق دو عدد باینری.

هدف‌های رفتاری: در پایان این آزمایش از فراگیر انتظار می‌رود:

- ۱- مدار یک نیم جمعگر را با دروازه‌های NAND بسازد.
- ۲- تمام جمعگر یک بیتی را با دروازه‌های NAND، X-OR و NOT اجرا کند.
- ۳- تراشه‌ی ۷۲۸۳ را بشناسد.
- ۴- دو عدد باینری چهاربیتی را با استفاده از تراشه‌ی ۷۲۸۳ با هم جمع کند.
- ۵- دو عدد باینری چهاربیتی را با یک تراشه‌ی ۷۲۸۳ و یک تراشه‌ی ۷۲۸۶ با هم جمع یا از هم کم کند.

۱-۴-۱ اطلاعات اولیه

واحد معاینه‌گر عنصر اساسی دستگاه کامپیوتر است. در این واحد اصولاً دو عمل جمع و تفریق صورت می‌گیرد. برای این کار از جمعگرهای اساسی استفاده می‌کنند. در شکل زیر روش جمع کردن دو عدد باینری نشان داده شده است. جمع باینری از همان اصول جمع در سیستم دهدهی تبعیت می‌کند، اما در سیستم باینری فقط دو رقم «۰» و «۱» داریم. بنابراین وقتی مجموع دو رقم از «۱» بیش‌تر شود، یک رقم نقلی «۱» به ستون بعدی منتقل می‌شود. همان‌گونه که در سیستم دهدهی وقتی مجموع دو رقم از ۹ بیش‌تر شود «ده بر یک» به ستون بعدی منتقل می‌شود.

$$\begin{array}{r}
 \text{(عدد A)} \quad \begin{array}{ccccccc}
 C_n & C_{n-1} & C_3 & C_2 & C_1 & C_0 & \\
 \hline
 a_{n-1} & a_k & \dots & a_7 & a_6 & a_5 & a_4
 \end{array} \\
 \text{(عدد B)} + \quad \begin{array}{ccccccc}
 & & & & & & \\
 \hline
 b_{n-1} & \dots & b_k & \dots & b_7 & b_6 & b_5 & b_4
 \end{array} \\
 \hline
 S_n & \dots & S_k & \dots & S_7 & S_6 & S_5 & S_4
 \end{array}$$

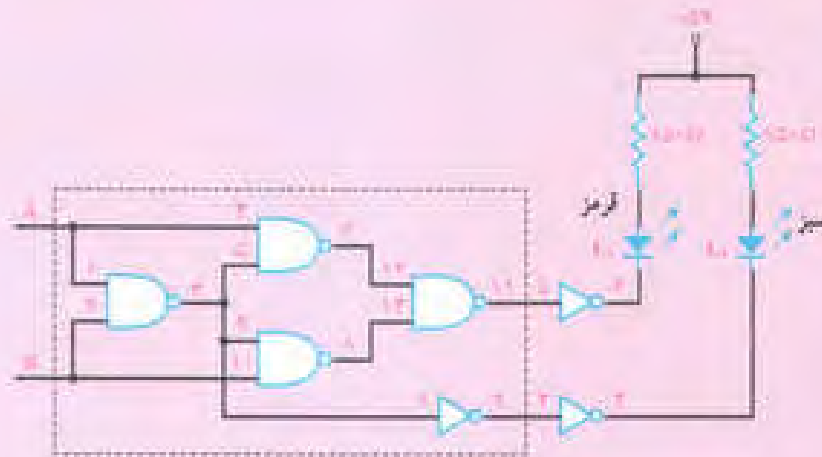
برای اجرای عمل جمع یادشده باید «طبقه جمعگر یک رقمی را پشت سرهم بینیم به گونه‌ای که رقم نقلی خروجی هر طبقه به ورودی رقم نقلی طبقه‌ی بعدی منتقل شود.

۱۴-۲- قطعات و تجهیزات مورد نیاز

- ۱- آی سی ۷۴۰۰ عدد ۱
- ۲- آی سی ۷۴۰۴ عدد ۱
- ۳- آی سی ۷۴۸۳ عدد ۱
- ۴- آی سی ۷۴۸۶ عدد ۱
- ۵- لامپ LED قرمز عدد ۴
- ۶- لامپ LED سبز عدد ۱
- ۷- مقاومت ۱۵۰ اهم، $\frac{1}{4}$ وات عدد ۵

۱۴-۳- مراحل آزمایش

۱-۴-۳- مدار نیم جمعگر با استفاده از آی سی ۷۴۰۰ و ۷۴۰۴ مدار شکل زیر را روی برد بردارید و با تغییر وضعیت کلیدهای SW_1 و SW_2 وضعیت روشنایی لامپ‌های L_1 و L_2 را مشاهده کنید. سپس جدول صحت ۱۴-۳ را کامل کنید.



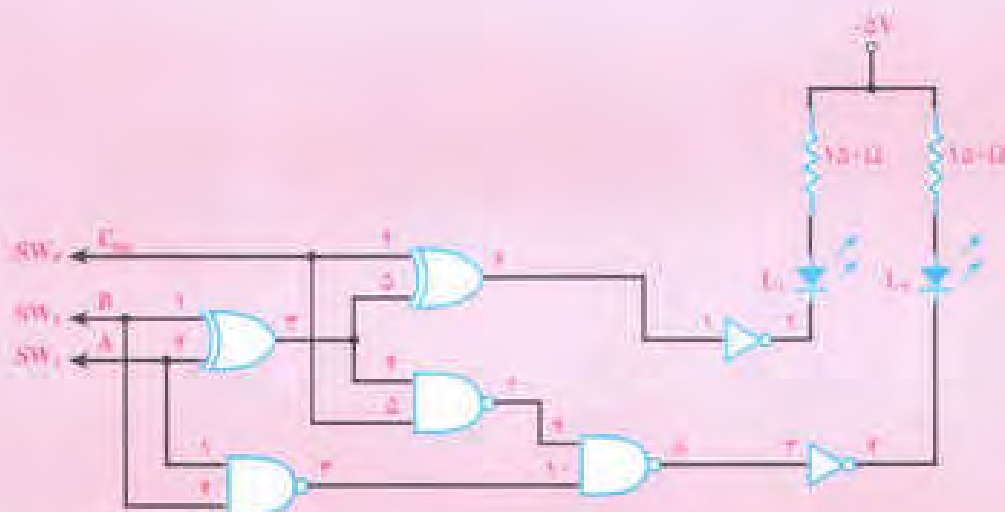
شکل ۱۴-۳-۱- مدار نیم جمعگر

جدول ۱۴-۳-۱

وضعیت ورودی‌ها		وضعیت خروجی	
$SW_1 = A$	$SW_2 = B$	$L_1 = S$	$L_2 = C$

- ۰ = کلید قطع
- ۱ = کلید وصل
- ۰ = لامپ خاموش
- ۱ = لامپ روشن

۱۴-۳ مدار تمام جمعگر یک رقمی: با استفاده از دو تراشه ۷۴۸۶ و ۷۴۰۰ و یک تراشه ۷۴۰۲ مدار شکل زیر را بسازید و با تغییر وضعیت کلیدها وضعیت روشنایی لامپ‌ها را مشاهده کنید + سپس جدول صحت ۱۴-۳ را کامل کنید.

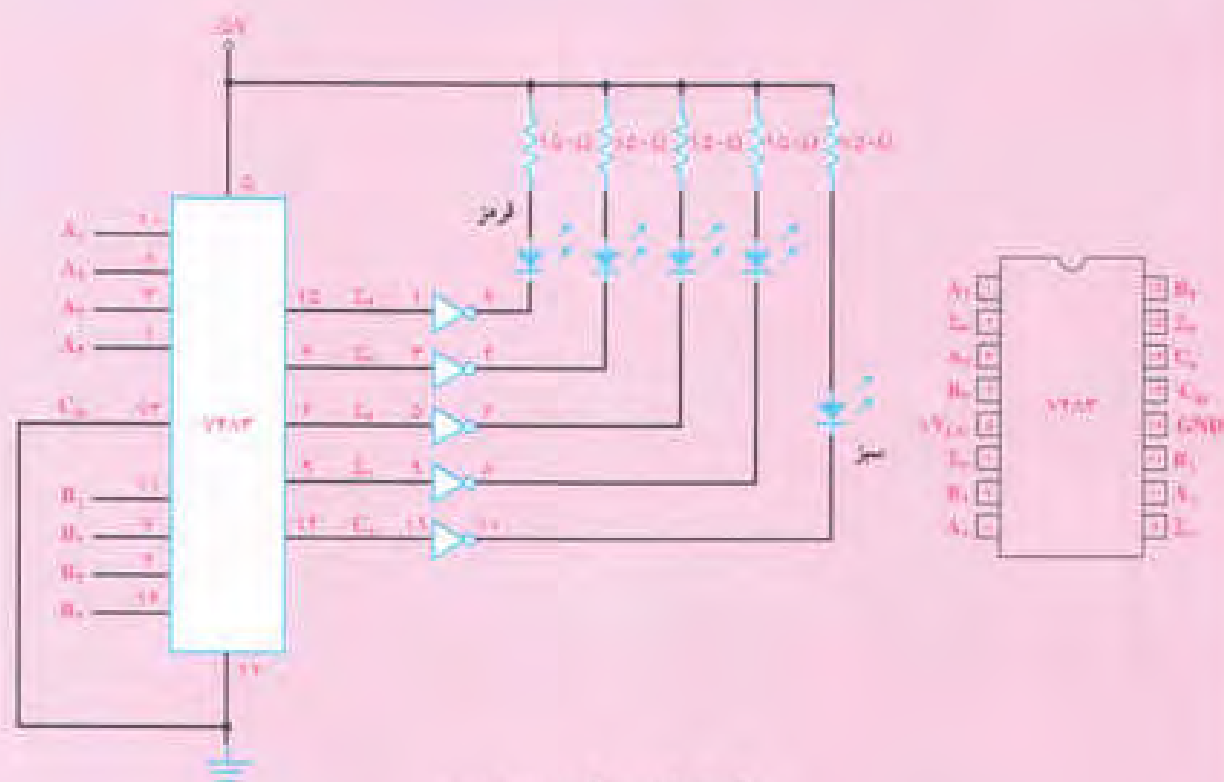


شکل ۱۴-۳ مدار تمام جمعگر یک رقمی

جدول ۱۴-۳

وضعیت ورودی‌ها			وضعیت خروجی‌ها	
SW ₁ A	SW ₂ B	SW ₃ C _{in}	L ₁ = S	L ₂ = C _{out}

۳-۱۴- تراشه ۷۴۸۳: این تراشه یک جمعگر باینری چهار بیتی است این جمعگر دارای دو ورودی چهار بیتی A_3, A_2, A_1, A_0 برای عدد A ، چهار ورودی B_3, B_2, B_1, B_0 برای عدد B ، ورودی C_0 چهار خروجی $\Sigma_3, \Sigma_2, \Sigma_1, \Sigma_0$ برای حاصل جمع و یک خروجی C_4 برای رقم نقلی نهایی است. آی سی را روی برد بردارید و با انتخاب مقادیر مختلف برای دو عدد باینری چهار بیتی $A = A_3A_2A_1A_0$ و $B = B_3B_2B_1B_0$ وضعیت خروجی های جمعگر را مشاهده کرده سپس جدول صحت ۳-۱۴ را کامل کنید:



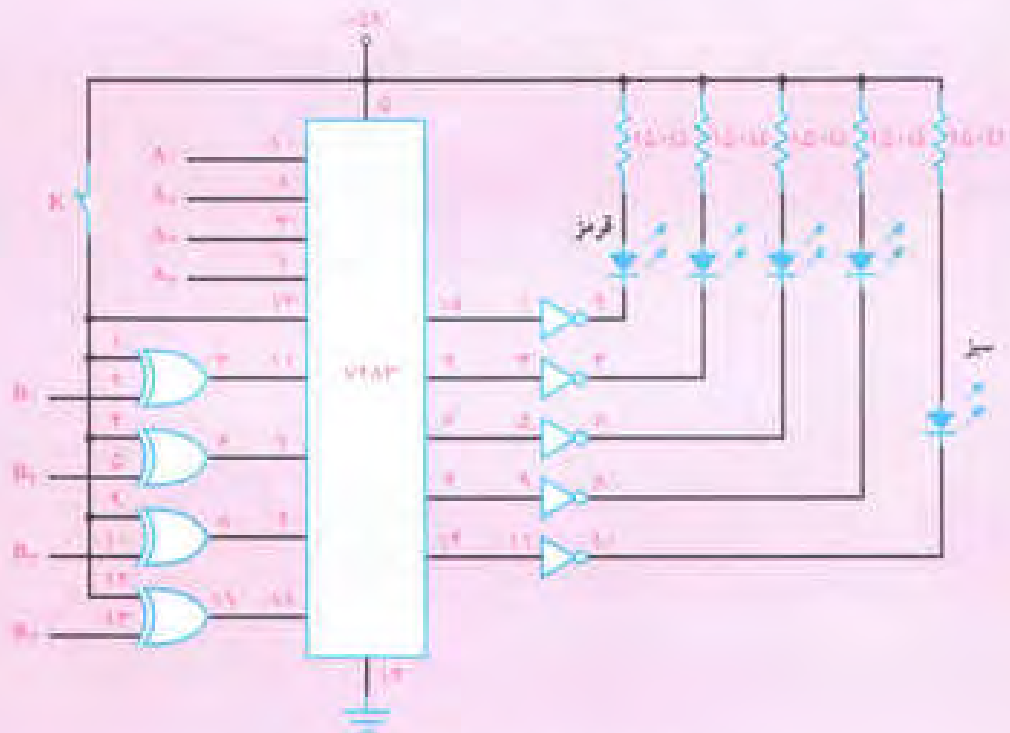
شکل ۳-۱۴- جمعگر باینری چهار بیتی

جدول ۳-۱۴

وضعیت ورودی ها								وضعیت خروجی ها				
A_3	A_2	A_1	A_0	B_3	B_2	B_1	B_0	C_0	Σ_3	Σ_2	Σ_1	Σ_0
۰	۱	۱	۱	۰	۱	۰	۱					
۱	۱	۰	۰	۰	۱	۱	۱					
۰	۰	۱	۱	۰	۱	۱	۰					
۱	۱	۱	۱	۱	۱	۱	۱					

۴-۱۴-۳- تفریق را معمولاً با جمع و به روش مستقیم حقیقی انجام می‌دهند. مدار شکل ۴-۱۴ را با استفاده از دو آی سی ۷۲۸۳ و ۷۲۸۶ و یک ترانزیستور ۷۲۰۲ روی برد بسازید و با ایجاد وضعیت ورودی انتخاب شده وضعیت روشنایی لامپ‌ها را مشاهده و جدول صحت ۴-۱۴ را کامل کنید. خط مشترک دروازه‌های X, OR را از نقطه‌ی K از +۵V قطع و به زمین متصل کنید و دوباره جدول فوق را تکمیل کنید.

از این آزمایش و آزمایش مرحله‌ی قبل چه نتیجه‌ای می‌گیرید؟



شکل ۴-۱۴-۳- انجام عمل تفریق به کمک جمعگر پایری ۷۲۸۳

جدول ۴-۱۴

وضعیت ورودی‌ها				وضعیت خروجی‌ها							
A_4	A_3	A_2	A_1	B_4	B_3	B_2	B_1	Σ_4	Σ_3	Σ_2	Σ_1
۱	۱	۰	۰	۱	۰	۰	۱				
۱	۱	۱	۱	۰	۱	۱	۰				
۰	۱	۱	۱	۰	۰	۱	۱				
۱	۰	۰	۱	۰	۱	۰	۰				

۱۴-۴- بررسی‌های آزمایش

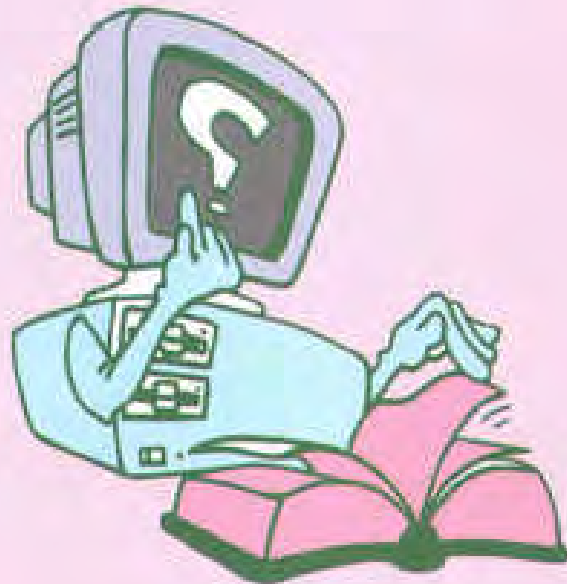
۱- در مدار شکل ۱۴-۲ چرا باید پایه‌ی شماره‌ی (۱۳) آی‌سی ۷۴۸۳ را به خط کنترل (کلید K) وصل کنیم؟

۲- اگر بخواهیم تمام حالت‌های مدار شکل ۱۴-۲ را در یک جدول نشان دهیم این جدول چند سطر خواهد

داشت؟

۳- اگر در مدار شکل ۱۴-۳ پایه‌ی شماره‌ی (۱۳) را به زمین وصل نکنیم در نتیجه‌ی جمع چه تغییری حاصل

می‌شود؟



آشنایی با فلیپ فلاپ‌ها

هدف کلی آزمایش

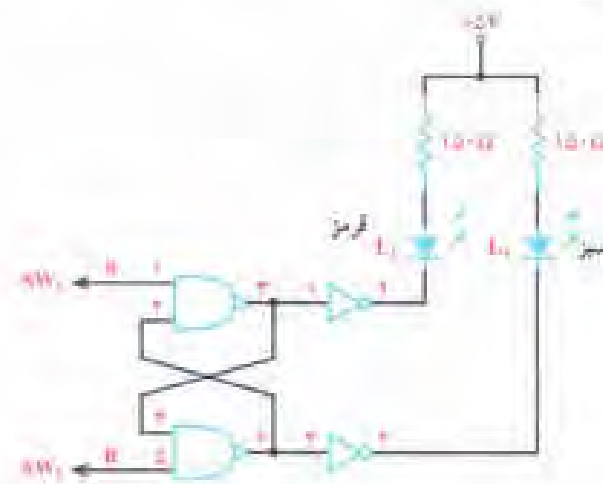
بررسی رفتار انواع فلیپ فلاپ‌ها

هدف‌های رفتاری: در پایان این آزمایش از فراگیر انتظار می‌رود:

- ۱- RS-FF را با دروازه‌ی NAND پیوند و جدول صحت آن را به دست آورد.
- ۲- RS-FF ساعتی را با دروازه‌های NAND و AND پیوند و اثر کنترلی ساعت را درک کند.
- ۳- JK-MS-FF را با دروازه‌ی NAND بسازد.
- ۴- JK-MS-FF را به D-FF یا T-FF تبدیل کند.
- ۵- ترانزدهی ۷۴۷۶ را بشناسد.

۱۵-۳- مراحل آزمایش

۱-۳-۱۵- با استفاده از آی‌سی ۷۴۰۰ مدار شکل زیر را روی برد برد پیوند و با تغییر وضعیت کلیدها، حالت خاموش یا روشن لامپ‌ها را مشاهده، سپس جدول صحت ۱۵-۱ را کامل کنید.



شکل ۱-۱۵- مدار آزمایش RS-FF

۱۵-۱- اطلاعات اولیه

فلیپ فلاپ‌ها ساده‌ترین مدارهای ترکیبی هستند که از آن‌ها به منظور سلول حافظه برای ذخیره و نگهداری اطلاعات استفاده می‌کنیم. با چند فلیپ فلاپ می‌توان یک رجیستر یا یک شمارنده ساخت. علاوه بر این، برای تقسیم فرکانس، آشکار سازی فاز و نظایر آن باید از فلیپ فلاپ‌ها استفاده کرد.

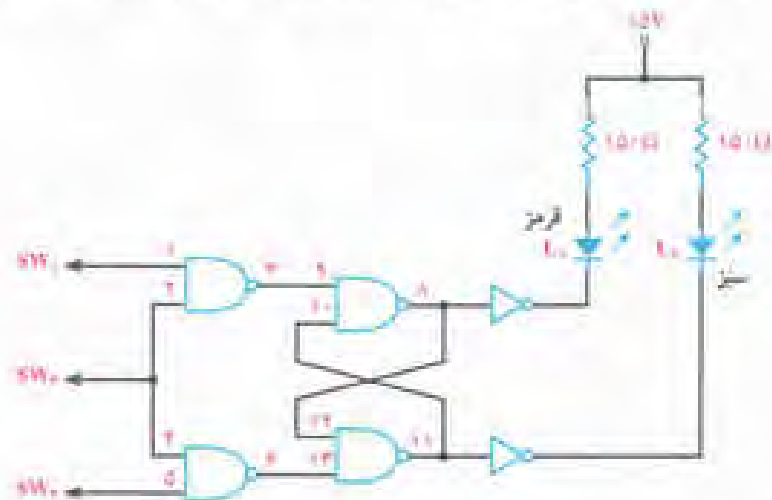
۱۵-۲- قطعات و تجهیزات مورد نیاز

۱- آی‌سی ۷۴۰۰	عدد ۲
۲- آی‌سی ۷۴۰۲	عدد ۲
۳- آی‌سی ۷۴۱۰	عدد ۱
۴- آی‌سی ۷۴۱۱	عدد ۱
۵- آی‌سی ۷۴۷۶	عدد ۱
۶- LED قرمز	عدد ۲
۷- LED سبز	عدد ۲
۸- مقاومت ۱۵۰ اهم، $\frac{1}{4}$ وات	عدد ۴

جدول ۱-۱۵

وضعیت ورودی‌ها		وضعیت قبلی خروجی‌ها		وضعیت خروجی‌ها بعد از تغییر وضعیت	
$SW_1 = S$	$SW_2 = R$	L_1	L_2	L_1	L_2

۲-۱۵ مدار RS-FF را مطابق شکل زیر اصلاح کنید و دوباره جدول صحت ۲-۱۵ را کامل کنید.



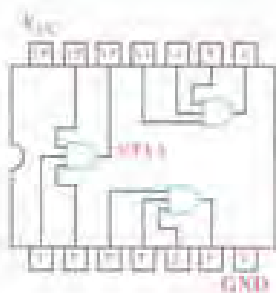
شکل ۲-۱۵ مدار RS-FF ساخته شده

جدول ۲-۱۵

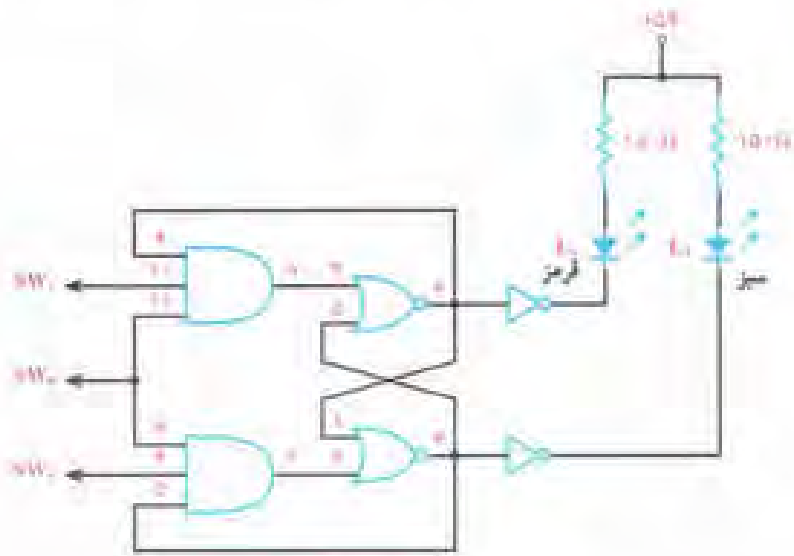
وضعیت ورودی‌ها			وضعیت قبلی خروجی‌ها		وضعیت خروجی‌ها بعد از تغییر وضعیت	
SW_1	SW_2	SW_3	L_1	L_2	L_1	L_2
۰	۰	۰				
۰	۰	۱				
۰	۱	۰				
۰	۱	۱				
۱	۰	۰				
۱	۰	۱				
۱	۱	۰				
۱	۱	۱				

۳-۱۵- آشنایی با JK-FF: با استفاده از آی‌سی‌های ۷۴۱۱، ۷۴۰۲ و مدار شکل زیر را روی بردبرد بسازید.

- از این آزمایش چه نتیجه‌ای می‌گیرید؟
 - آیا حالت غیرمجاز مدار شکل ۱۵-۱ برطرف شده است؟
 - مدار شکل ۱۵-۲ بر مدار شکل ۱۵-۱ چه برتری‌ای دارد؟



ب- ساختار تراشه‌ی ۷۴۱۱



الف- مدار آزمایش JK-FF

شکل ۳-۱۵- مدار JK-FF با دروازه‌های AND و NOR

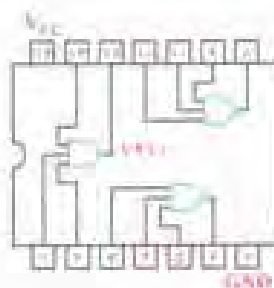
با تغییر وضعیت کلیدها وضعیت روشنایی لامپ‌های L_0 و L_1 را مشاهده نموده سپس جدول صحت ۳-۱۵ را کامل کنید.

جدول ۳-۱۵

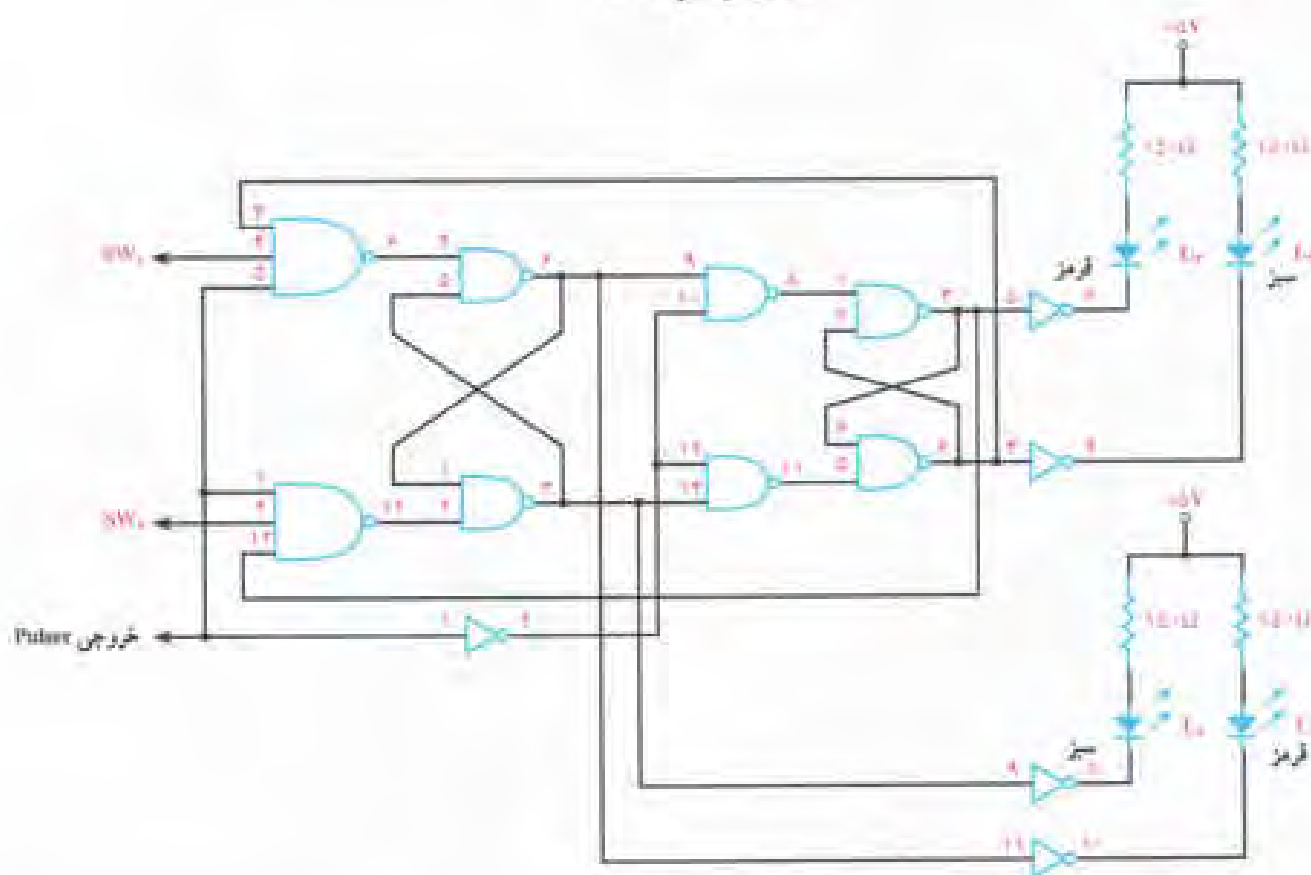
وضعیت ورودی‌ها			وضعیت قبلی خروجی‌ها		وضعیت خروجی‌ها بعد از تغییر وضعیت	
SW_0	SW_1	SW_2	L_0	L_1	L_0	L_1

۴-۱۵-۳-۱- آزمایش با JK-MS-FF, D-FF, T-FF :
 الف- با استفاده از آی سی های ۷۴۱۰ و ۷۴۰۰ مدار
 شکل زیر را روی برد برد بسازید. با ایجاد حالت های مختلف برای
 کلیدهای SW_۱ و SW_۲ و تغییر وضعیت کلید پالس وضعیت
 روشنایی لامپ های L_۱, L_۲, L_۳ و L_۴ را مشاهده نمایید.
 سپس جدول صحت ۴-۱۵ را کامل* کنید :

- وضعیت روشنایی لامپ های L_۱ و L_۲ را درحالتی که
 هر سه کلید SW_۱, SW_۲ و SW_۳ در حالت منطقی «۱» است
 بهدقت مشاهده کنید.
 آیا در شدت نور آنها نسبت به حالت هایی که حداقل یکی
 از کلیدها در حالت منطقی «۰» باشد تغییری مشاهده می کنید؟
 علت آن چیست؟



«ساختار تراشه ۷۴۱۰»



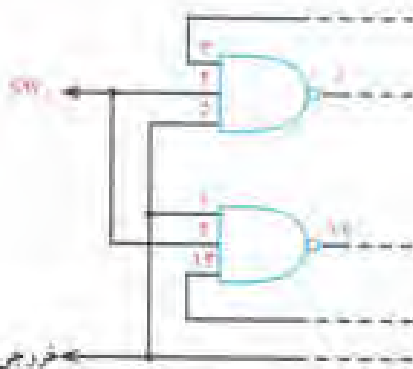
شکل ۴-۱۵-۳-۱- مدار آزمایش JK-MS-FF

* در این آزمایش باید ابتدا برای کلیدهای SW_۱ و SW_۲ یک وضعیت معین ایجاد کنید؛ سپس کلید Pattern را یک بار تغییر داده به وضعیت اولیه ی آن برگردانید
 و بعد از این تغییر وضعیت روشنایی لامپ ها را مشاهده کنید.

جدول ۱۵-۴

وضعیت ورودی‌ها		وضعیت اولیه خروجی‌ها				وضعیت خروجی‌ها بعد از پالس ساعت			
SW_1	SW_2	L_1	L_2	L_3	L_4	L_1	L_2	L_3	L_4

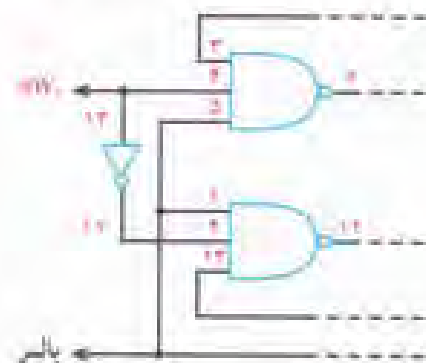
خود را بنویسید.



شکل ۱۵-۶

چگونگی انتقال وضعیت L_1 و L_2 را به L_3 و L_4 در اثر فرمان پالس ساعت دنبال کنید و نتیجه‌ی مشاهدات خود را بنویسید.

ب- اینک ورودی مدار را مانند شکل زیر تغییر دهید؟ بیسی یا تغییر وضعیت SW_2 وضعیت روشنایی L_1 و L_2 پس از هر فرمان پالس را مشاهده و نتیجه‌ی مشاهدات خود را بنویسید.



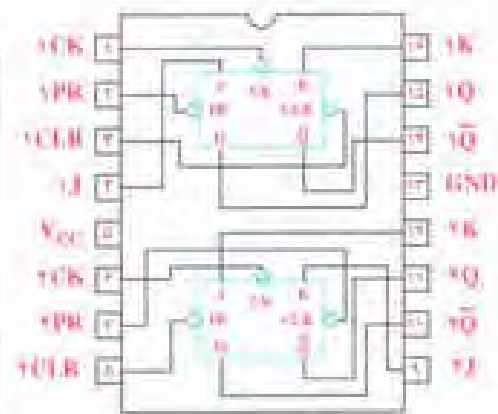
شکل ۱۵-۵

۵-۳-۱۵- استنباطی با ترانزیستور ۷۴LS۷۴: با

فلپ‌فلاپ JK-MS، در میان فلپ‌ها دارای بیشترین کاربرد است. آی‌سی ۷۴LS۷۴ یک تراشه‌ی ۱۶ پایه است که داخل آن دو عدد فلپ‌فلاپ JK-MS جانمایی شده است. جدول صحت و شمای داخلی این آی‌سی در شکل صفحه‌ی بعد نشان داده شده است. همان‌گونه که مشاهده می‌کنید این فلپ‌فلاپ با لبه‌ی پایین رونده‌ی ساعت عمل می‌کند. با استفاده از این آی‌سی آزمایش‌های زیر را انجام دهید.

ب- اکنون ورودی‌های مدار شکل ۱۵-۴ را مانند شکل ۱۵-۵ تغییر دهید و دوباره پس از ایجاد حالت‌های مختلف برای کلید SW_1 - هر بار با فشردن و رها کردن کلید پالس - وضعیت روشنایی L_1 و L_2 را مشاهده کنید و نتیجه‌ی مشاهدات

INPUTS					OUTPUTS	
PRESET	CLEAR	CLOCK	J	K	Q	\bar{Q}
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H'	H'
H	H	↓	L	L	Q	\bar{Q}
H	H	↓	H	L	H	L
H	H	↓	L	H	L	H
H	H	↓	H	H	TOGGLE	
H	H	H	X	X	Q	\bar{Q}

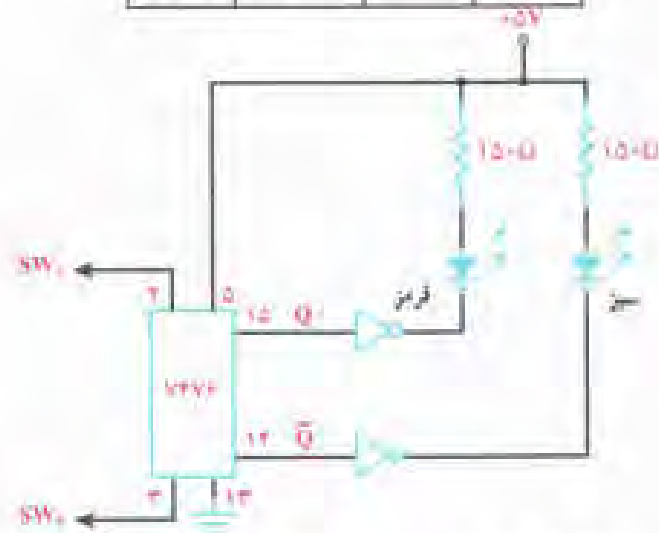


شکل ۷-۱۵: ساختار داخلی (الف) و جدول عملکرد (ب) تراشه ۷۴LS۷۴

الف - بررسی عملکرد ورودی‌های Preset و Clear: و وضعیت روشنایی لامپ‌های ۱ و ۲ را مشاهده کنید. مدار را مطابق شکل زیر بسازید و با تغییر وضعیت کلیدهای SW_۱ و SW_۲ جدول صحت ۵-۱۵ را کامل کنید.

جدول ۵-۱۵

SW _۱	SW _۲	Q	\bar{Q}
۰	۰		
۰	۱		
۱	۰		
۱	۱		

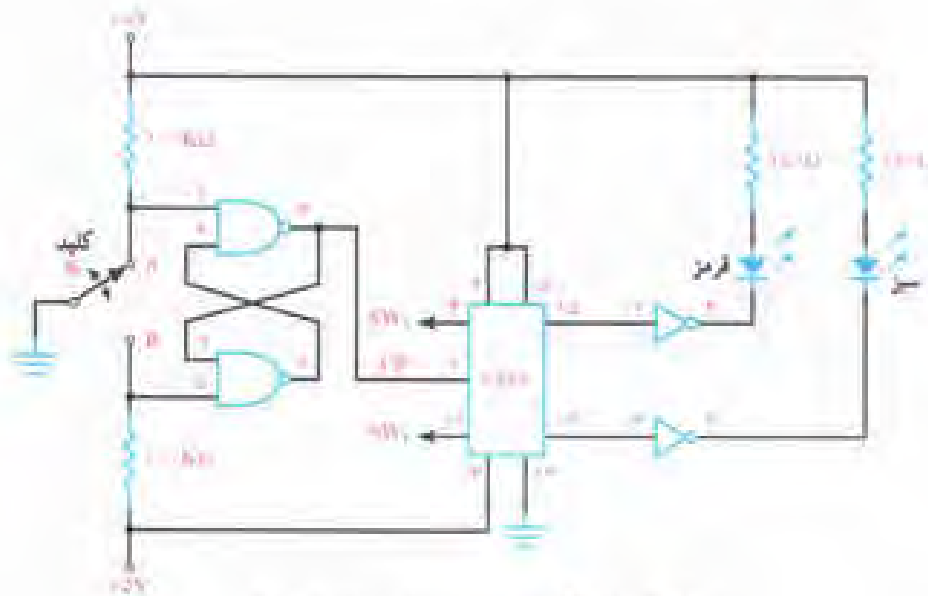


شکل ۸-۱۵: بررسی عملکرد ورودی‌های Preset و Clear

را به +۵V و پایه‌های ۹ و ۱۶ را به ترتیب به کلیدهای SW_۱ و SW_۲ وصل کنید؛ سپس پایه‌ی شماره‌ی ۱ آی‌سی را به خروجی مدار بالمر وصل کنید.

- چرا نمی‌توانیم هم‌زمان کلیدهای SW_۱ و SW_۲ را در حالت منطقی «۰» قرار دهیم.

ب - بررسی عملکرد ورودی‌های اصلی فلیپ‌فلاپ: مطابق شکل ۹-۱۵ پایه‌های شماره‌ی ۲ و ۳ آی‌سی



شکل ۹-۱۵- آزمایش بررسی رفتار ورودی‌های اصلی

اینک پس از ایجاد هر حالت برای کلیدهای SW_1 و SW_2 کلید K را یکبار بزنید و در هر مورد وضعیت روشنایی لامپ‌های L_1 و L_2 را مشاهده کنید؛ سپس جدول صحت ۶-۱۵ را کامل کنید. برداشت خود را از جدول زیر در یک سطر بیان کنید.

کلید K را طوری انتخاب کنید که در حالت عادی در وضعیت A باشد. بدون تغییر دادن وضعیت کلید K کلیدهای SW_1 و SW_2 را تغییر دهید و وضعیت روشنایی لامپ‌ها را مشاهده کنید. نتیجه‌ی مشاهدات خود را بنویسید.

جدول ۶-۱۵

وضعیت ورودی‌ها			وضعیت خروجی‌ها قبل از تغییر وضعیت		وضعیت خروجی‌ها بعد از تغییر وضعیت	
$SW_1 = J$	$SW_2 = K$	کلید = CP	$L_1 = Q$	$L_2 = \bar{Q}$	$L_1 = Q$	$L_2 = \bar{Q}$
+	+	۱				
-	۱	۱				
۱	+	۱				
۱	۱	۱				
+	+	پالس				
-	۱	پالس				
۱	+	پالس				
۱	۱	پالس				

۴-۱۵ بررسی‌های آزمایش

- ۱- یک سلول حافظه‌ی ایده‌آل باید دارای چه مشخصاتی باشد.
- ۲- چرا در عمل از JK-FF معمولی استفاده نمی‌کنند و به‌جای آن از JK-MS-FF یا JK-FF عامل پایه‌ی پالس ساعت استفاده می‌شود.
- ۳- اگر همزمان ورودی‌های Preset و Clear آی‌سی ۷۴۷۶ را به زمین وصل کنیم چه اتفاقی می‌افتد؟
- ۴- کاربری ویژه‌ی D-FF در چیست؟



شیفت رجیسترها و شمارنده‌ها

هدف کلی آزمایش

بررسی چگونگی ثبت و انتقال اطلاعات در شیفت رجیسترها و مدارات شمارنده.

هدف‌های رفتاری: در پایان این آزمایش از فراگیر انتظار می‌رود:

- ۱- به وسیله‌ی قلب‌قلاب‌هایی که ورودی‌های *Pretest* و *Clear* آن‌ها در دسترس باشد، رجیستر *PI/PO* را بسازد.
- ۲- تراشه‌ی ۷۴۱۹۵ را بشناسد.
- ۳- انتقال اطلاعات سری را درک کند.
- ۴- تراشه‌ی ۷۴۱۹۴ را بشناسد.
- ۵- یا تراشه‌ی ۷۴۱۹۴ یک شیفت رجیستر جیگردد - راستگرد بسازد.
- ۶- با استفاده از *JK-MS-FF* مدار یک شمارنده‌ی باینری را بسازد.
- ۷- مدار یک شمارنده‌ی ده‌دهی را بسازد.
- ۸- تراشه‌ی ۷۴۲۹۳ را بشناسد.

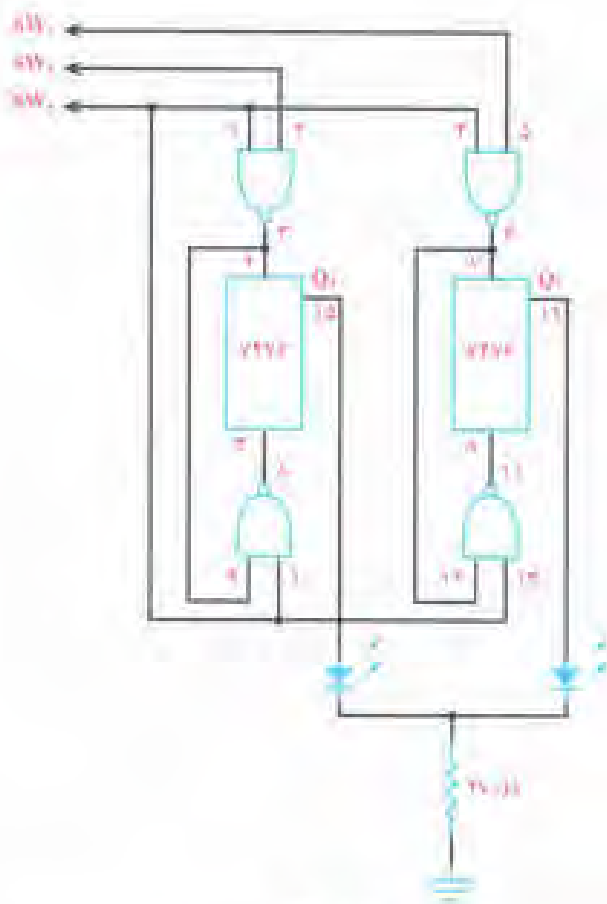
۱۶-۱- اطلاعات اولیه

دیجیتالی دارند با قابلیت‌های متفاوت و تنوع زیاد در بازار یافت می‌شوند. در جدول ۱۶-۱ مشخصات چند تراشه‌ی صنعتی آمده‌است:

شیفت رجیسترها برای حفظ اطلاعات به کار می‌روند. علاوه بر این، می‌توان از آن‌ها برای انتقال اطلاعات نیز استفاده کرد. شیفت رجیسترها به علت کاربرد وسیعی که در سیستم‌های

جدول ۱۶-۱

شماره‌ی قطعه	مشخصات عمومی قطعه
۷۴۱۹۸	شیفت رجیستر ۸ بیتی از نوع ورودی سری - خروجی سری
۷۴۹۶	شیفت رجیستر ۵ بیتی با ورودی‌های موازی آنسکرون، ورودی سری، خروجی سری، خروجی‌های موازی و خط <i>Reset</i> مشترک
۷۴۱۹۴	شیفت رجیستر ۸ بیتی با ورودی سری - خروجی سری با موازی و خط <i>Reset</i> مشترک.
۷۴۱۹۵	شیفت رجیستر ۸ بیتی با ورودی سری با موازی - خروجی سری.
۷۴۱۷۹	شیفت رجیستر ۹ بیتی با ورودی سری - خروجی سری با موازی و ورودی‌های موازی آنسکرون
۷۴۱۹۳	شیفت رجیستر ۴ بیتی جیگردد - راستگرد با ورودی سری - خروجی سری با موازی و ورودی‌های موازی آنسکرون



شکل ۱۶-۱

آی سی ۷۴۷۶ و پایه‌ی شماره‌ی ۷ آی سی ۷۴۰۰ را به زمین، هم‌چنین پایه‌ی شماره‌ی ۵ آی سی ۷۴۷۶ و پایه‌ی شماره‌ی ۱۴ آی سی ۷۴۰۰ را به +۵V وصل کنید، اینک با تغییر وضعیت کلیدهای SW_1 ، SW_2 و SW_3 جدول ۱۶-۲ را کامل کنید:

۱۶-۲ قطعات و تجهیزات مورد نیاز

- ۱- آی سی ۷۴۰۰ عدد ۲
- ۲- آی سی ۷۴۷۶ عدد ۲
- ۳- آی سی ۷۴۱۴۵ عدد ۱
- ۴- آی سی ۷۴۱۹۴ عدد ۲
- ۵- آی سی ۷۴۲۹۳ عدد ۱
- ۶- آی سی ۷۴۴۷ عدد ۱
- ۷- نشان دهنده‌ی هفت قسمتی آند مشترک ۳۱۲ TIL عدد ۱
- ۸- LED قرمز عدد ۸
- ۹- مقاومت 560Ω ، $\frac{1}{4}$ وات عدد ۱
- ۱۰- مقاومت 270Ω ، $\frac{1}{4}$ وات عدد ۱
- ۱۱- مقاومت 330Ω ، $\frac{1}{4}$ وات عدد ۸
- ۱۲- مقاومت $10K\Omega$ ، $\frac{1}{4}$ وات عدد ۱

۱۶-۳ مراحل آزمایش

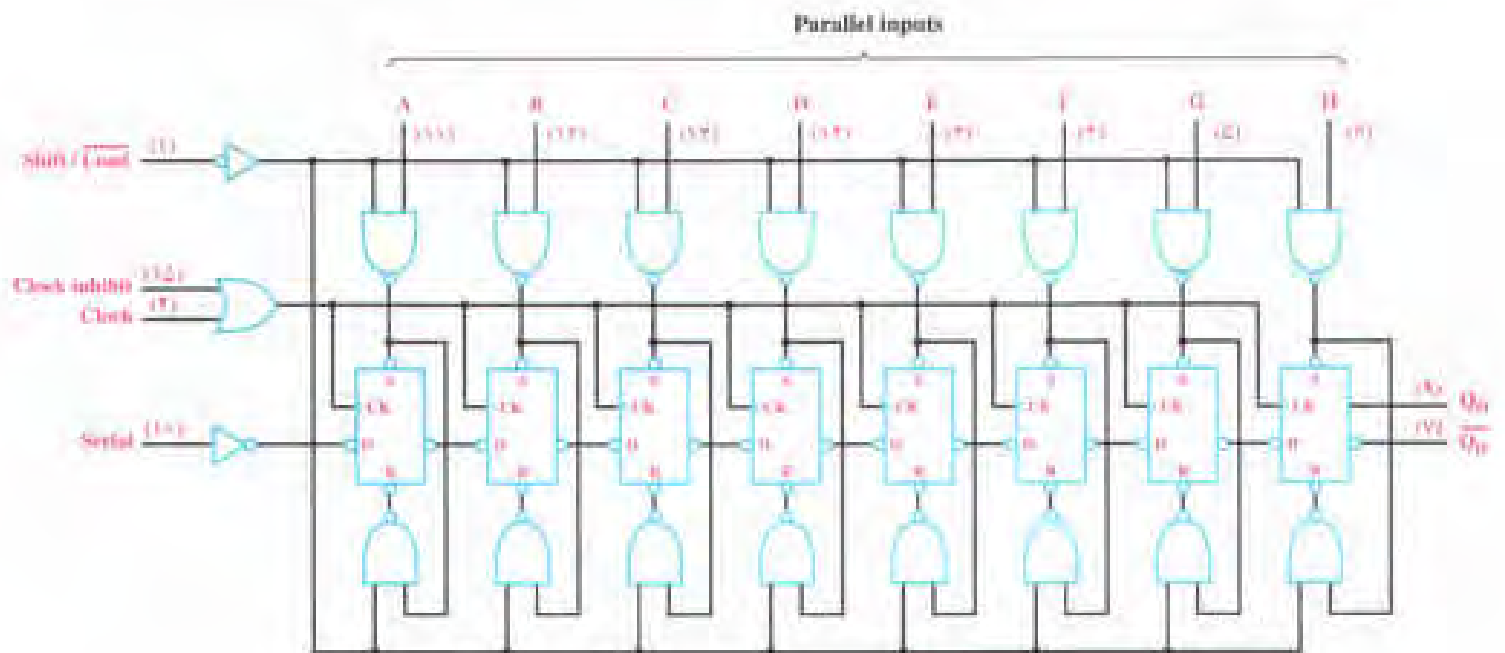
- ۱-۱۶-۳ رجیستر PI/PO استکرون: با استفاده از یک آی سی ۷۴۷۶ و یک آی سی ۷۴۰۰ مدار شکل زیر را روی برد برد بزنید.
- توجه کنید که در هنگام بستن مدار باید پایه‌ی شماره‌ی ۱۲

جدول ۱۶-۲

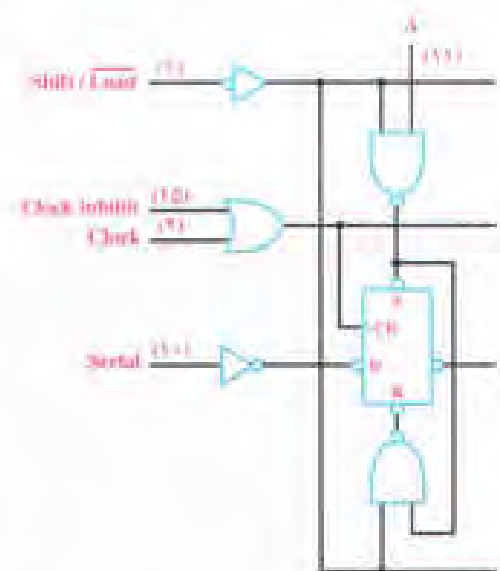
وضعیت کلید SW_3 (فرمان پارگذاری)	وضعیت کلیدهای لغت		وضعیت خروجی‌ها	
	SW_1	SW_2	Q_1	Q_2
۰	۰	۰		
۰	۰	۱		
۰	۱	۰		
۰	۱	۱		
۱	۰	۰		
۱	۰	۱		
۱	۱	۰		
۱	۱	۱		

۷۲۱۶۵ یک شیفتر رجیستر با ورودی سری - خروجی سری است که قابلیت ثبت یک کلمه‌ی هشت بیتی به صورت موازی را نیز داراست*. این تراشه را مطابق شکل ۱۶-۲ روی برد برداشتید.

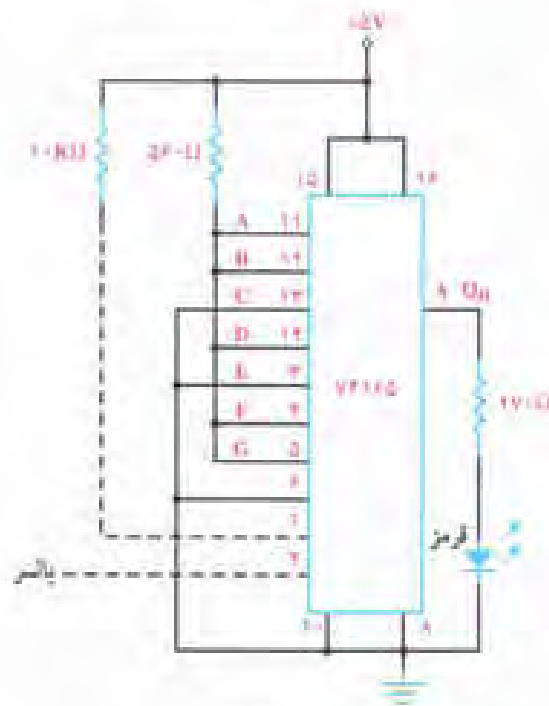
پس از هر بار که لغت جدیدی در رجیستر وارد می‌کنید کلید SW را زمین و اثر زمین شدن این کلید را بر محتویات فلپ‌فلاپ‌ها بررسی کنید.
۱۶-۳-۲ - انتقال اطلاعات به صورت سری: آی‌سی



Inputs					Internal outputs		Output
Shift/Load	Clock inhibit	Clock	Serial	Parallel A...H	QA	QB	QH
L	X	X	X	a...b	a	b	b
H	L	L	X	X	QA0	QH0	QH0
H	L	↑	H	X	H	QA0	QC0
H	L	↑	L	X	L	QA0	QC0
H	H	X	X	X	QA0	QH0	QH0



شکل ۱۶-۳ - مدار داخلی تراشه ۷۲۱۶۵



شکل ۱۶-۲

حال پایه‌ی شماردی ② آی‌سی را به خروجی مدار پالسز وصل کنید. پس از هر قطع و وصل کنید پالس وضعیت «خاموش-روشن» LED را مشاهده کنید و جدول ۱۶-۳ را کامل کنید.

اکنون پایه‌ی شماردی ① آی‌سی را برای یک لحظه به زمین وصل کنید (در این حالت کلمه‌ی ۱۱۰۱۰۱۱۰ وارد رجیستر می‌شود). سپس این پایه را به وسیله‌ی مقاومت ۱۰KΩ به +۵V وصل کنید. در این حالت باید LED خاموش باشد.

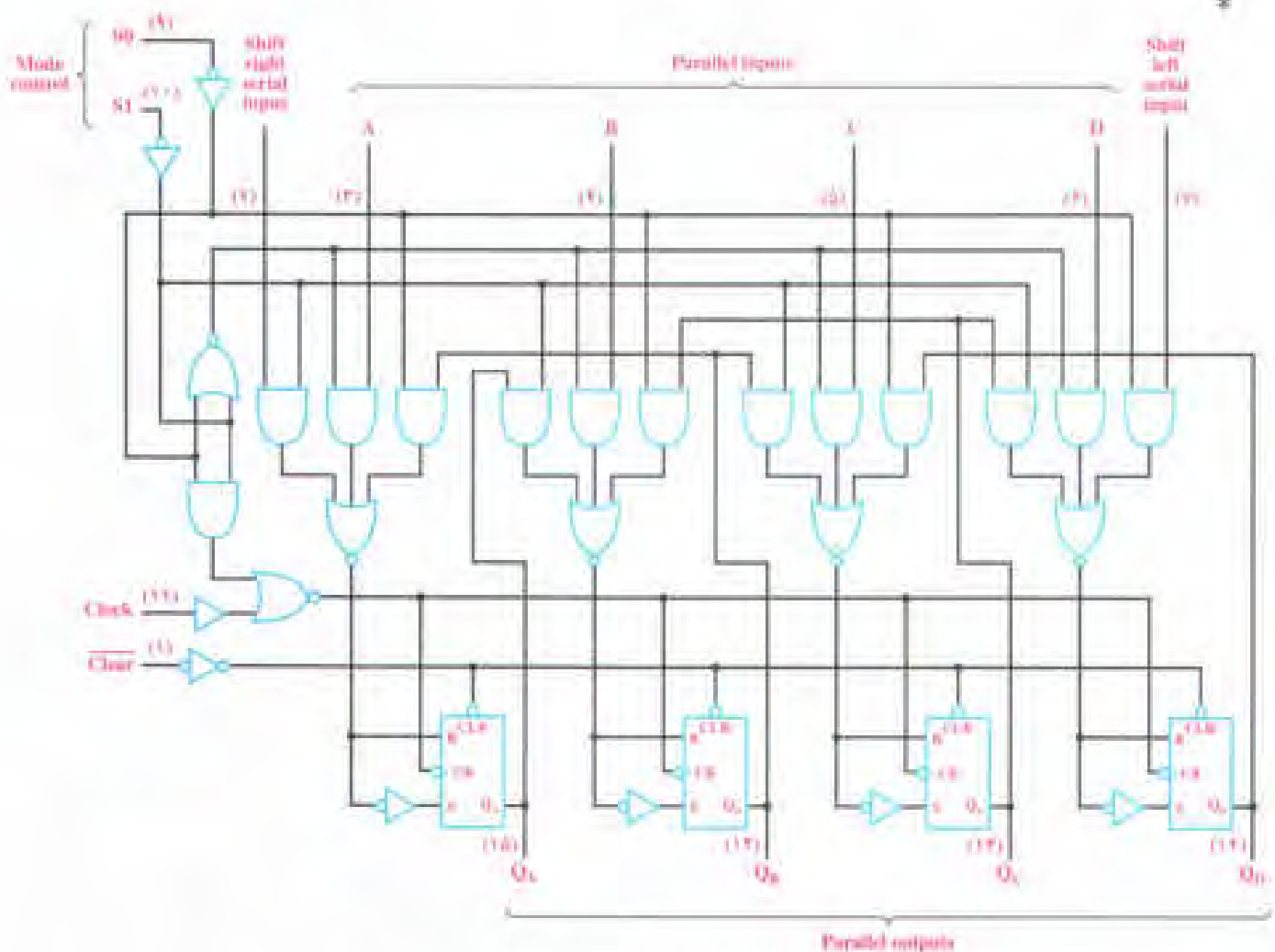
جدول ۱۶-۳

خاموش							
0							

قابلیت ثبت موازی است* دو آی‌سی ۷۴۱۹۴ را مطابق شکل ۱۶-۴ روی برد نصب کنید.

۲-۱۶-۲-۱ ثبت رجیستر چپگرد راستگرد: آی‌سی

۷۴۱۹۴ یک ثبت رجیستر چهاربیت چپگرد - راستگرد یا

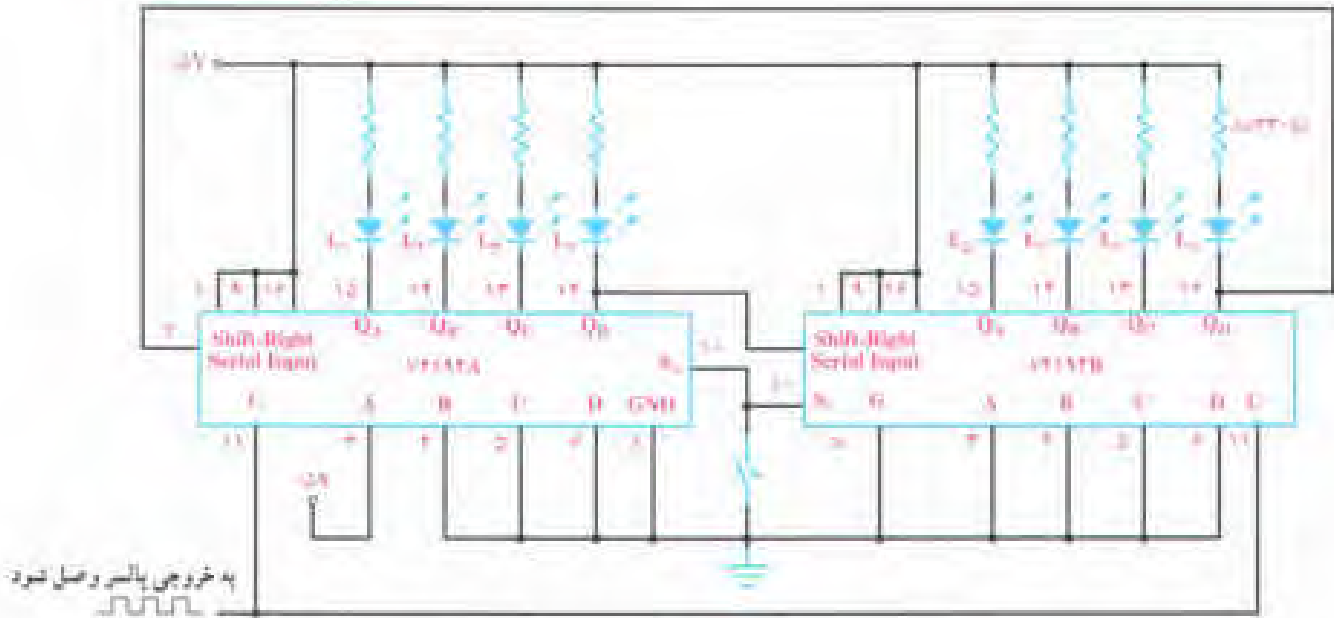


Inputs				Internal signals (i=A,B,C,D) Si	Mode
Clear	S0	S1	Clock		
L	X	X	X	Xi	Asynchronous clear
H	L	L	X	X	Clock inhibit (data hold)
H	L	H	↑	Q_{i+1}	Shift left
H	H	L	↑	Q_{i-1}	Shift right
H	H	H	↑	i	Parallel load

شکل ۱۶-۵ مدار داخلی تراشه ۷۴۱۹۴

بالسر وصل کنید و با قطع و وصل کنید بالسر وضعیت روشنایی لامپ‌های L_1 تا L_8 را مشاهده کنید. سرانجام با توجه به مشاهدات خود جدول صحت ۱۶-۴ را کامل کنید.

پس از بستن مدار پایه‌های تست‌ری ① هر دو آی‌سی را بهم وصل کرده برای یک لحظه به +5V و سپس برای همیشه به زمین وصل کنید. (با این کار L_1 روشن می‌شود.)
 آنگاه پایه‌های شماره‌ی ② هر دو آی‌سی را به خروجی



شکل ۱۶-۴

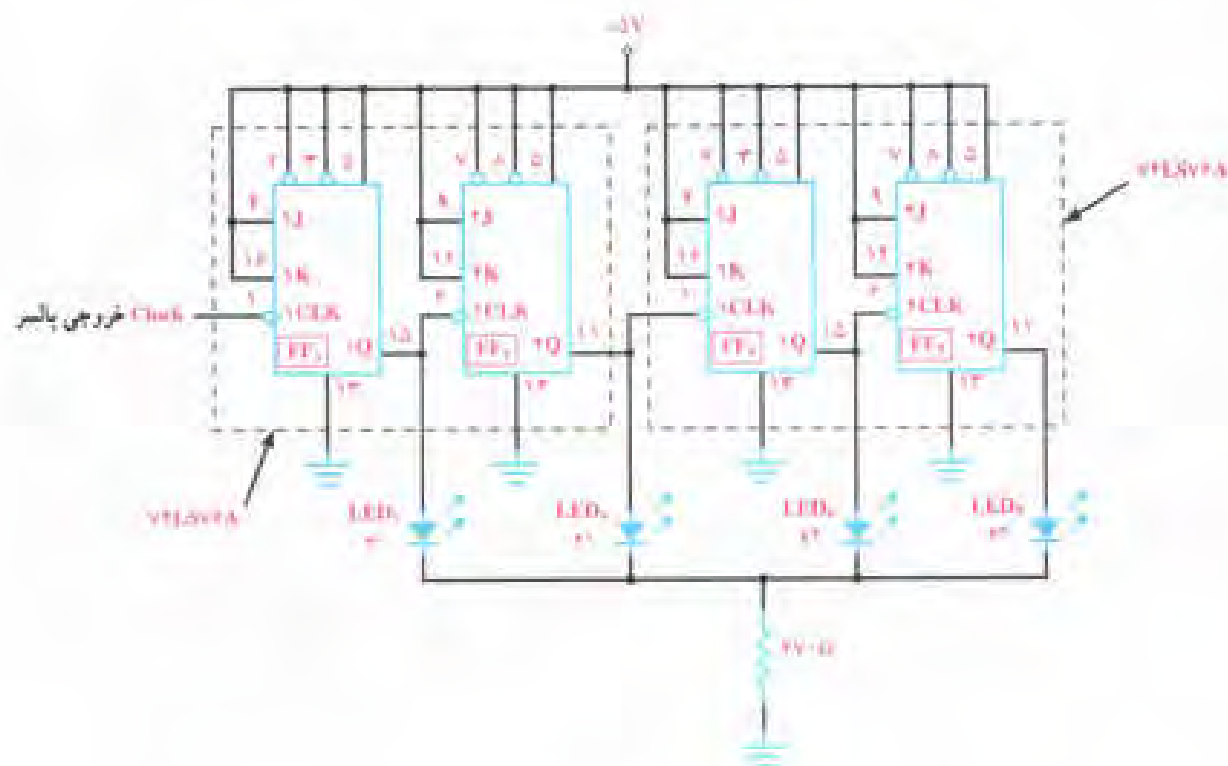
جدول ۱۶-۴

	L_1	L_2	L_3	L_4	L_5	L_6	L_7	L_8
۱	۱	۰	۰	۰	۰	۰	۰	۰
۲								
۳								
۴								
۵								
۶								
۷								
۸								

- شیبقت رجیستر از کدام نوع است؟ (SISO - SIPO - PISO - PIPO)
 - انتقال در کدام جهت است؟

و وصل کنید بالسر جدول صحت ۱۶-۵ را کامل کنید.

۱۶-۳-۴ - شماره‌دهی باینری چهاربیتی: درآی‌سی ۷۴۷۶ را مطابق شکل زیر روی برد نصب نموده سپس با قطع



شکل ۱۶-۶ - شماره‌دهی باینری

جدول ۱۶-۵

Clock Input	Q ₃	Q ₂	Q ₁	Q ₀
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1

– اکنون پایه‌های شمارهی ④ و ⑧ هر دو آی‌سی را از +5V باز کنید و به خروجی یک دروازه‌ی NAND که از پایه‌های شمارهی ⑪ هر دو فلیپ فلاپ فرمان می‌گیرد وصل نموده و دوباره ترتیب شمارش مدار را بررسی کنید.

توجه کنید که باید ابتدا کلیه‌ی LEDها خاموش باشند؛ در غیر این صورت، پایه‌های شمارهی ④ و ⑧ هر دو آی‌سی را برای یک لحظه به زمین وصل کنید تا این LEDها خاموش شوند؛ سپس برای همیشه این پایه‌ها را به +5V وصل کنید.



شکل ۱۶-۷

برای مطالعه

۵-۱۶-۲ – شمارنده‌ی ده‌دهی دورقمی (۰ تا ۹۹): با استفاده از یک آی‌سی ۷۲۲۹۳، یک آی‌سی ۷۲۲۷ و یک نشان‌دهنده‌ی هفت‌قسمتی مدار شکل ۱۶-۸ را روی برد برد پیچید و ترتیب شمارش آن را مشاهده کنید.

RESET/COUNT TABLE

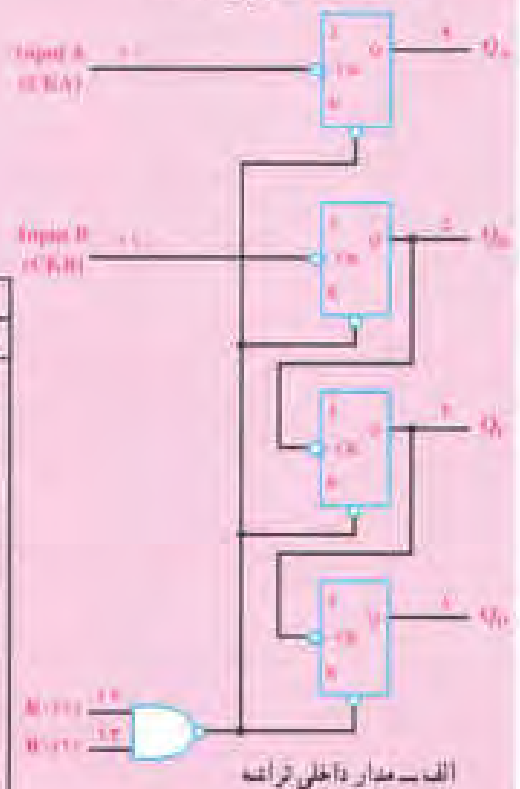
RESET INPUTS		OUTPUT			
$R_{10(1)}$	$R_{10(2)}$	Q_D	Q_C	Q_B	Q_A
H	H	L	L	L	L
L	L	COUNT			
X	L	COUNT			

COUNT	OUTPUT			
	Q_D	Q_C	Q_B	Q_A
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H
10	H	L	H	L
11	H	L	H	H
12	H	H	L	L
13	H	H	L	H
14	H	H	H	L
15	H	H	H	H

ب – جدول صحت شمارنده

شکل ۱۶-۱۰

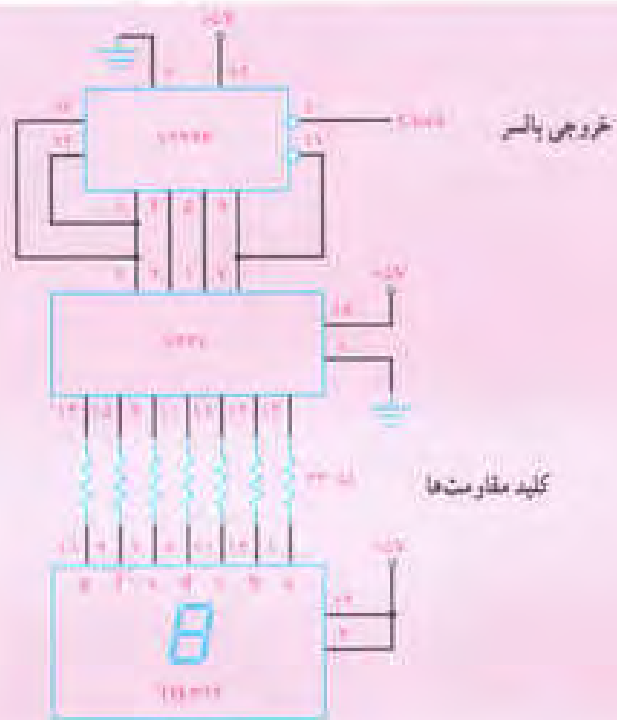
* مشخصات شمارنده‌ی ۷۲۲۹۳



الف – مدار داخلی تراشه

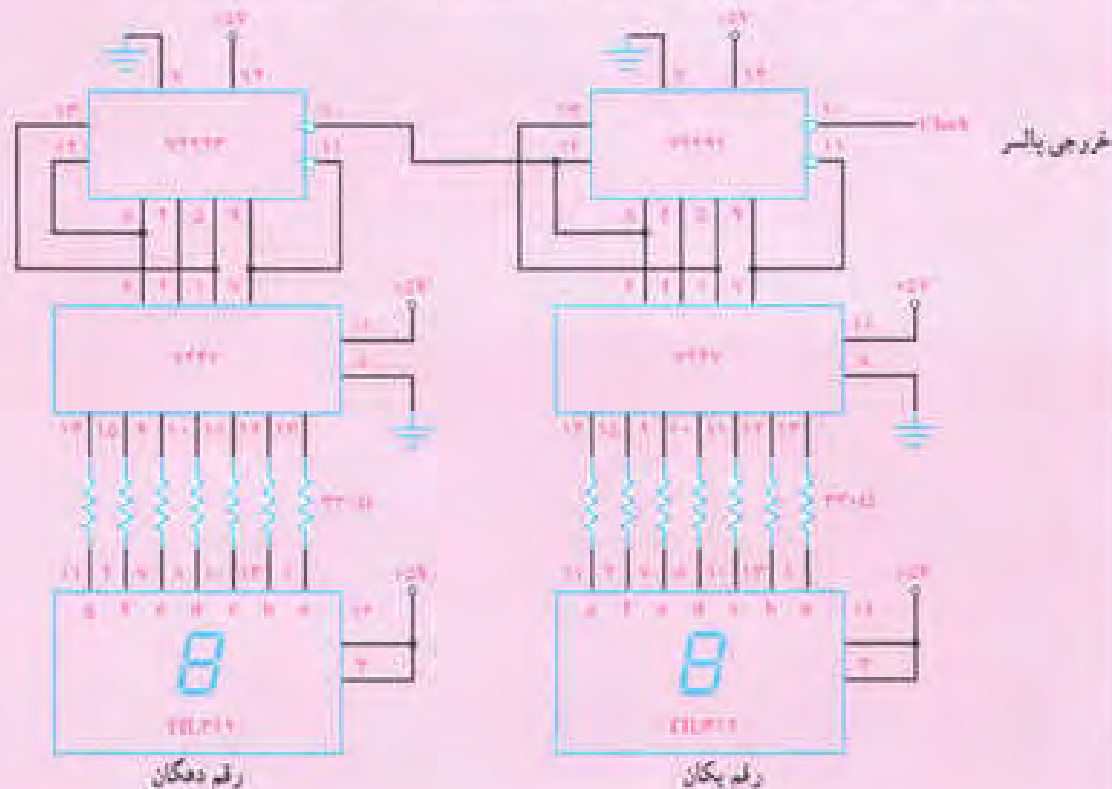


ج – تعاریف پین‌ها و شمارش پایه‌ها



شکل ۸-۱۶

– با یکی از گروه‌های دیگری که این مدار را آزمایش کرده‌اند دو بردبرد را کنار هم بگذارید و پایه‌ی شمارنده‌ی (A) آی‌سی ۷۴۲۹۳ یکی از دو مدار را به پایه‌ی شماره‌ی (۱) آی‌سی ۷۴۲۹۳ مدار دیگر وصل کنید و بار دیگر ترتیب شمارش مدار حاصل را تا هنگامی که یک دوره کامل بشمارد دنبال کنید.



شکل ۸-۱۷

۱۶-۴- بررسی‌های آزمایش

- ۱- در مدار شکل ۱۶-۱ مقاومت $270\text{-}\Omega$ چه نقشی دارد؟
- ۲- چرا در مدار شکل ۱۶-۲ پایه‌ی شماره‌ی ① با یک مقاومت $10\text{-}K\Omega$ به ولتاژ تغذیه وصل شده است. در حالی‌که پایه‌های A تا G با یک مقاومت $560\text{-}\Omega$ به ولتاژ تغذیه وصل شده است. اگر این پایه‌ها را نیز با یک مقاومت $10\text{-}K\Omega$ به ولتاژ تغذیه وصل می‌کردیم چه حالتی رخ می‌داد؟
- ۳- چرا در شکل ۱۶-۴ در آغاز کار باید پایه‌های شماره‌ی ② را برای زمانی کوتاه به ولتاژ تغذیه وصل کنیم؟
- ۴- اگر بخواهیم شماره‌دهی شکل ۱۶-۶ فقط اعداد ۰ تا ۱۱ را بشمارد آن را چگونه باید اصلاح کنیم؟ شکل مدار اصلاح شده را بکشید.



مدارهای متمرکز کننده (Multiplexer) و بخش کننده (Demultiplexer)

هدف کلی آزمایش

بررسی مدارهای مالتی پلکسر و دمالتی پلکسر

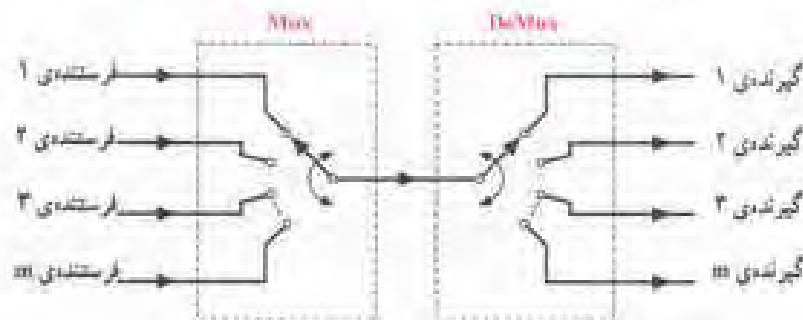
هدف های رفتاری: در پایان این آزمایش از طراغیر انتظار می رود:

- ۱- تراننده های ۷۴۱۵۱ و ۷۴۱۳۸ را بشناسد.
- ۲- مفهوم انتقال اطلاعات به صورت سری با استفاده از مالتی پلکسر را درک کند.
- ۳- مفهوم برگرداندن اطلاعات از شکل سری به صورت موازی توسط دمالتی پلکسر را درک کند.
- ۴- با تراننده های ۷۴۱۳۸ و ۷۴۱۵۱ یک سیستم ارسال و دریافت بسازد.

۱-۱۷-۱ اطلاعات اولیه

مالتی پلکسر و دمالتی پلکسر از مدارهای ترکیبی بصری هستند که برای انتقال اطلاعات دیجیتال به کار می روند. عمل اساسی مالتی پلکسر گزینش یکی از چند خط ورودی و اتصال آن به خط انتقال است. به عبارت دیگر، مالتی پلکسر مانند یک کلید

چند وضعیت عمل می کند. عمل دمالتی پلکسر درست خلاف عمل مالتی پلکسر است؛ یعنی اطلاعاتی را که پشت سرهم دریافت می کند از یک دیگر تفکیک کرده به مقصدهای آن ها ارسال می کند. معمولاً عمل هم زمان کردن مالتی پلکسر و دمالتی پلکسر را یک شماره انجام می دهد که به طور موازی آن ها را آدرس دهی می کند.



شکل ۱-۱۷-۱- رسم سیستم ارسال و دریافت با استفاده از Mux و DeMux

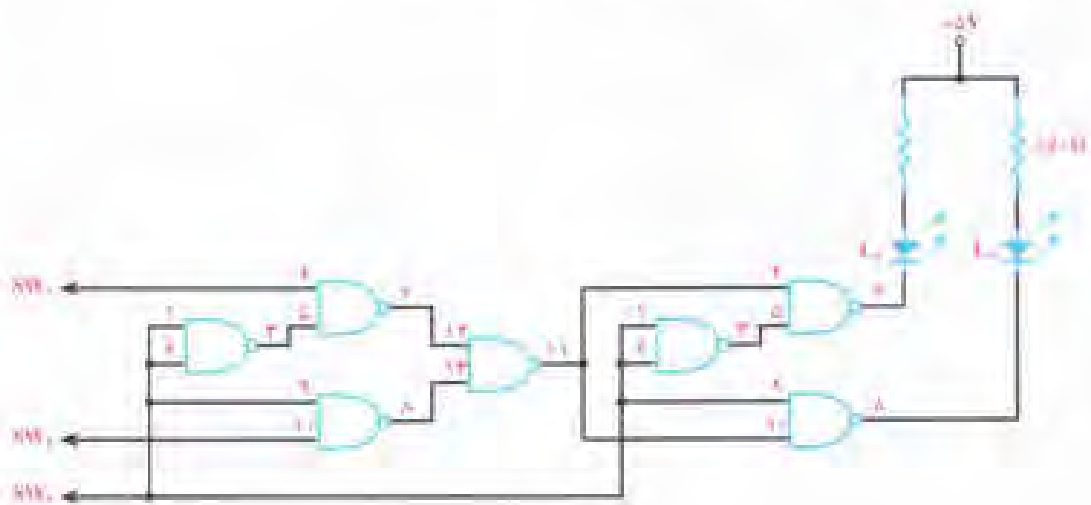
۱-۱۷-۲ قطعات و تجهیزات مورد نیاز

عدد ۸	۵- LED قرمز	عدد ۲	۱- آی سی ۷۴۰۱
عدد ۸	۶- مقاومت $1\text{K}\Omega$ ، $\frac{1}{4}$ وات	عدد ۱	۲- آی سی ۷۴۱۳۸
عدد ۱	۷- مقاومت 220Ω ، $\frac{1}{4}$ وات	عدد ۱	۳- آی سی ۷۴۱۵۱
عدد ۲	۸- مقاومت 150Ω ، $\frac{1}{4}$ وات	عدد ۱	۴- آی سی ۷۴۲۹۳

۱۷-۳-۱ مراحل آزمایش

مطابق شکل ۱۷-۲ ببینید.

۱۷-۳-۱-۱ با استفاده از دو آی سی ۷۴۰۰ مدار



شکل ۱۷-۲

تغییر وضعیت کلید SW_1 چه اثری بر روشنایی لامپ‌ها می‌گذارد؟

۱۷-۳-۲-۱ برای کنترل در و پنجره‌های یک ساختمان، مدارى مطابق شکل زیر طرح کرده‌ایم. در این مدار هر یک از کلیدهای K_1 تا K_4 روی یک در یا پنجره نصب شده است تا اگر آن پنجره یا در باز شود کلید نصب شده روی آن نیز باز شود. با باز شدن هر یک از درها یا هر یک از پنجره‌ها لامپ متناظر با آن روشن می‌شود.

- کلید SW_2 را به ولتاژ صفر ولت (زمین مدار) وصل کنید و با تغییر وضعیت کلیدهای SW_1 و SW_3 وضعیت روشنایی L_1 و L_2 را مشاهده کنید.

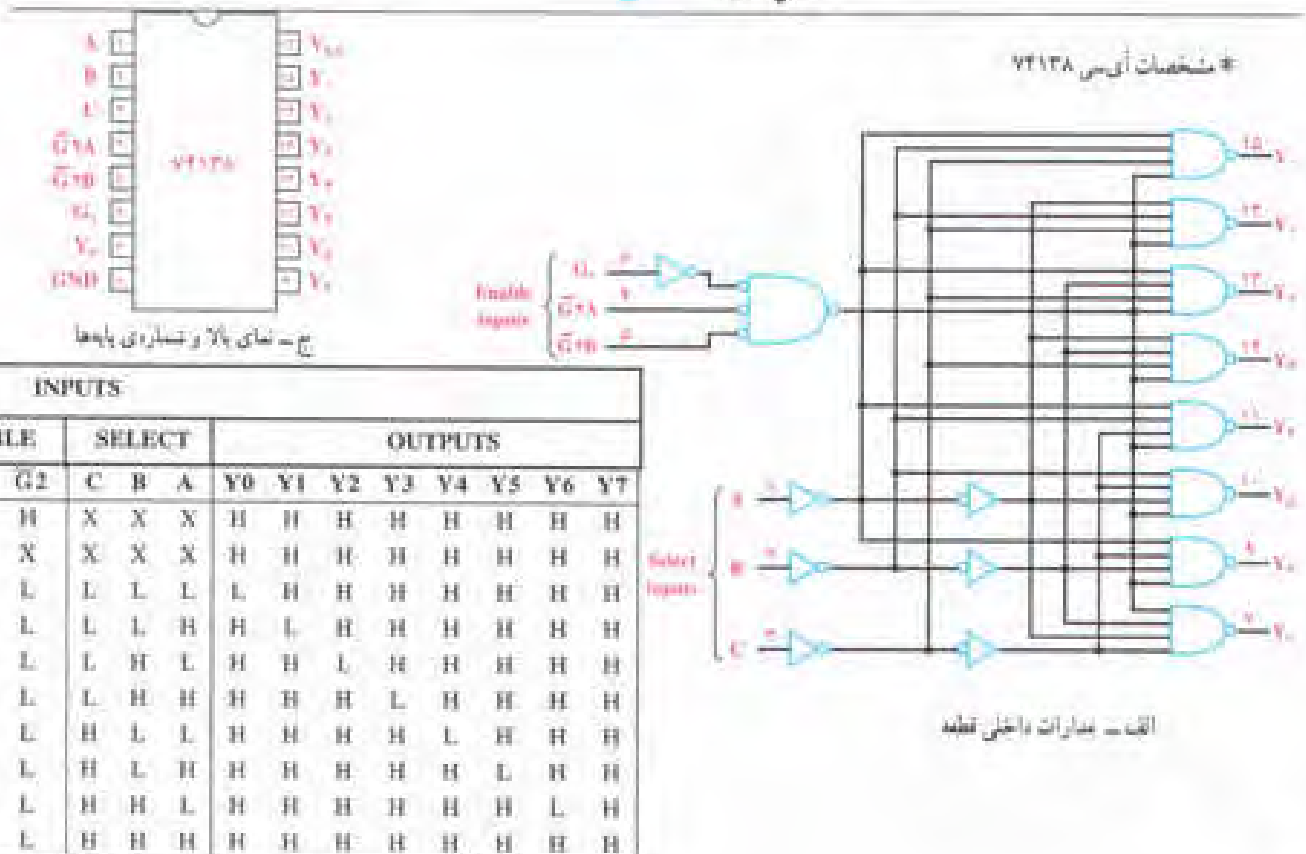
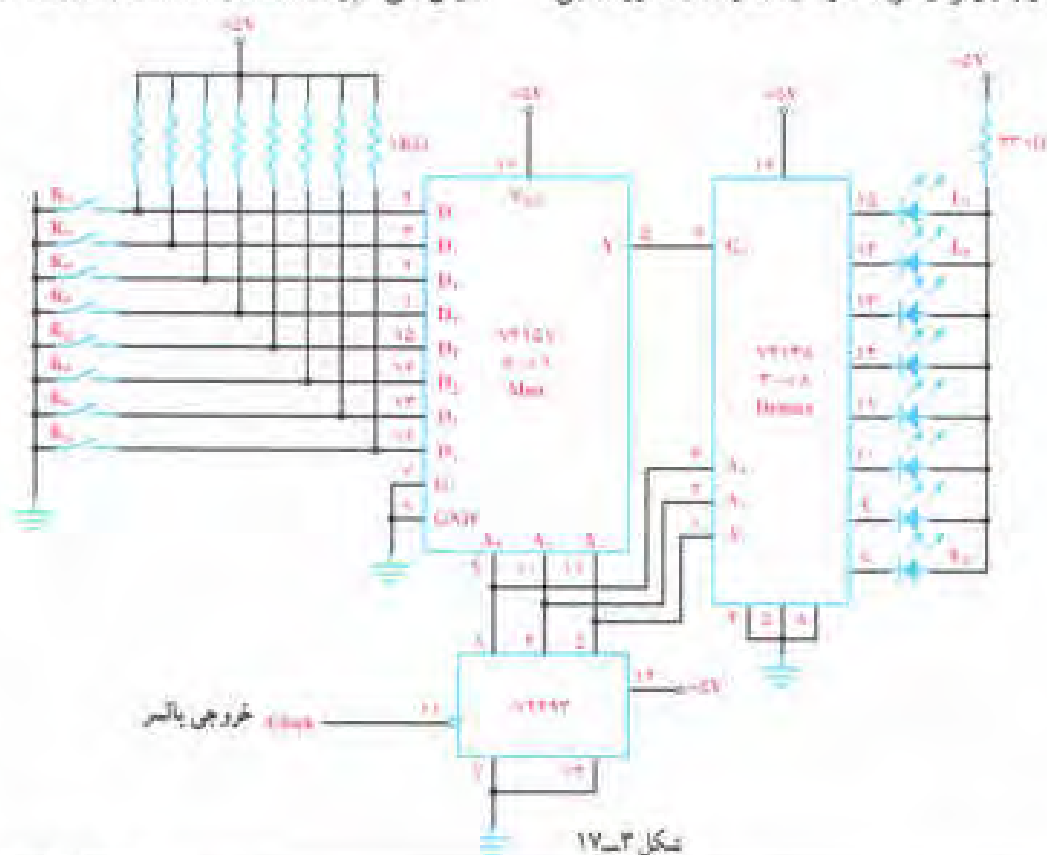
تغییر وضعیت SW_2 چه اثری بر روشنایی این دو لامپ می‌گذارد؟

- اکنون کلید SW_2 را به $+5V$ وصل کنید و دوباره با تغییر وضعیت کلیدهای SW_1 و SW_3 وضعیت روشنایی لامپ‌های L_1 و L_2 را مشاهده نمایید.

۱- بهتر است برای آسیب ندادن قطعه از جریان اضافی هر یک از کلیدهای SW_1 و SW_3 را از طریق مقاومت $1K\Omega$ به $+5V$ وصل کنید.

لامپها را مشاهده کنید. در این مدار شمارنده‌ی ۷۲۲۹۳ برای آدرس‌دهی هم‌زمان Mux و DeMux به‌کار رفته است.

مدار را با تراشه‌های ۷۲۱۲۸، ۷۲۱۵۱ و ۷۲۲۹۳ روی برد برد بیندیزد و با باز کردن هر یک از کلیدها وضعیت روشنایی



ب - جدول صحت

۱۷-۴- بررسی‌های آزمایش

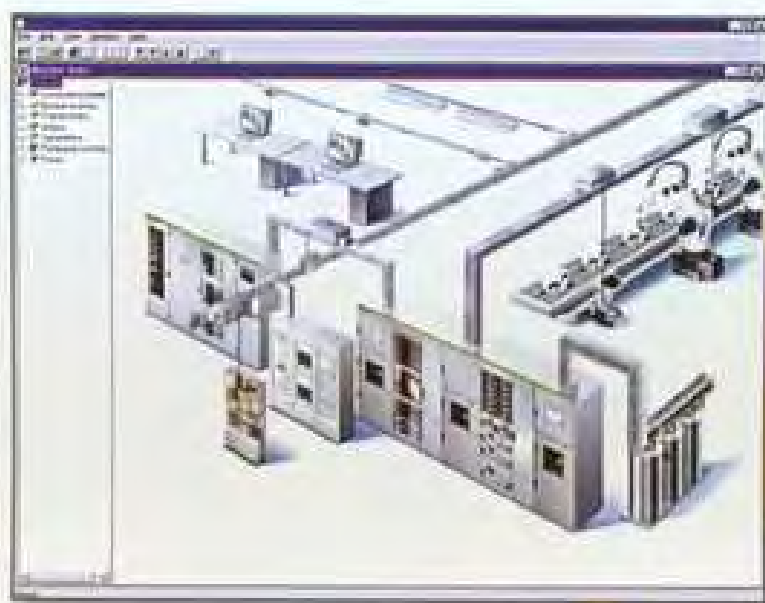
- ۱- در شکل ۱۷-۲ بخش‌های Max و DeMux را با خط‌چین مشخص کنید.
- ۲- اگر در شکل ۱۷-۳ همه‌ی کلیدها باز باشند آیا همه‌ی دیودها هم‌زمان روشن می‌شوند؟
- ۳- اگر در شکل ۱۷-۲ شمارنده‌ی ۷۲۲۹۳ به‌عنوان ازکار بیفتد، سیستم در چه وضعیتی قرار می‌گیرد؟



مراجع

- ۱- الکترونیک عملی، روبرت بویل استاد - لوئیس تیلرکی
- ۲- کارگاه و آزمایشگاه الکترونیک، بهرام خلیج
- ۳- آزمایشگاه الکترونیک عمومی، شهرام نصیری سوادکوهی
- ۴- جزوه آزمایشگاه دیجیتال، فرخ مهراد
- ۵- جزوه دستور کار آزمایشگاه دیجیتال، شرکت HP
- ۶- الکترونیک عملی، شرکت BUCK، ترجمه مهندس سید محمود حسینی و ...





شابک ۹۶۴-۰۵-۰۹۰۱-۹
ISBN 964-05-0901-9